Esercitazione Memorie

1) Si consideri una memoria cache 2-set associativa della dimensione di 64 Kbyte con 1024 byte per blocco. La cache è collegata ad una memoria di 4Mbyte indirizzabile per byte. Definire le dimensioni ed il significato delle parti dell'indirizzo della RAM.

dim memoria: 4MB indirizzabile al Byte.

a) Dimensione indirizz: RAM

$$\frac{4MB}{B} = 4M$$
 indirizzi = $2^{22} \rightarrow Indirizzo da 22 bit$

b) Dimensione etichetta, set e parola

Parola = 10 bit

				16				,
Bleco	_	dim cache	:	70	=	64	_	っ つ
U.0660		1. []		70				_
		dim blocco		2				

Gruppo =
$$\frac{\text{Blocko}}{\text{#Set}} = \frac{2^6}{2^7} = 2^5$$

Etichette=
$$\frac{\text{d'im RAM}}{\text{Gruppo}} = \frac{2^{12}}{2^5} = 2^7$$

2) Si consideri una CPU dotata di memoria cache 8-set associativa (2³ pagine nel set) di 8K parole con 64 parole per blocco. Questa CPU è collegata ad una memoria RAM da 8M parole.

Definire le dimensioni dell'indirizzo necessario a indirizzare tutta la memoria RAM e definire le dimensioni dei campi PAROLA, BLOCCO ed ETICHETTA in cui questo indirizzo può essere suddiviso. Motivare la risposta con un opportuno schema.

2) Indivizzo necessario a indivizzare tutta la memoria

b) Dimensione di porole, blocco, etichetta

Gruppo =
$$\frac{B \log c}{\# set} = \frac{2^7}{Z^3} = 2^4$$



La dimensione della RAM è di 8Mparole, di conseguenza si possono indirizzare 8M indirizzi che equivale a 2^(23), di conseguenza ci serviranno 23 bit per indirizzare tutta la RAM.

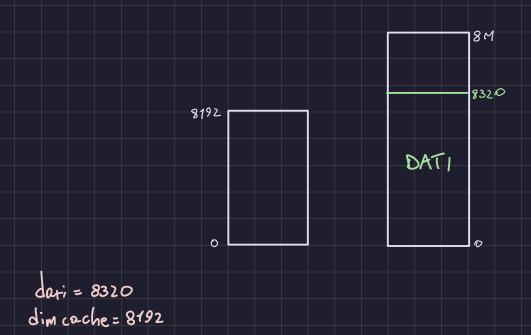
Per calcolare lo spiazzamento (parola) bisogna calcolare quanti bit servono ad indirizzare un intero blocco. Un blocco è grande 64 parole = 2^6, di conseguenza serviranno 6 bit per indirizzare un blocco.

Per calcolare il gruppo (set) bisogna dividere la cache in blocchi (blocco = dim cache/dim blocco) e poi dividerla in set (blocco/#set). Svolgendo i calcoli si ottiene che la dimensione di ogni set è di 2^4, quindi serviranno 4 bit per indirizzare i set.

Per calcolare l'etichetta basta dividere la dimensione della RAM per il numero di bit richiesti per il gruppo (etichetta = dimRAM/(gruppo+parola)). Svolgendo i calcoli si trova che per indirizzare l'etichetta servono 13 bit.

Si assuma che la cache appena descritta sia utilizzata per i dati, che sia inizialmente vuota e che utilizzi un algoritmo di sostituzione dei blocchi di tipo LRU (sostituzione dell'elemento meno utilizzato di recente). La CPU esegue un programma che accede in sequenza a tutti gli elementi di un array di 8320 parole (ogni elemento ha le dimensioni di una parola) che è memorizzato a partire dall'indirizzo 0. Questa operazione di scansione è effettuata all'interno di un ciclo che viene eseguito 5 volte.

Si assuma che il tempo di accesso alla cache sia di 1T e che il tempo di accesso alla memoria sia di 10T (entrambi i tempi si riferiscono alla lettura di una parola).
Calcolare il rapporto (fattore di miglioramento) tra il sistema in presenza di cache e in assenza di cache per l'esecuzione di questo programma.



La cache è 8-set associativa, quindi ha 8 blocchi per ogni set.

La cache contiene 8K parole, quindi ha 16 set (2^4).

L'array contiene 8320 parole, ma siccome nella cache ce ne stanno al massimo 8192 si ha che 128 parole (2 blocchi) rimangono fuori dalla cache e dovranno essere caricate sovrascrivendo altri blocchi. Il tempo di accesso senza cache si può calcolare subito perchè non dipende dalla grandezza della cache:

tempo totale di accesso senza cache = 8320 * 5 * 10T = 416000T

Ora si calcola il tempo di accesso con la cache:

- 1° Ciclo: 130 blocchi (dimArray/dimBlocco) devono essere caricati dalla memoria alla cache visto che all'inizio è vuota. I blocchi 128 e 129 verranno sostituiti ai blocchi 0 e 1 che si trovano rispettivamente nel set0 e nel set1. Quindi ci saranno 130 cache miss
- 2° 5° Ciclo: I blocchi 0 e 1 mancano, quindi causano 2 cache miss e vengono caricati al posto dei blocchi meno recenti all'interno del set 0 e del set 1. Andando avanti con il ciclo però bisogna ricaricare i valori che sono stati sostituiti dai blocchi 0 e 1 nel set0 e nel set1 causando così altri 2 cache miss. Questo viene fatto per tutta la lunghezza del set (8 righe) e visto che viene fatto sia nel set0 che nel set1 si avranno 16 cache miss ad ogni ciclo (8*2) più 2 cache miss per caricare i blocchi 128 e 129 che non ci stanno all'interno della cache.

In totale si avranno 130 + (16+2)*4 = 130 + 72 = 202 blocchi letti dalla ram Parole totali lette dalla ram = 202blocchi * 64parole = 12928 Parole totali lette dalla cache = Parole totali - Parole lette da RAM = = (130*64*5) - 12928 = 28672

Tempo totale di accesso con cache = Parole lette da ram * 10T + Parole lette da cache * 1T = = 12928 * 10T + 28672T = 157952T

Il fattore di miglioramento è $\frac{416000T}{157952T}=2.64$

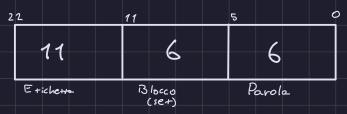
3) Si consideri una CPU dotata di memoria cache 2-associativa di 8K parole con 64 parole per blocco. Questa CPU è collegata ad una memoria RAM da 8M parole.

Definire le dimensioni dell'indirizzo necessario a indirizzare tutta la memoria RAM e definire le dimensioni dei campi PAROLA, BLOCCO ed ETICHETTA in cui questo indirizzo può essere suddiviso. Motivare la risposta con un opportuno schema.

dim RAM= &M= 2²³ parole -> Per indirizzare tutto la RAM servono 23 bit

Blocco =
$$\frac{\text{dim cache}}{\text{dim blocco} \cdot \# \text{ set}} = \frac{2^{13}}{2^{6} \cdot 2^{1}} = \frac{2^{13}}{2^{7}} = 2^{6} \rightarrow 6 \text{ bit}$$

Etichetta =
$$\frac{RAM}{Blocco} = \frac{2^{17}}{2^{6}} = 2^{11} \rightarrow 11$$
 bit



La dimensione della RAM è di 8Mparole, di conseguenza si possono indirizzare 8M indirizzi che equivale a 2^(23), di conseguenza ci serviranno 23 bit per indirizzare tutta la RAM.

Per calcolare lo spiazzamento (parola) bisogna calcolare quanti bit servono ad indirizzare un intero blocco. Un blocco è grande 64 parole = 2^6, di conseguenza serviranno 6 bit per indirizzare un blocco.

Per calcolare il blocco (set) bisogna dividere la cache in blocchi (blocco = dim cache/dim blocco) e poi dividerla in set (blocco/#set). Svolgendo i calcoli si ottiene che la dimensione di ogni set è di 2^6, quindi serviranno 4 bit per indirizzare i set.

Per calcolare l'etichetta basta dividere la dimensione della RAM per il numero di bit richiesti per il blocco (etichetta = dimRAM/(blocco+parola)). Svolgendo i calcoli si trova che per indirizzare l'etichetta servono 11 bit. Si assuma che la cache appena descritta sia utilizzata per i dati, che sia inizialmente vuota e che utilizzi un algoritmo di sostituzione dei blocchi di tipo LRU (sostituzione dell'elemento meno utilizzato di recente). La CPU esegue un programma che accede in sequenza a tutti gli elementi di un array di 8320 parole (ogni elemento ha le dimensioni di una parola) che è memorizzato a partire dall'indirizzo 0. Questa operazione di scansione è effettuata all'interno di un ciclo che viene eseguito 5 volte.

Si assuma che il tempo di accesso alla cache sia di 1T e che il tempo di accesso alla memoria sia di 10T (entrambi i tempi si riferiscono alla lettura di una parola).

Calcolare il rapporto (fattore di miglioramento) tra il sistema in presenza di cache e in assenza di cache per l'esecuzione di questo programma.

Tempo di accesso nel sistema senza cache = 8320 * 5 * 10T = 416000T

Per calcolare il tempo di accesso nel sistema con la cache bisogna analizzare ogni ciclo:

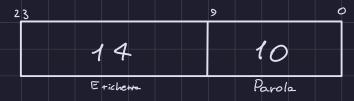
- 1° Ciclo: Al primo ciclo bisogna caricare dalla memoria tutti i dati siccome in partenza la cache è vuota. Bisogna quindi caricare 130 blocchi (8320/64), ma siccome la cache è grande 128 blocchi ne rimangono fuori 2 che devono essere rimpiazzati ai blocchi meno recenti, cioè il blocco 0 del set0 e il blocco 1 del set 1. In totale si avranno 130 cache miss.
- 2°-5° Ciclo: Dal secondo ciclo in poi si dovranno ricaricare il blocco 0 e il blocco 1 che erano stati sostituiti dal blocco 120 e 129, per caricarli vengono sostituiti i blocchi meno recenti del set0 e del set1, quindi ci saranno 2 cache miss per il set0 e 2 per il set1, in più bisogna tenere conto che nella cache non ci stanno tutti i dati e bisogna aggiungere i cache miss degli ultimi 2 blocchi che rimarrebbero fuori. In totale si avranno 6 cache miss per ogni ciclo.

Totale blocchi letti dalla ram = 130 + 6 * 4 = 154 blocchi Totale parole lette dalla ram = 154 * 64 = 9856 parole Totale parole lette dalla cache = 8320 * 5 - 9856 = 31744 parole

Tempo totale di accesso nel sistema con cache = Totale parole RAM + Totale parole Cache = = 9856 * 10T + 31744 * 1T = = 98560T + 31744T = 130304T

Fattore di miglioramento = $\frac{416000T}{130304T} = 3.2$

7) Si consideri una memoria cache completamente associativa della dimensione di 64 Kbyte con 1024 byte per blocco. La cache è collegata ad una memoria di 16 Mbyte. Definire le dimensioni ed il significato delle parti dell'indirizzo della RAM.



L'indirizzo della ram è diviso in:

Parola: Indica l'offset all'interno di un blocco in memoria e permette di fare riferimento ad una singola parola.

Etichetta: Rappresenta l'identificativo di ogni singolo blocco e serve a capire a quale blocco in RAM corrisponde il blocco in cache. Questo viene fatto confrontando ogni etichetta della cache con ogni etichetta della RAM siccome in una cache completamente associativa ogni blocco può essere mappato a qualsiasi blocco in cache.