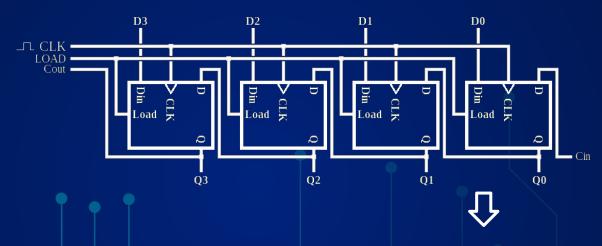
# Arquitectura del Computador y Sistemas Operativos

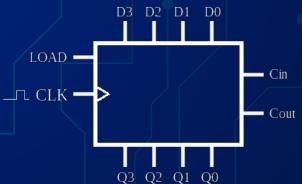
Tercera Clase

# SO

### **Shift Registers**



El registro de desplazamiento, o "Shift Register", corre los bits en una dirección (derecha o izquierda). El lugar que se genera al desplazar puede completarse con un 0 o un 1.





### **Ejercicio**

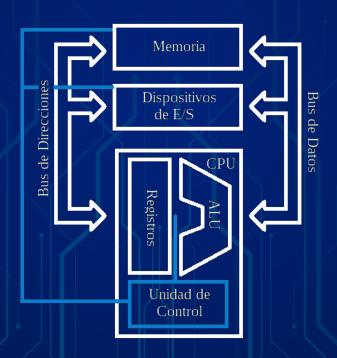
- Dibuje un diagrama de bloques que permita multiplicar dos números de 4 bits y deje el resultado en un registro de 8.
- Justifique el algoritmo usado para implementarlo.
- ¿Puede haber overflow?





### **Arquitectura de Von Neumann**

John Von Neumann fue un matemático y físico que trabajó en Estados Unidos y en el año 1945 describió una estructura de ordenador que aún hoy es la base de casi todos los ordenadores existentes.





## La CPU (1/4)

**Bloque de registros:** Dentro de la CPU existe un conjunto de posiciones de memoria llamados registros, cuyos valores son utilizados durante la ejecución de ciertas instrucciones.

Algunos son de propósitos generales, pero otros tienen usos específicos:

**Instruction pointer:** Contiene la dirección de memoria de la que se levantará la próxima instrucción.

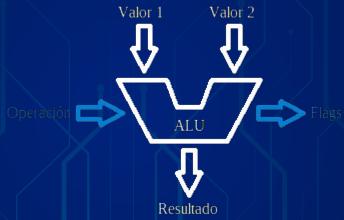
**Stack Pointer:** Contiene la dirección de la pila usada para almacenar y recuperar información de direcciones y datos.

Flags: Contiene el estado actual del procesador.



### La CPU (2/4)

**Unidad Aritmético Lógica (ALU):** Es la responsable de todas las operaciones matemáticas (suma, resta, multiplicación, etc.), las lógicas (and, or, not, etc.) y las comparaciones.



Tiene hasta dos valores de entrada. Ejecuta la operación indicada y genera un resultado. Además actualiza algunos bits en el registro de FLAGS. Los bits actualizados incluyen el *CARRY* y el *ZERO*.



## La CPU (3/4)

**Memoria** más adelante hablaremos de distintos tipos de memoria, pero en principio hablaremos de dos tipos:

**Memoria de programa:** Contiene las instrucciones que se ejecutarán, así como cualquier dato que no cambie durante la ejecución del programa. Esta memoria es de solo lectura.

Memoria de datos: Contiene los datos que manipula el programa. Esta memoria es de lectura/escritura.

Independientemente del tipo, cada CPU puede acceder a un conjunto limitado (finito) de *palabras* de memoria. Tanto la *cantidad de palabras* como el *tamaño de la misma*, son condiciones de diseño de la CPU y no son alterables por el programador.



# La CPU (4/4)

**Dispositivos de Entrada/Salida (I/O):** Todo sistema computacional necesita interactuar con el mundo a su alrededor.

Los dispositivos de I/O, por ejemplo teclados, pantallas, impresoras, etc. permiten esta interacción, pero no son los únicos. Si pensamos, por ejemplo, en la micro-computadora que controla una heladera, lo más probable es que no tenga ninguno de ellos. Sin embargo podría tener como elementos de entrada la temperatura dentro y fuera del equipo, la hora del día y como salida el contactor que arranca el motor que genera el frío.

Por lo general, debido a que estos dispositivos hacen de interfaz con el mundo, suelen ser muchísimo más lentos que la memoria. Los programas deben considerar ésto al usarlos.



### El BUS de direcciones

El bus de direcciones es la forma en que la CPU indica cuál de todas las palabras de memoria y/o dispositivos de I/O desea leer o escribir. En *ancho* del BUS, o sea la cantidad de bits que lo componen, determina la cantidad máxima de palabras a las que ésa CPU puede acceder. La cantidad máxima de palabras a las que se puede acceder con un BUS de n bits está dada por:

Cantidad de Palabras = 2<sup>n</sup>

Dado que el encapsulado (cantidad física de terminales del chip) es una variable importante en el costo, algunos procesadores utilizan un artilugio para ampliar la cantidad de palabras a las que se puede acceder. Consiste en usar n líneas para sacar la mitad de las líneas del BUS y luego usar las mismas líneas n para sacar la otra mitad. Este método se denomina *multiplexado en el tiempo*, y permite acceder a un espacio de 2 <sup>2n</sup> direcciones con n líneas. La contrapartida es que acceder a la memoria lleva el más tiempo, por lo que la performance cae.



### El BUS de datos

El bus de datos permite el intercambio de información entre la CPU y la memoria y/o los dispositivos de I/O. EL ancho de este BUS determina cuánta información se intercambia a la vez.

BUSES de datos más grandes normalmente aceleran el proceso de la información, pero hacen más complejo el circuito externo al procesador y aumentan el costo. Los primeros procesadores tenían BUSES de datos de 4 bits, hoy procesadores como el Intel<sup>®</sup> Itanium<sup>®</sup> tienen buses de datos de 128 bits.



### La Unidad de Control

La unidad de control es el bloque que orquesta el funcionamiento del conjunto. Ejecutando un paso por ciclo de reloj va habilitando los distintos BUSES de forma que se pueda levantar la siguiente instrucción de memoria, luego la decodifica y ajusta el flujo de datos por los BUSES internos y externos para ejecutarla, por último vuelve a ajustar los BUSES externos para guardar los resultados en memoria si corresponde.

En la siguiente unidad analizaremos una arquitectura de CPU sencilla y nos pondremos en el lugar de la unidad de control para ejecutar algunas instrucciones de ejemplo.



# Ejemplo de CPU (1/2)

A continuación veremos un diagrama interno de una CPU sencilla. Esta CPU no existe exactamente así, dado que es una simplificación para que sirva como primera aproximación. Entre las simplificaciones están:

Tiene solamente dos registros de usuario, Ra y Rb.

Soporta de forma eficiente dos tipos de instrucciones:

- 1) Registro ⊕ Memoria ⇒ Registro
- 2) Registro ⊕ Registro ⇒ Memoria

En ambos casos, uno de los registros usados como parámetro es el Rb.

Cada instrucción ocupa exactamente dos palabras.

La ejecución de cada instrucción tiene 4 fases:

- 1) Cargar IP
- 2) Cargar parámetro de dirección
- 3) Ejecutar instrucción y guardar resultados
- 4) NOP

