



UNIVERSIDAD DE BUENOS AIRES
FACULTAD DE INGENIERÍA
Año 2025 - 2º cuatrimestre

TALLER DE DISEÑO DE CIRCUITOS ELECTRÓNICOS (TA138)

INFORME FINAL - SISTEMA DE ALIMENTACIÓN PARA APLICACIONES INDUSTRIALES Y AUTOMOTRICES

ESTUDIANTES: Grupo 4

Martin, Andrés	110722
ammartin@fi.uba.ar	
Loñ, Julieta	110663
jlon@fi.uba.ar	
Monti, Martina	110574
mmonti@fi.uba.ar	
Del Rio, Francisco	110761
fadelrio@fi.uba.ar	

Índice

1. Introducción	2
2. Regulador lineal	2
2.1. Regulador de Tensión	2
2.1.1. Elección del transistor de paso	2
2.1.2. Diseño con par diferencial	2
2.2. Límite de corriente por foldback	4
2.3. Compensación	6
2.3.1. Lazo de tensión	6
2.3.2. Lazo de corriente	7
2.4. Armado del circuito	8
2.5. Mediciones	9
2.5.1. Regulación de linea	9
2.5.2. Regulación de carga	10
2.5.3. Foldback	10
2.5.4. Eficiencia	11
2.6. Resultados	12
3. Regulador buck	12
3.1. Diseño y simulación	12
3.2. Inductor	13
3.3. Eficiencia	13
3.4. Circuito PWM	14
3.4.1. Diseño y simulación	14
3.4.2. Medición	15
3.5. Fuente Buck realimentada	15
3.6. Compensación	15
3.7. Caracterización del inductor	17
3.7.1. Corriente de saturación	18
3.8. Esquemático y PCB	19
3.9. Mediciones	20
3.9.1. Regulación de linea y de carga	20
3.9.2. Eficiencia	21
3.10. Resultados	21
4. Conclusiones	21

1. Introducción

En este trabajo se diseñaran e implementaran dos reguladores de tensión: Uno lineal y otro mediante una fuente buck.

Se aplicaran los conceptos teóricos vistos en clase para poder diseñar los mismo, y luego mediante simulación se verificaran los mismos, comprobando que cumplan con los requisitos de ambos. Posteriormente se corroborara el comportamiento de ambos mediante las mediciones correspondientes.

En ambos se implementaran lazos de realimentación para estabilizar sus respuestas, y mediante compensación se buscara mejorar las respuestas en frecuencia.

2. Regulador lineal

2.1. Regulador de Tensión

Se busca obtener una tensión de salida estable de 5 V, que presente poca variación ante grandes variaciones de la tensión de entrada, es decir buena regulación de linea. También se espera que la tensión se mantenga a medida que varía la corriente de salida dentro de cierto rango, es decir que presente una buena regulación de carga. A lo largo de esta sección se explicará el recorrido tomado para obtener estas especificaciones, tanto como qué se considera como “bueno” en ambos casos.

2.1.1. Elección del transistor de paso

Se necesita una corriente elevada a la salida, como no todos los transistores pueden controlar altas corrientes, y más adelante, un par diferencial no puede satisfacer por si mismo. La manera de resolver esto fue agregando un buffer de corriente en la forma de un Quasi-Darlington. A diferencia del Darlington el Quasi-Darlington permite que la caída de tensión sobre el transistor de paso sea mas chica, lo cual ayuda a tener un Low-Dropout.

El transistor de paso es el encargado de disparar la mayor parte de la potencia del circuito por lo tanto al momento de elegirlo se buscaron transistores que puedan disipar la potencia necesaria, y que puedan soportar la corriente y tensión entre sus bornes requerida. La corriente máxima que pasa por el transistor sera 1,5 A y la tensión de entrada puede variar entre 9,5 V y 24 V, usando esa información calculamos la potencia máxima como $P_{max} = I_{max}(V_{in,max} - 5 V) = 28,5 \text{ W}$

El valor de la ganancia de corriente también fue relevante en la elección, es necesario que esta no disminuya demasiado a altas corrientes. Este fue uno de los requisitos mas restrictivos ya que varias de las opciones disponibles cuando operan a 1,5 A presentan una ganancia de corriente cercana a 10.

Finalmente, la mayor limitación estuvo dada por la disponibilidad de los componentes en las casas de electrónica cercanas. Y en caso de que este disponible, el precio también se tuvo en cuenta. Se considero que el transistor elegido debía ser accesible de manera que se puedan comprar en cantidad y reemplazarlo en caso de ser necesario.

En base a todo lo mencionado se eligió el transistor **MJE2955T** que cumple con todas las características mencionadas. Las necesidades de corriente, tensión y potencia son cubiertas por un gran margen. La ganancia en la corriente de operación presenta un valor cercano a 70.

El transistor de drive usado sera el **BC547**. Se seleccionó este transistor debido a que tiene una ganancia lo suficientemente alta y a la disponibilidad del modelo ya que es el mismo que sera utilizado para otros transistores presentes en el circuito.

2.1.2. Diseño con par diferencial

Para obtener la mejor regulación del circuito, disminuyendo las variaciones de V_{sal} con respecto a la R_{carga} y a V_{in} , se diseño el circuito de entrada con un par diferencial permitiendo así tener un buen rechazo en modo común y ganancia de lazo del sistema. También, se colocaron resistencias de 100Ω en el emisor de la carga activa, estas sirven para arreglar futuros desapareamientos que podrían presentarse.

Se coloco al par diferencial una carga activa para mejorar el rechazo de modo común, disminuyendo la ganancia del respectivo modo y a su vez aumentando el RRMC.

Para mejorar el rechazo de modo común y dejar una corriente fija para la polarización del circuito, se coloca una fuente de corriente polarizada con la misma tensión de referencia de la base de Q1, en el emisor del par. En el análisis para modo diferencial, ese punto es una tierra virtual por lo que no modifica la ganancia en ese modo pero, en modo común agregar la fuente de corriente, que presenta un

alto valor de resistencia en los emisores del par, deriva en que la ganancia del modo común disminuya y por lo tanto que la RRMC aumente.

Además, al usar un amplificador diferencial se consigue independizar la referencia de valores intrínsecos de los transistores, como la tensión base-emisor, que presentan altas variaciones con temperatura y otros parámetros.

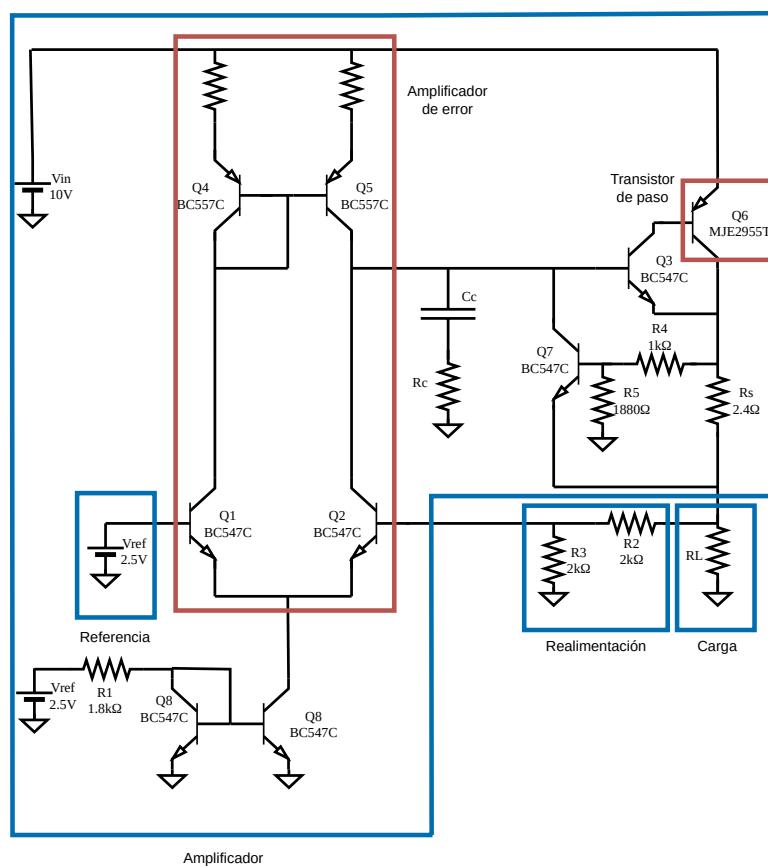


Figura 1: Diseño con amplificador diferencial

A continuación se muestran las regulaciones de carga y de línea obtenidas en simulación con este diseño.

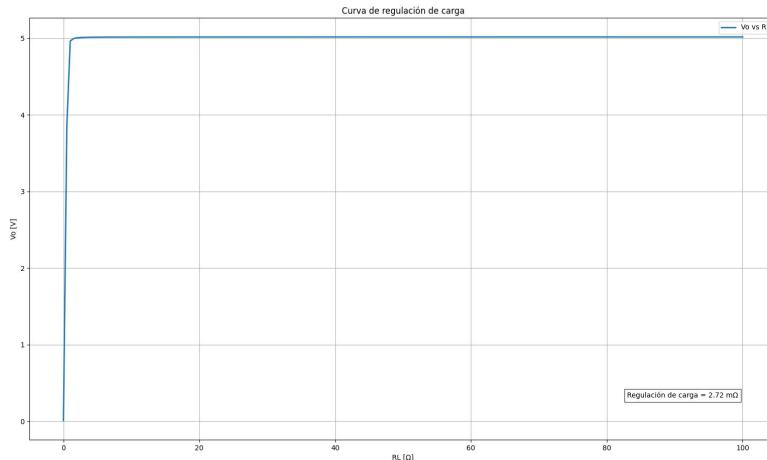


Figura 2: Regulación de carga del diseño con par diferencial

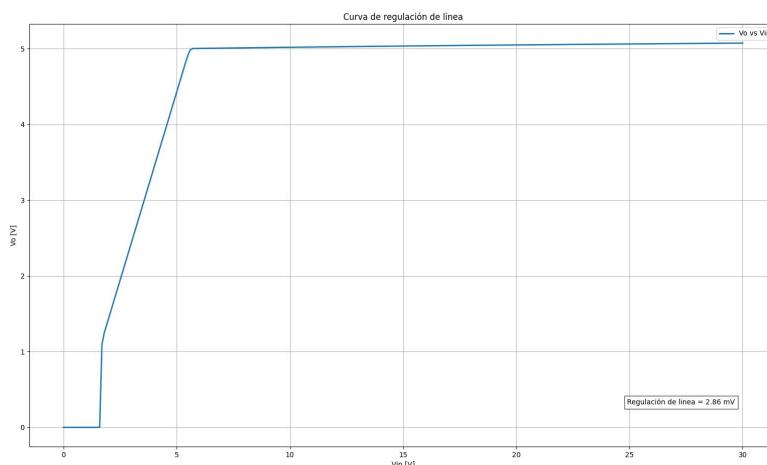


Figura 3: Regulación de linea del diseño con par diferencial

Ademas se calculó la ganancia de lazo, cortando el lazo en la base de Q2, dado que la resistencia de entrada al par diferencial es de aproximadamente $25\text{ K}\Omega$, entonces su efecto junto a la red de realimentación en la carga es despreciable. Se obtuvo un valor aproximado de T de 1000 veces. Luego se simuló esta misma y se obtuvo un valor de 708 veces, lo que implica un error de cálculos de aproximadamente un 30 %. Tal error puede atribuirse a la nula disponibilidad de valores de parámetros intrínsecos de los transistores, como son la tensión de early o la ganancia de corriente, la cual presenta gran dispersión.

Aún con el error de cálculos, los valores obtenidos son lo suficientemente mayores a 1 como para que la ganancia del sistema realimentado se pueda considerar $\frac{V_{ref}}{f}$ lo que, como se puede ver en los gráficos de regulación de linea y carga de las figuras 2 y 3 resulta en un parámetro considerablemente estable a la salida ante variaciones de tensión de entrada y corriente de salida.

2.2. Límite de corriente por foldback

Al llegar a la situación donde circula la corriente máxima, con lo mencionado en la sección anterior se limita la corriente pero el transistor de paso está siendo constantemente exigido, ya que entre su colector y emisor circulan 1,5 A y cae toda la tensión de entrada, por lo que la potencia disipada en éste transistor es máxima, y al no haber carga, no hay potencia aprovechada a la salida. Para evitar esto se utiliza otro

limitador de corriente llamado Foldback. Este permite que, frente a la V_{salmin} , el limitador de corriente hará que la corriente que circule por el transistor Q6 no sea 1,5 A y sea $I_{cc} = 400 \text{ mA}$. Este método funciona agregando al limitador original un divisor resistivo el cual genera que el circuito se comporte (únicamente en la sección de foldback) según la siguiente ecuación:

$$I_{SAL} = \frac{(R_1 + R_2) * V_{BE} + R_1 * V_{SAL}}{R_S * R_2} \quad (1)$$

Se observa que hay una relación lineal entre I_S Y V_s , la cuál corresponde a la forma característica del limitador de corriente por foldback

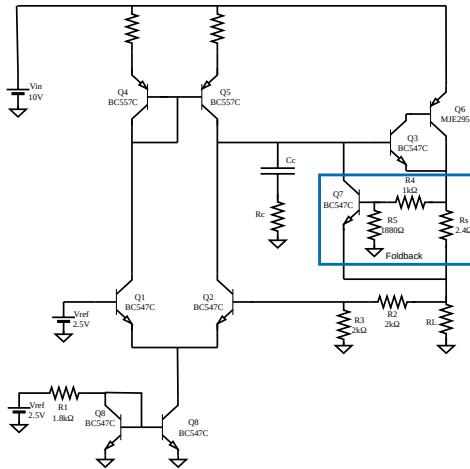


Figura 4: Circuito con regulador de corriente foldback

Luego, se simuló el circuito con la implementación del foldback, variando la carga a tensión de entrada constante, y se obtuvo la siguiente curva de corriente de salida contra tensión de salida:

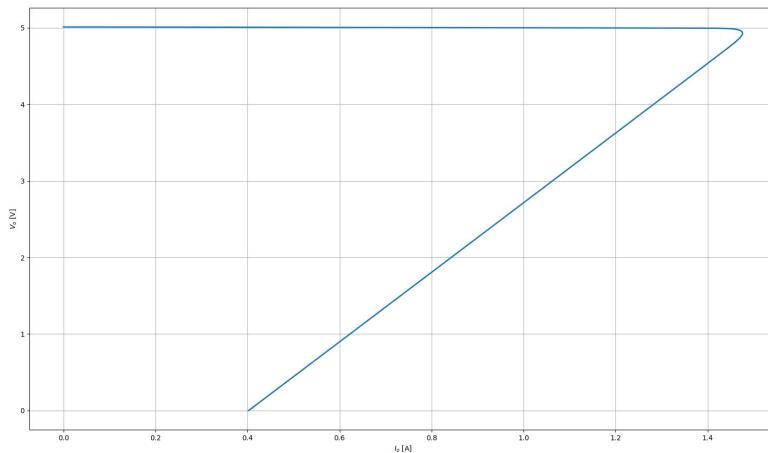


Figura 5: Curva de foldback

Se puede apreciar como, al disminuir $R_{carga} = \frac{V_o}{I_o}$, la corriente llega hasta un máximo de aproximadamente 1,5 A y luego, al acercarse R_{carga} a cero, la corriente disminuye hasta aproximadamente 400 mA, disminuyendo la potencia disipada en el transistor de paso al cortocircuitar la salida.

2.3. Compensación

Es necesario compensar el circuito para obtener una respuesta en frecuencia que permita obtener una mayor estabilidad en el regulador.

2.3.1. Lazo de tensión

Se optó por usar el método de estabilización mediante corrimiento de polo dominante de la respuesta en frecuencia. Para realizar esto se agrega un capacitor seguido de una resistencia en el nodo dominante, como se puede ver en la Figura 6.

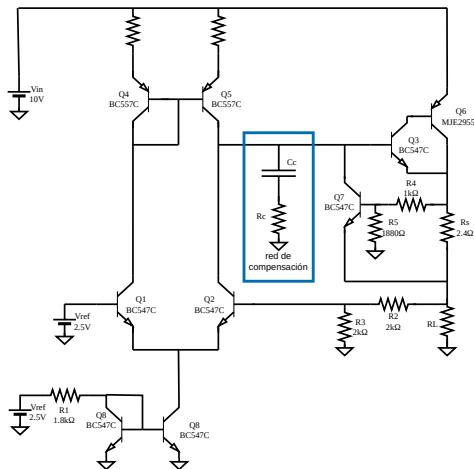
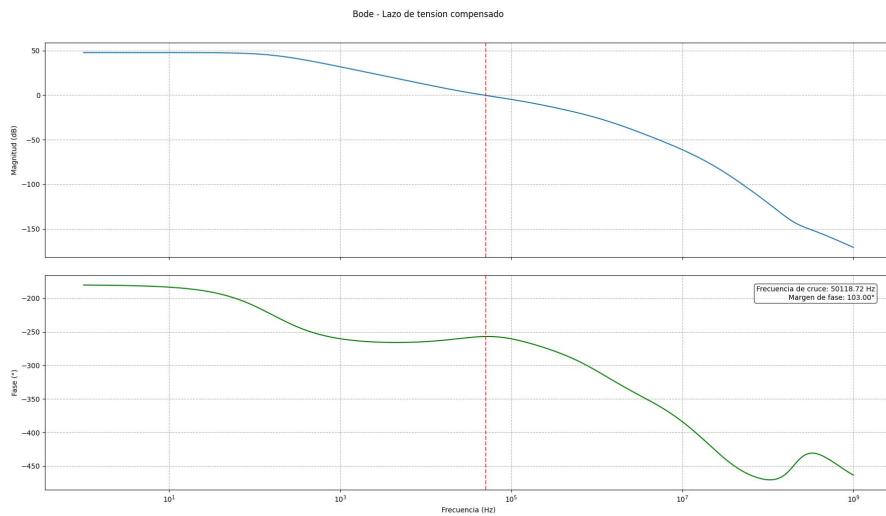
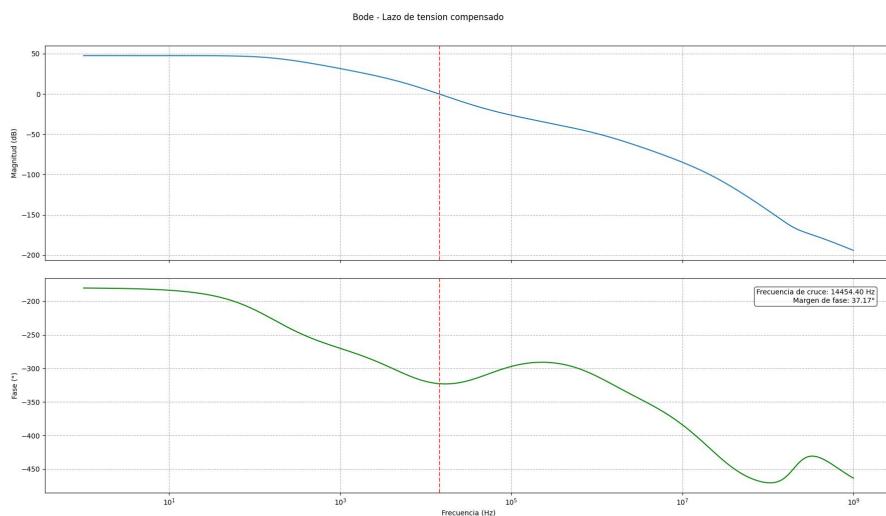


Figura 6: Esquemático con red de compensación

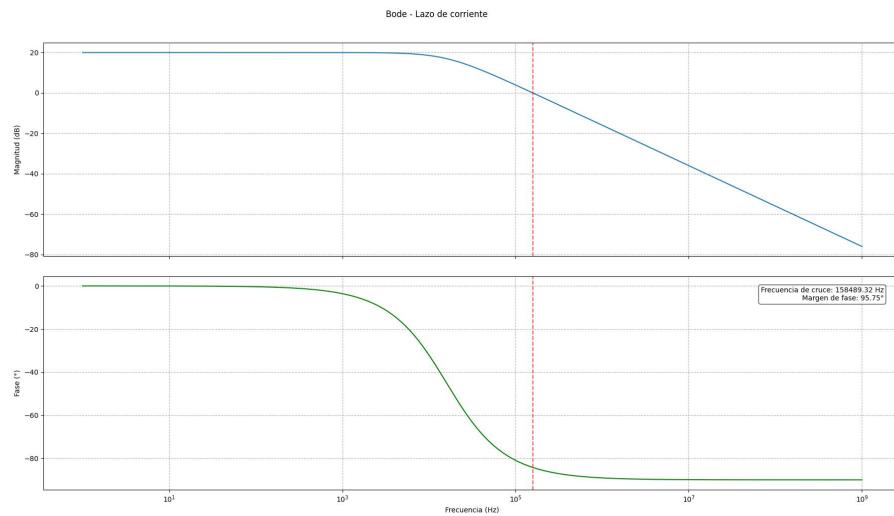
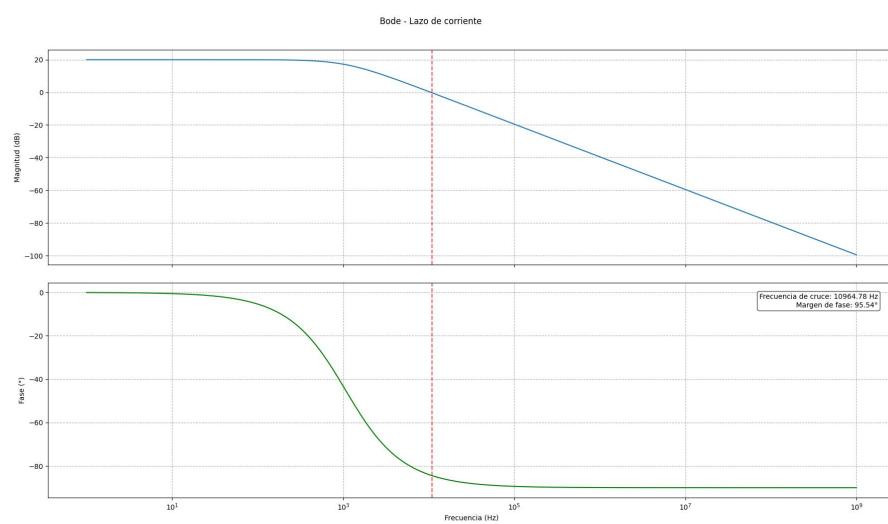
Para seleccionar el valor del capacitor y de la resistencia, se analizaron los nodos identificando el dominante y mediante simulación se buscó obtener una respuesta en frecuencia deseada colocando una combinación de valores de R y C que muevan el polo dominante. El capacitor utilizado es de 33 nF junto con una resistencia de 100Ω .

Como se puede ver en las Figuras 7 y 8, el margen de fase obtenido es, en el mejor caso de 103° y en el peor caso de 37° . De esta forma, se soluciona la posibilidad de inestabilidad mencionada al principio de la sección ya que, para la frecuencia a la que la fase se encuentra desplazada -180° respecto a la fase inicial, la ganancia es mucho menor a 0 dB .

Figura 7: Diagrama de bode de T compensado, con capacidad de carga de $1 \mu\text{F}$ Figura 8: Diagrama de bode de T compensado, con capacidad de carga de $15 \mu\text{F}$

2.3.2. Lazo de corriente

Otro aspecto del circuito en el que se debe analizar la estabilidad es el lazo de control de corriente, para esto se simuló la respuesta en frecuencia de la ganancia de lazo de corriente en los casos límites de capacidad de carga, obteniendo los gráficos de las Figuras 9 y 10.

Figura 9: Lazo de corriente con capacidad de carga de $1 \mu\text{F}$ Figura 10: lazo de corriente con capacidad de carga de $15 \mu\text{F}$

Como se puede ver, en ambos casos el circuito ya presenta un margen de fase lo suficientemente grande como para no tener compromisos de estabilidad. Por esto es que se optó por no compensar este lazo.

2.4. Armado del circuito

La corriente de polarización medida es de $1,3 \text{ mA}$ lo cual es lo esperado. Luego la corriente medida en las ramas fue de $520 \mu\text{A}$ en una y de $502 \mu\text{A}$ en la otra. Si bien el valor no es el mismo, se consideró que las ramas estaban lo suficientemente apareadas debido a que el circuito funciona de la manera esperada.

El circuito resultante es el siguiente



Figura 11: Frente del circuito armado

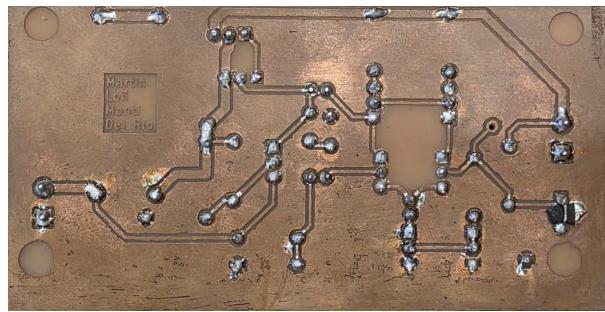


Figura 12: Dorso del circuito armado

2.5. Mediciones

2.5.1. Regulación de linea

Se realizo un barrido de tensión entre los valores de uso del circuito. Para poder hacer esto se fue variando la tensión de la fuente de alimentación continua y midiendo la salida. Además se midió el valor real de tensión a la entrada ya que la fuente presenta su propia dispersión respecto del numero exhibido en el display.

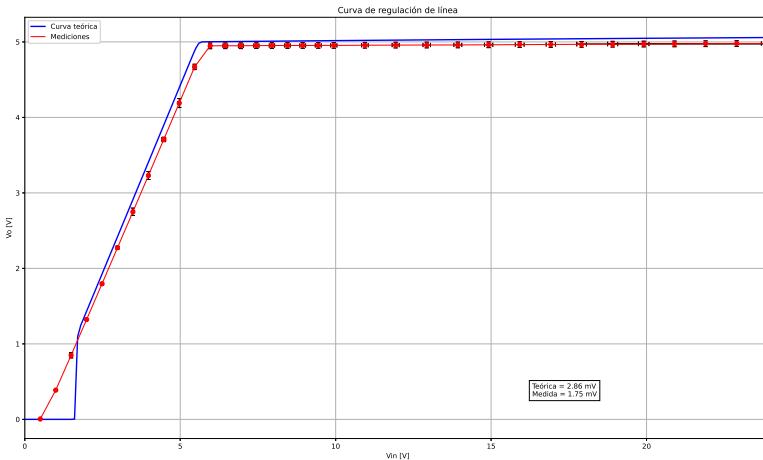


Figura 13: Regulación de linea medida superpuesta a la simulada

Se puede observar que la curva obtenida es congruente con la simulada. La coincidencia no es exacta ya que en la simulación el valor de regulación es de 5 V y en la medición es de 4,95 V, pero esta variación esta dentro de la aceptada.

La regulación de linea obtenida de las simulaciones fue de 2,86 mV. La obtenida de las mediciones fue calculada de la siguiente manera

$$\text{Regulacion de linea} = \frac{Vo2 - Vo1}{Vin2 - Vin1} = \frac{4,979 - 4,958}{23,89 - 11,93} = 1,75 \frac{\text{mV}}{\text{V}}$$

El valor obtenido indica que la regulación de linea funciona de la manera esperada, e incluso regula con una variación menor a la simulada.

2.5.2. Regulación de carga

Con el objetivo de medir la regulación de carga se midió la tensión sobre la carga, variando el valor de la misma entre $3,3\Omega$ y 100Ω . La tensión de entrada se mantuvo en un valor constante de 9,5 V

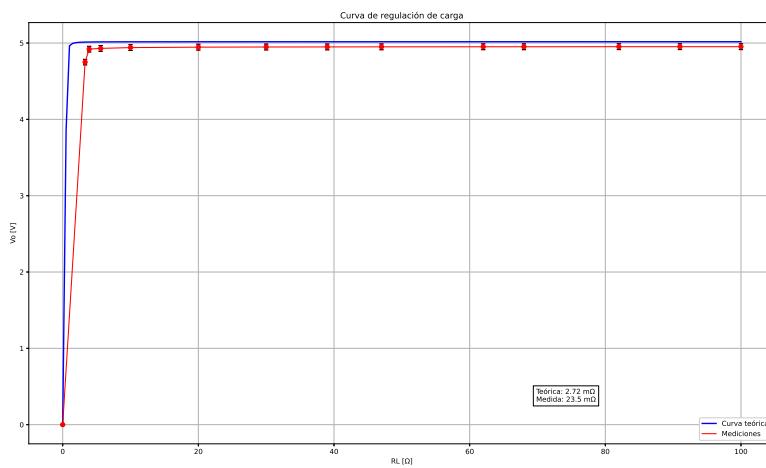


Figura 14: Regulación de carga medida superpuesta a la simulada

$$\text{Regulacion de carga} = \frac{(1 - \frac{Vo1}{Vo2})R_{L2}}{\frac{Vo1R_{L1}}{Vo2R_{L2}} - 1} = \frac{(1 - \frac{4,930V}{4,952V})100\Omega}{\frac{4,930V5,6\Omega}{4,952V100\Omega} - 1} = 23,5m\Omega$$

Si bien el valor obtenido a base de mediciones difiere con el simulado, y es mayor, sigue encontrándose dentro de los valores aceptables para la regulación de carga de nuestro circuito.

2.5.3. Foldback

Al momento de medir el foldback se fue disminuyendo el valor de la carga con la ayuda de un reostato en paralelo con una resistencia de 10Ω para poder obtener valores pequeños. Esto permitió poder disminuir el valor de la resistencia de carga mas allá del límite del foldback y así poder medir su funcionamiento.

En el gráfico de la Figura 15, la curva azul es la simulada y la roja es la obtenida de mediciones del circuito. Para valores de corriente chica, es decir para los mayores valores de R_L , la diferencia entre el simulado y el real no es de gran importancia. Cuando el foldback comienza a tener su efecto, se puede observar una leve variación pero sigue siendo similar a lo simulado por lo que se considera aceptable.

Hacia los valores más pequeños del foldback comienza a aparecer un error más significativo. Este error está relacionado a la falta de precisión de los multímetros utilizados y el efecto de carga de los mismos, diferencia entre la tensión simulada y medida del base-emisor, y otros efectos presentes al momento de obtener datos sobre el circuito físico.

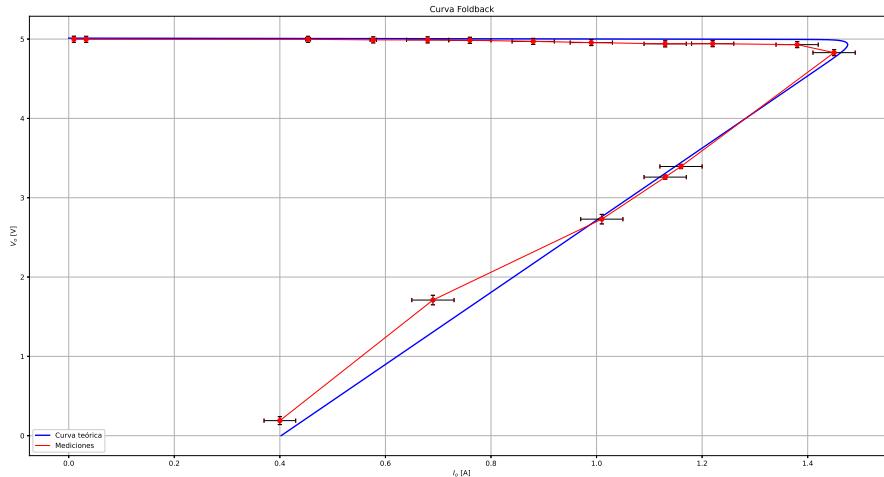


Figura 15: Foldback medido superpuesto al simulado

2.5.4. Eficiencia

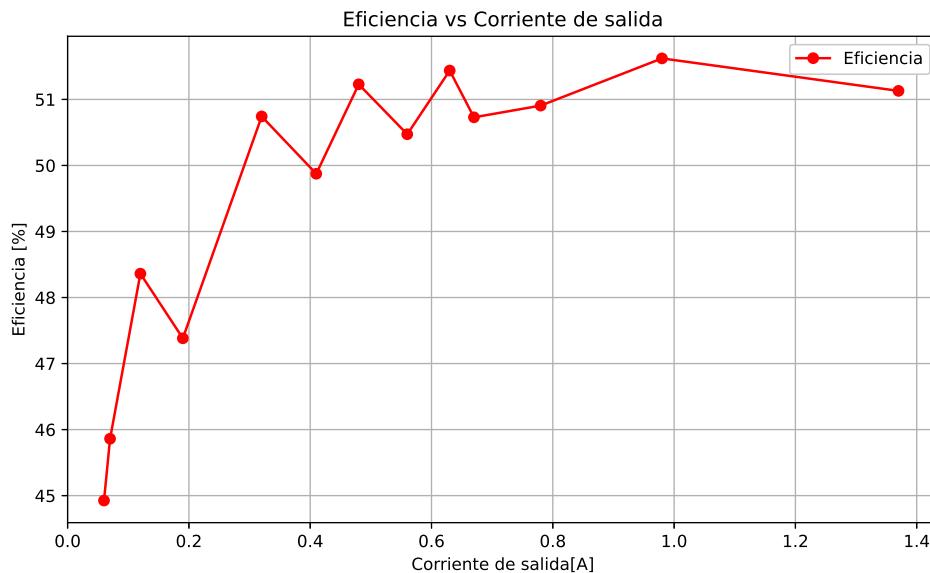


Figura 16: Eficiencia contra corriente

Primero se midió la eficiencia contra la corriente de salida, para esto se mantuvo la tensión de entrada en 9,5 V y se hizo variar la carga entre los valores del rango de funcionamiento, midiendo las tensiones y corrientes tanto de entrada como de salida del circuito.

Como se puede ver en la curva de la Figura 16, los valores rondan el 52 % de eficiencia, lo cual se corresponde con lo esperado. A bajas corrientes, la eficiencia cae porque la corriente de salida es del mismo orden que las corrientes internas de polarización, de modo que gran parte de la potencia de entrada no llega a la carga. Esto produce valores de eficiencia menores en el inicio de la curva.

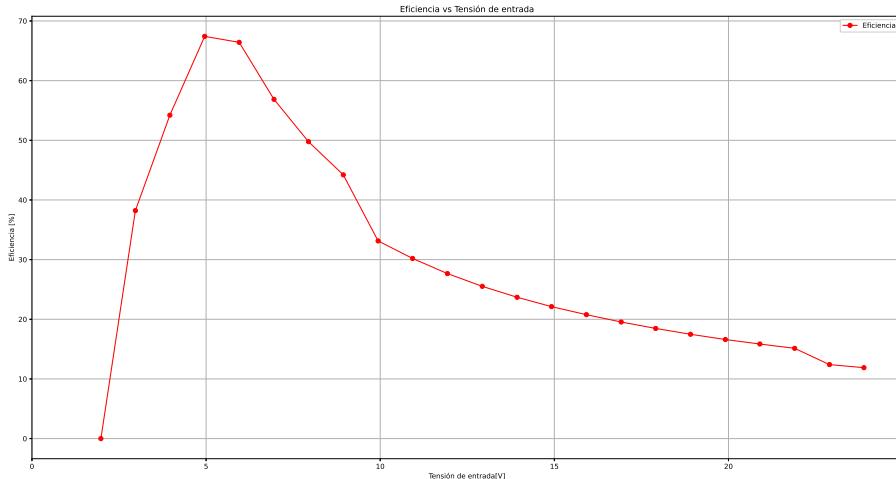


Figura 17: Eficiencia contra tensión

Luego se midió la eficiencia contra la tensión de entrada, para esto se mantuvo la carga constante en 100Ω y nuevamente se midieron las tensiones y corrientes de entrada como de salida, variando la tensión de entrada entre 0 V y 24 V.

Como se puede ver en la Figura 17, la eficiencia presenta un pico en 5 V de entrada, aunque en este caso no es utilizable el circuito, ya que la tensión de salida no se encuentra dentro de las especificaciones. Luego, el decrecimiento a medida que aumenta la tensión de entrada es esperable, ya que aumenta la potencia de entrada mientras que la potencia de salida se mantiene constante.

2.6. Resultados

A continuación se muestran los principales resultados obtenidos:

Característica	Simulado	Medido
Tiempo de encendido	—	2,5ms
Tiempo de apagado	—	0,4ms
Regulación de linea	2,86	1,75
Regulación de carga	$2,72m\Omega$	$23,5m\Omega$
Eficiencia	50 %	52 %

Cuadro 2.1: Resultados

3. Regulador buck

3.1. Diseño y simulación

En las fuentes buck se busca reducir la tensión de entrada a un nivel inferior en la salida, manteniendo la alta eficiencia. Para ello se utilizan distintos componentes. Un MOSFET canal N (IRFZ44N) es utilizado para actuar como interruptor controlado por PWM (debido a este comportamiento de "llave", la tensión Drain-Source de este MOSFET es muy baja); el segundo NMOS (IRFZ44N) conduce la corriente cuando el primer transistor se encuentra apagado, implementando de esta manera las llaves ideales vistas en el circuito teórico.

También se agregan capacitores para evitar picos de tensión. El circuito cuenta además con un inductor, el cual almacena energía y suaviza la corriente. Este inductor debe calcularse con precisión para evitar sobrecalentamientos, tener tiempos de respuesta acordes y otros factores; es por esto que se le dedicará toda una sección a su diseño.

Para obtener el valor de la inductancia primero se calcula el mínimo valor que puede tomar para que el circuito continúe funcionando de manera adecuada. Para eso se debió considerar el caso de mayor

comutación, en donde la resistencia de carga es máxima.

$$R_{max} = \frac{V_o}{I_{s,min}}$$

Considerando que $V_o = 9,5V$ y $I_{s,max} = 0,1 A$ se obtiene $R_{max} = 95\Omega$. Luego, el inductor se calcula mediante la siguiente expresión.

$$L_{cr} = \frac{(1 - D)R_{max}}{2f}$$

Considerando que se va a tener un D_{min} y un D_{max} dependiendo de la V_{in} se calcularon ambos:

$$D_{max} = \frac{V_o + V_{ds2}}{V_{in} - V_{ds1} + V_{ds2}} = \frac{9,5 + 0,049}{12} = 0,7957$$

$$D_{min} = \frac{V_o + V_{ds2}}{V_{in} - V_{ds1} + V_{ds2}} = \frac{9,5 + 0,049}{30} = 0,3183$$

Se calcularon dos valores de L_{cr} y se utilizó el más alto de ambos que es el que cumple con lo pedido y presenta el peor caso para el inductor critico.

De las cuentas se obtuvo $L_{cr} = 250\mu H$. Sin embargo, se decidió utilizar un inductor $L = 300\mu H$ para mayor seguridad y evitar que variaciones en el valor real del inductor presenten problemas graves en el circuito implementado.

El valor del capacitor de salida se debe calcular considerando el ripple, por lo tanto el valor se calculo de manera iterativa. Se decidió un valor inicial de $100\mu F$ y se observo el valor del ripple con ese valor para luego poder aplicar la siguiente expresión:

$$\Delta V_o = \frac{I_{L,max} - I_{L,min}}{8Cf}$$

Con un capacitor de $47\mu F$ se obtiene un $\Delta V_o = 2,5 mV$ que cumple con los requisitos de tension de salida.

3.2. Inductor

Al momento de diseñar el inductor se debieron tener en cuenta ciertos parámetros de funcionamiento de la fuente buck. La frecuencia trabajo es de 130 kHz , la $I_{L,max} = 1,54A$, la $I_{L,min} = 1,42A$.

Se obtuvieron las características físicas del inductor usando el método *Tacca*. Se debe considerar $\sigma_{IL} \leq 5 \frac{A}{mm^2}$ para evitar el sobrecalentamiento del alambre. Considerando los núcleos disponibles comercialmente y la tabla de cables provista por *Ericksson*, se realizaron los cálculos necesarios para obtener los siguientes parámetros.

Parámetros	Valor
Material del nucleo	N87
Nucleo	EE3007
Cable de cobre	AWG#20
Inductancia [μH]	300
l_g [mm]	0.151
Numero de vueltas	25
$\sigma_{IL} \left[\frac{A}{mm^2} \right]$	2.978
r_{Cu} [cm]	0.0437
δ [cm]	0.021

Cuadro 3.1: Especificaciones del inductor

Con los valores obtenidos no hay efecto pelicular.

3.3. Eficiencia

En los reguladores comutados Buck una eficiencia ideal sería del 100 %. Sin embargo, esta eficiencia resulta imposible en la realidad debido a perdidas por comutación, resistencias parasitas, caídas en el

MOSFET, entre otros factores. Debido a esto, la eficiencia real estará alrededor del 90 % – 95 %. Esta eficiencia aumentará dependiendo de la optimización del PCB, un control preciso del ciclo de trabajo y un MOSFET acorde.

En el caso del circuito diseñado, al utilizar un MOSFET como reemplazo del diodo para la conmutación, se logra una reducción en la caída de tensión. Además, la elección del inductor y el capacitor logran una gran reducción en el ripple de corriente y tensión respectivamente, lo que mejora la eficiencia.

La eficiencia del circuito se obtiene según la siguiente expresión:

$$\text{eficiencia} = \frac{P_{\text{salida}}}{P_{\text{entrada}}}$$

$$\eta(9,3V) = \frac{9,3 * 1,469}{24 * 0,00631} = 90,2\%$$

$$\eta(9,7V) = \frac{9,7 * 0,103}{24 * 0,045} = 91,5\%$$

Ambos resultados cumplen con la eficiencia pedida para ambas tensiones especificadas del regulador buck.

3.4. Circuito PWM

Como se mencionó antes, para la fuente buck se necesita una señal PWM que se ocupará de encender y apagar los MOSFETs. La forma de obtener tal señal utilizada es mediante la comparación de una señal triangular de 130 khz con una tensión constante. La ventaja de obtener la señal PWM de esta forma es que la tensión constante que se compara con la señal triangular podrá ser una señal proporcional a el error de la tensión de salida con la tensión deseada, de esta forma cerrando el lazo y obteniendo una fuente buck a lazo cerrado.

3.4.1. Diseño y simulación

La topología utilizada para obtener la señal deseada es la de la Figura 18. Este circuito consta de un integrador con el operacional U3 y el capacitor, que recibe una señal cuadrada de la salida de U1, generando la triangular deseada, que luego se compara con V3 en U3, para finalmente tener la señal PWM deseada. Dado la alta frecuencia de oscilación utilizada, U1 y U3 son comparadores en vez de amplificadores operacionales.

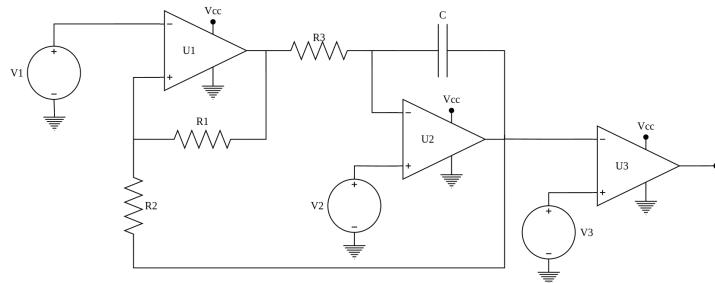


Figura 18: Circuito utilizado para generar la señal PWM

Los valores utilizados para los resistores y capacitores son los presentados en la Tabla 3.2. Los mismos se obtuvieron de forma empírica, teniendo en cuenta la constante de tiempo $\tau = R3 \cdot C$.

Componente	Valor
R1	91 kΩ
R2	15 kΩ
R3	39 kΩ
C	220 nF

Cuadro 3.2: Valores de los componentes del circuito PWM

3.4.2. Medición

La señal triangular medida es la siguiente:

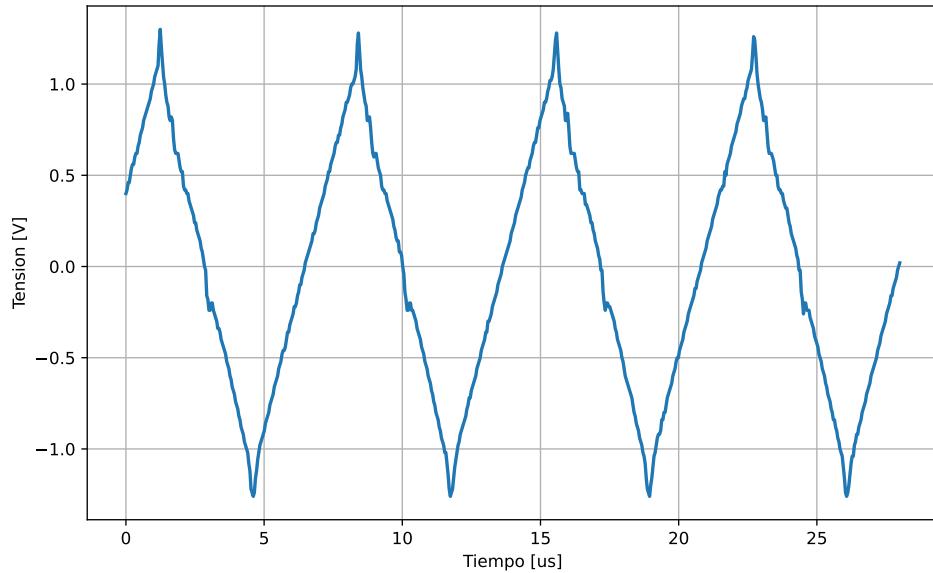


Figura 19: Señal triangular medida

3.5. Fuente Buck realimentada

Para realimentar la fuente se utilizó la topología de la Figura 20, donde se sensa la tensión de salida con las resistencias R_{18} y R_{19} , luego se utiliza el U_7 como amplificador de error, utilizando una referencia de 4,75 V. Por ultimo, esta señal de error se compara con una señal triangular, generada con el circuito de la entrega anterior con pequeñas modificaciones para que la amplitud sea de aproximadamente 1,9 V. Luego de este comparador se obtiene una señal PWM que, a través del *MOSFET Driver*, se utilizará para comutar los transistores. De esta forma el ciclo de trabajo resulta proporcional a la tensión de salida, permitiendo así la regulación de linea y de carga.

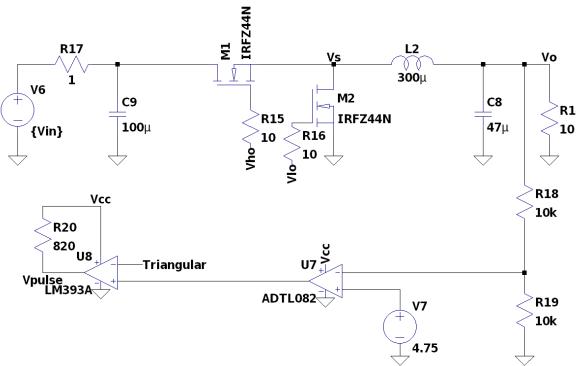


Figura 20: Lazo de realimentación de la fuente buck

3.6. Compensación

Se decidió utilizar una compensación de amplificación de error tipo III, es decir se compensó con un PID. En este tipo de compensación se obtiene un polo en el origen, dos ceros y dos polos a una mayor frecuencia. Los ceros sirven para compensar los polos complejos conjugados correspondientes a la respuesta de la fuente buck. De esta manera se obtuvo un mayor margen de fase a lazo cerrado, además de un mayor ancho de banda.

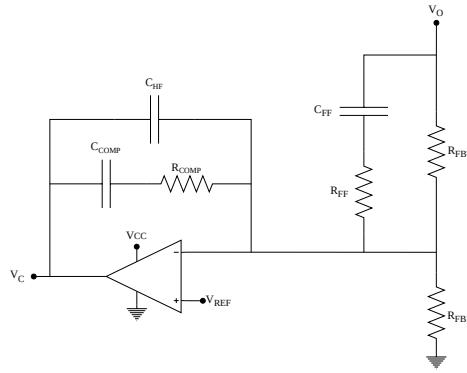


Figura 21: Red de compensación

La resistencia R_{comp} y el capacitor C_{comp} añaden un cero a la respuesta, y la R_{FBT} y el C_{ff} añaden otro. Estos ceros contrarrestan el efecto de los polos complejos conjugados provenientes de la buck como se menciono previamente.

Los otros dos polos están dados por R_{ff} y C_{ff} , y por R_{comp} y C_{HF} . Estos tienen una frecuencia mayor a la de los de la fuente buck.

Los valores obtenidos luego de normalizar fueron los siguientes:

Componente	Valor
C_{comp}	10 nF
R_{comp}	15 kΩ
C_{FF}	12 nF
R_{FF}	2 kΩ
C_{HF}	180 pF
R_{FBT}	10 kΩ
R_{FBB}	10 kΩ

Cuadro 3.3: Componentes para la compensación

Al simular, los bodes resultantes fueron los vistos a continuación:

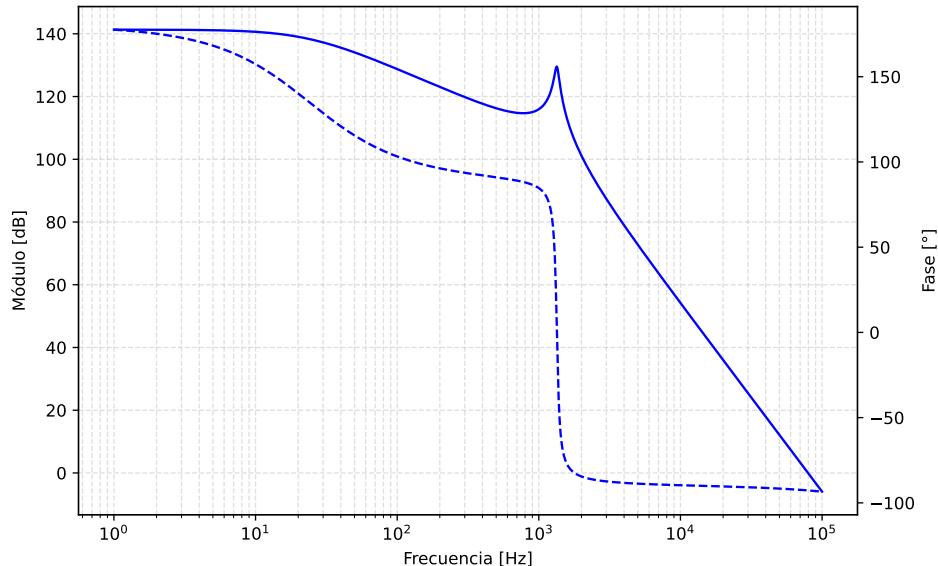


Figura 22: Bode del circuito sin compensar

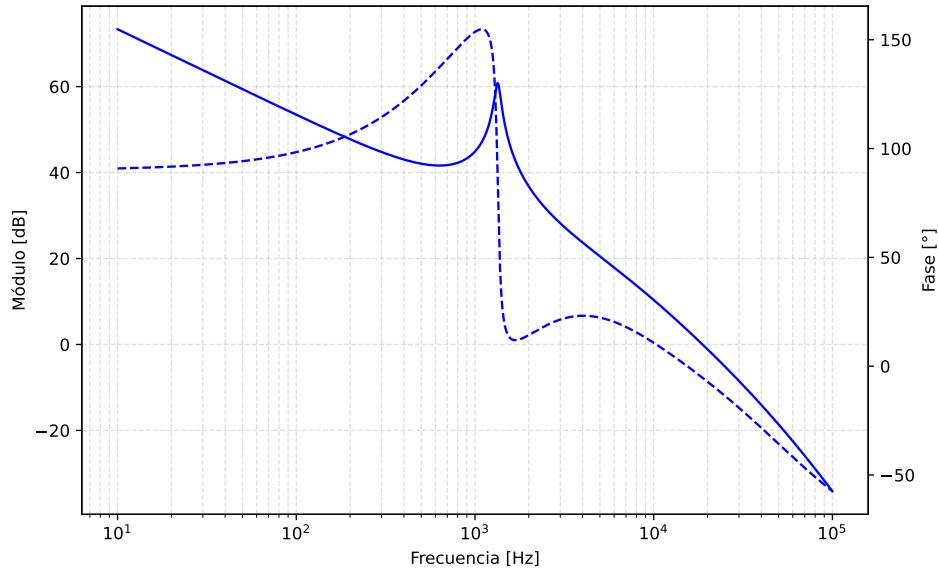


Figura 23: Respuesta del circuito compensado

Como se ve en la Figura 23 con la compensación se logró obtener un margen de fase de 80° . Este es dado por la red de adelanto implementada con los ceros en las frecuencias de los polos complejos. Además la ganancia en altas frecuencias se ve atenuada de manera significativa gracias los polos de alta frecuencia, de esta manera se logra limitar el ruido de commutación.

Gracias a la compensación el sistema presenta una mayor estabilidad y robustez. La respuesta en frecuencia del circuito compensado presenta mejores características que la del mismo sin compensar.

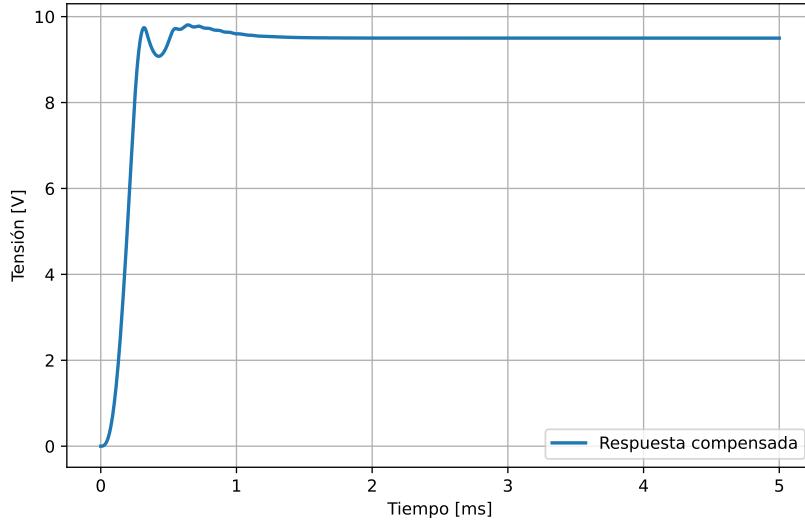


Figura 24: Respuesta del circuito realimentado compensado

3.7. Caracterización del inductor

A la hora de corroborar el valor de la inductancia se utilizó un circuito RL, sabiendo que la relación entre la tensión de entrada y la tensión sobre el inductor viene dada por el divisor de impedancias:

$$V_{ZL} = \frac{V_{IN} Z_L}{Z_L + Z_R}$$

Teniendo en cuenta que la impedancia del inductor viene dada por $Z_L = \omega L$ y la de la resistencia es $Z_R = R$, se puede despejar el valor de L de la siguiente forma:

$$L = \frac{V_L Z_R}{(V_{IN} - V_L)\omega}$$

Finalmente, utilizando una frecuencia de 130 kHz se midió primero el inductor con 25 vueltas, que fue el valor calculado en la entrega anterior, pero resultó de aproximadamente 242 μH . Como este valor es menor al necesario, se volvió a bobinar el inductor, esta vez con 30 vueltas, obteniendo un valor de 303 μH .

3.7.1. Corriente de saturación

Con el objetivo de medir la corriente de saturación del núcleo del inductor se utilizó la respuesta al escalón del mismo, midiendo la forma de la corriente respecto al tiempo con una resistencia *shunt* de 0,47 Ω .

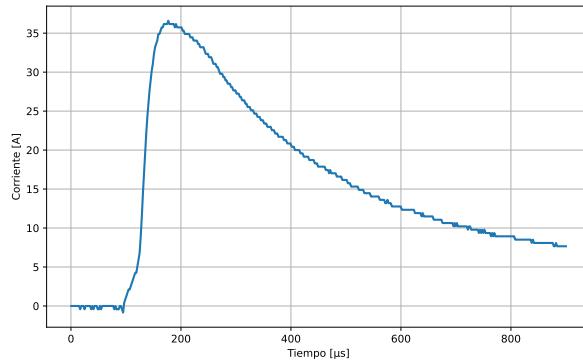


Figura 25: Curva de corriente sobre el inductor ante un escalón de tensión

Como se puede observar en la Figura 25, la corriente presenta una respuesta lineal al principio de la curva, esto se puede ver con más detalle en la Figura 26.

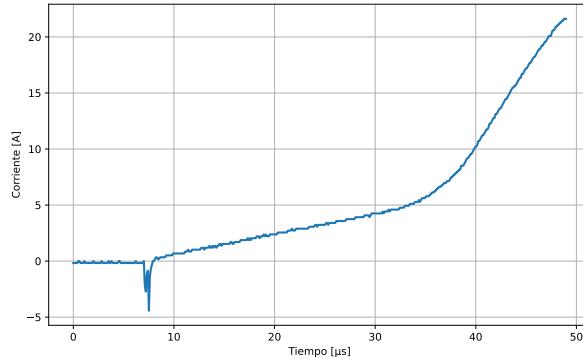


Figura 26: Segmento lineal de la respuesta

Teniendo en cuenta que la relación entre la tensión del inductor y la corriente viene dada por la Figura 3.7.1, si la evolución de la corriente respecto al tiempo es lineal, la inductancia resulta constante, por lo que el núcleo no satura. Una vez que el núcleo satura, la inductancia deja de ser constante, entonces la relación de la corriente respecto al tiempo deja de ser lineal. Por esto último, se puede tomar la corriente donde empieza a saturar el núcleo como la corriente donde la respuesta deja de ser lineal. Observando la Figura 26 resulta evidente que la corriente de saturación se encuentra alrededor de los 5 A, valor que se encuentra con amplio margen por encima del considerado en etapas anteriores de diseño.

$$v_L = L \frac{di}{dt}$$

3.8. Esquemático y PCB

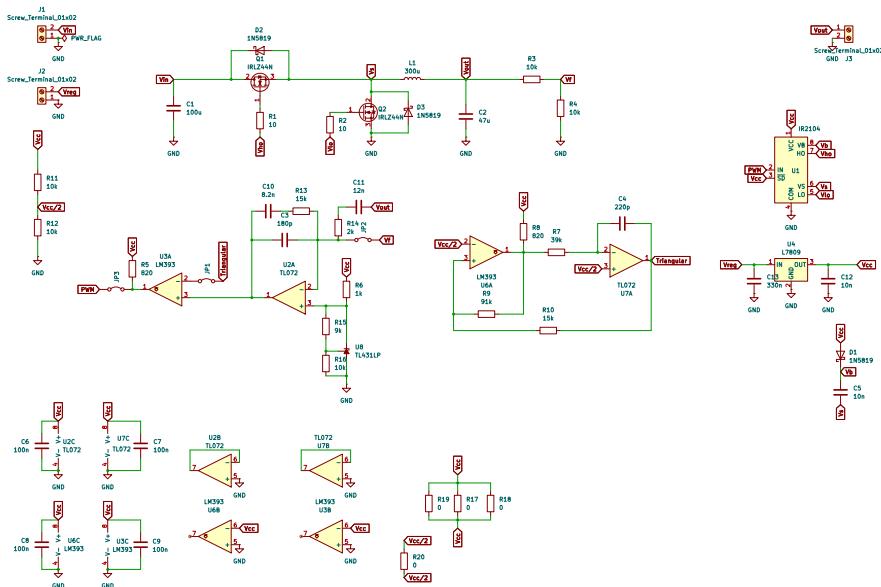


Figura 27: Esquemático utilizado para el diseño del PCB

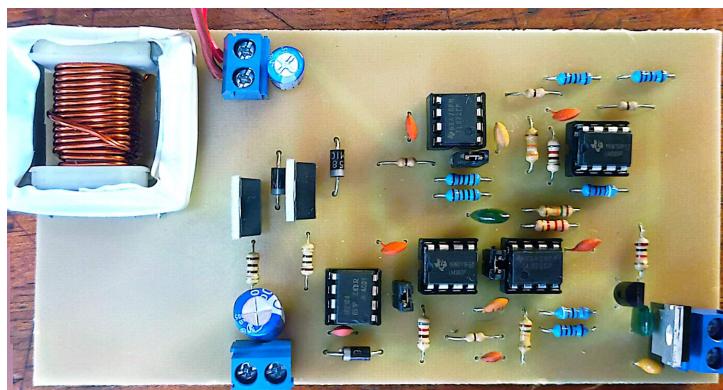


Figura 28: Frente de la placa

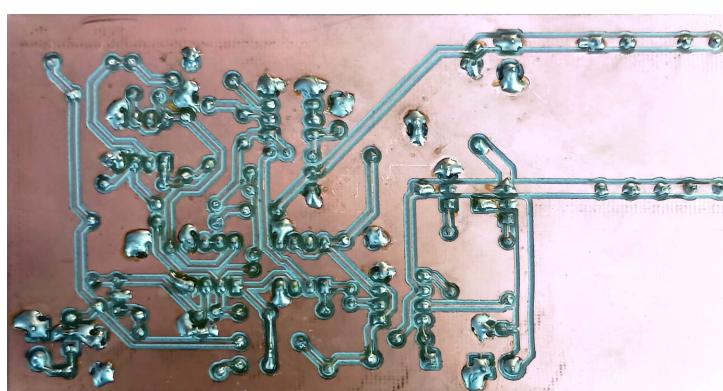


Figura 29: Dorso de la placa

3.9. Mediciones

3.9.1. Regulación de linea y de carga

Se midió la variación de la tensión de salida respecto a diferentes cargas y diferentes tensiones de entrada.

Como se puede ver en las Figuras 30 y 31, la variación de la tensión de salida en ambos casos se encontraba en el orden de la mínima resolución del instrumento utilizado para las mediciones. Por esto es que no se graficó exactamente cada una de las curvas, si no que se presentan las mediciones discretas realizadas y la recta de regresión para cada caso.

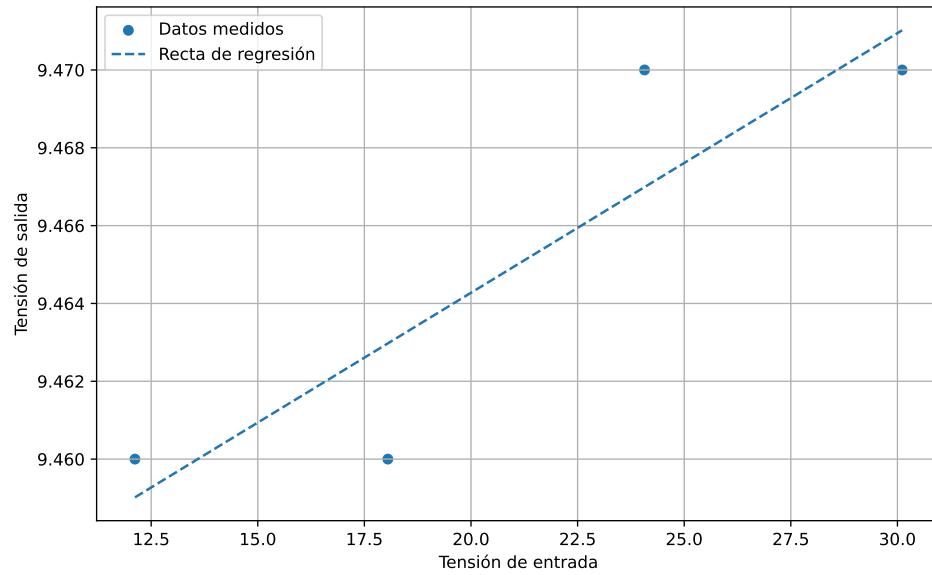


Figura 30: Curva de regulación de linea medida

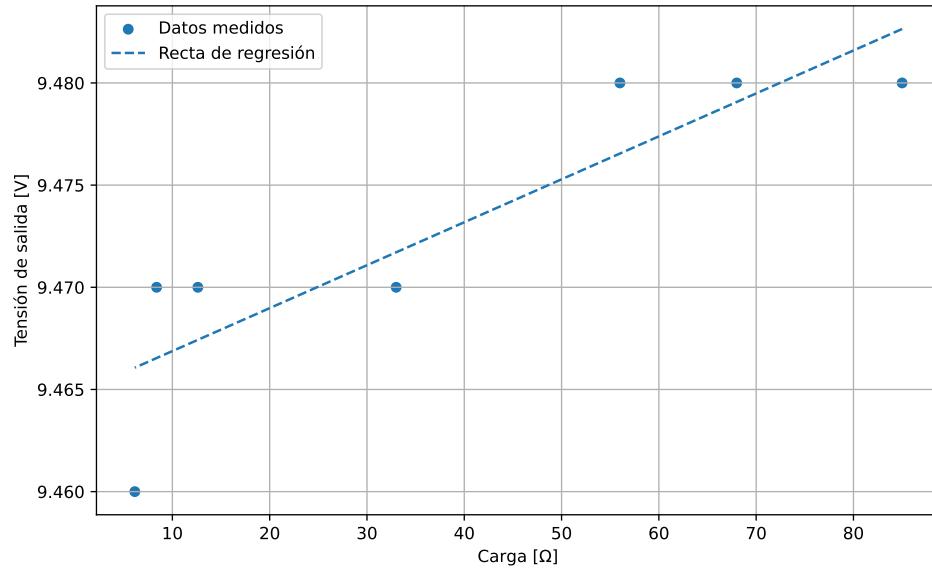


Figura 31: Curva de regulación de carga medida

En la siguiente tabla se presentan los valores de regulación de linea y de carga calculados en base a las mediciones:

Regulación de linea	$12 \text{ V} < V_{in} < 30 \text{ V}$	$555,8 \frac{\mu\text{V}}{\text{V}}$
Regulación de carga	$6,14 \Omega < R_L < 85 \Omega$	$96 \text{ m}\Omega$

Si bien los resultados obtenidos se encuentran dentro de lo deseable para el circuito, no es correcto tomarlos como referencia, por lo mencionado anteriormente del instrumental utilizado para medirlos.

3.9.2. Eficiencia

Al momento de medir la eficiencia se varió la carga y la tensión, y se calculó la relación entre la potencia de entrada y la de salida. Para realizar esta cuenta se debió considerar la perdida de potencia en la alimentación de los integrados, la cual tendrá un valor de 400 mW.

$I_{out} [\text{A}]$	$V_{in} [\text{V}]$	η
0.75	12.12	91.5
0.75	24.07	90.1
0.75	30.11	89.2
1.12	12.03	92.8
1.12	24.09	90.3
1.12	30.02	92.7
1.53	12.06	93.1
1.53	24.01	91.7
1.53	30.01	90.8

A mayor tensión de entrada la eficiencia disminuye, y ocurre lo mismo al disminuir la corriente de salida. Lo cual es razonable ya que al disminuir la corriente de salida la potencia de perdidas tiene un mayor peso y afecta de manera más significativa en el cálculo de la eficiencia. Además al aumentar la tensión de entrada la potencia en la entrada es mayor entonces la eficiencia disminuye.

3.10. Resultados

En la siguiente tabla se presenta un resumen de los parámetros medidos de la fuente.

Eficiencia	η	$12 \text{ V} < V_{in} < 30 \text{ V}$ $750 \text{ mA} < I_{out} < 1,5 \text{ A}$	91.3	
Frecuencia de conmutación	fsw		139	kHz
Tensión regulada del BUCK	VREG	$12 \text{ V} < V_{in} < 30 \text{ V}$ $100 \text{ mA} < I_{out} < 1,5 \text{ A}$ fsw = 139 kHz	9.46	V
Mínimo ON time	ton(min)		1	ms
Mínimo OFF time	toff(min)		3	ms

4. Conclusiones

Ambas etapas fueron implementadas de forma exitosa cumpliendo con los requisitos pedidos y comprobando su correcto funcionamiento.

El regulador lineal se implementó obteniendo la tensión de salida especificada. Se logró obtener un margen de fase considerable, consiguiendo una respuesta en frecuencia adecuada. Además la regulación de carga y de linea obtenidas fueron acorde a lo pedido, superando incluso el valor simulando en ocasiones.

Para el regulador buck también se logró obtener la salida esperada, con sus correspondientes regulaciones lineales y de carga. La respuesta en frecuencia del circuito fue compensada de manera adecuada obteniendo así un amplio margen de fase. Además el inductor implementado fue correcto, tanto en su valor y su corriente de saturación, comprobado mediante las correctas mediciones.