

**LAPORAN PRAKTIKUM
MODUL 10
IMPLEMENTASI DECODER
SISTEM DIGITAL**



Fajar Ari Prasetya

L200190154

Praktikum Sisdig D

INFORMATIKA

FAKULTAS KOMUNIKASI DAN INFORMATIKA

UNIVERSITAS MUHAMMADIYAH SURAKARTA

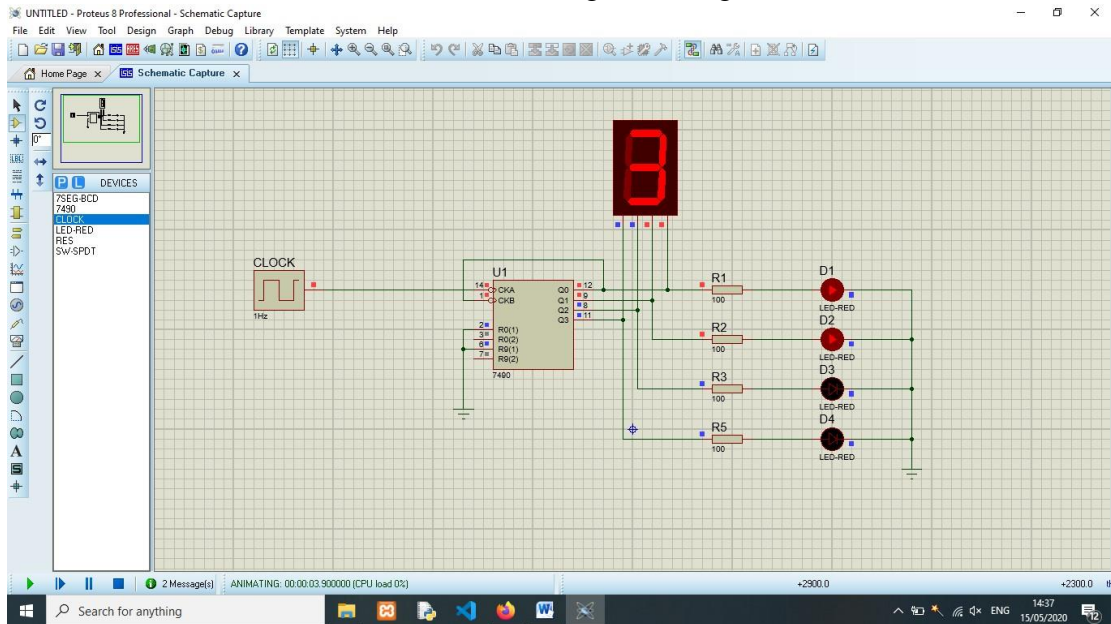
2020

KEGIATAN PRAKTIKUM

Percobaan 1. Rangkaian Clock Counter

1. Buat Counter dibawah!

Gunakan IC 7490 (Decade Counter), 7segment(7seg-BCD-red), resistor (res)



2. Isi kolom kosong pada Tabel!

Input Clock	Output LED				Output Seven Segment
	D1	D2	D3	D4	
1	L	L	L	L	0
2	H	L	L	L	1
3	L	H	L	L	2
4	H	H	L	L	3
5	L	L	H	L	4
6	H	L	H	L	5
7	L	H	H	L	6

8	H	H	H	L	7
9	L	L	L	H	8
10	H	L	L	H	9
11	L	L	L	L	0
12	H	L	L	L	1
13	L	H	L	L	2

3. Tugas : cari referensi datasheet mengenai IC 7490! Lihat gerbang logika penyusunnya dan laporkan ke dosen pengampu / asisten praktikum!

DATASHEET SEARCH SITE | WWW.ALDDATASHEET.COM - Adobe Reader

File Edit View Document Tools Window Help

1 / 6 139% Find

Ordering Code:

Order Number	Package Number	Package Description
DM74LS90M	M14A	14-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-120, 0.150 Narrow
DM74LS90N	N14A	14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Devices also available in Tape and Reel. Specify by appending the suffix letter "X" to the ordering code.

Connection Diagram

Reset/Count Truth Table

Reset Inputs				Output			
R0(1)	R0(2)	R9(1)	R9(2)	QD	QC	QB	QA
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
X	L	X	L				COUNT
L	X	L	X				COUNT
L	X	X	L				COUNT
X	L	L	X				COUNT

DATASHEET SEARCH SITE | WWW.ALDDATASHEET.COM - Adobe Reader

File Edit View Document Tools Window Help

2 / 6 100% Find

DM74LS90

Function Tables

BCD Count Sequence (Note 1)

Count	Output			
	QD	QC	QB	QA
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

Bi-Quinary (5-2) (Note 2)

Count	Output			
	QA	QD	QC	QB
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	L	H	H
9	H	H	L	L

H = HIGH Level
L = LOW Level
X = Don't Care

Note 1: Output QD is connected to input B for BCD count.

Note 2: Output QD is connected to input A for bi-quinary count.

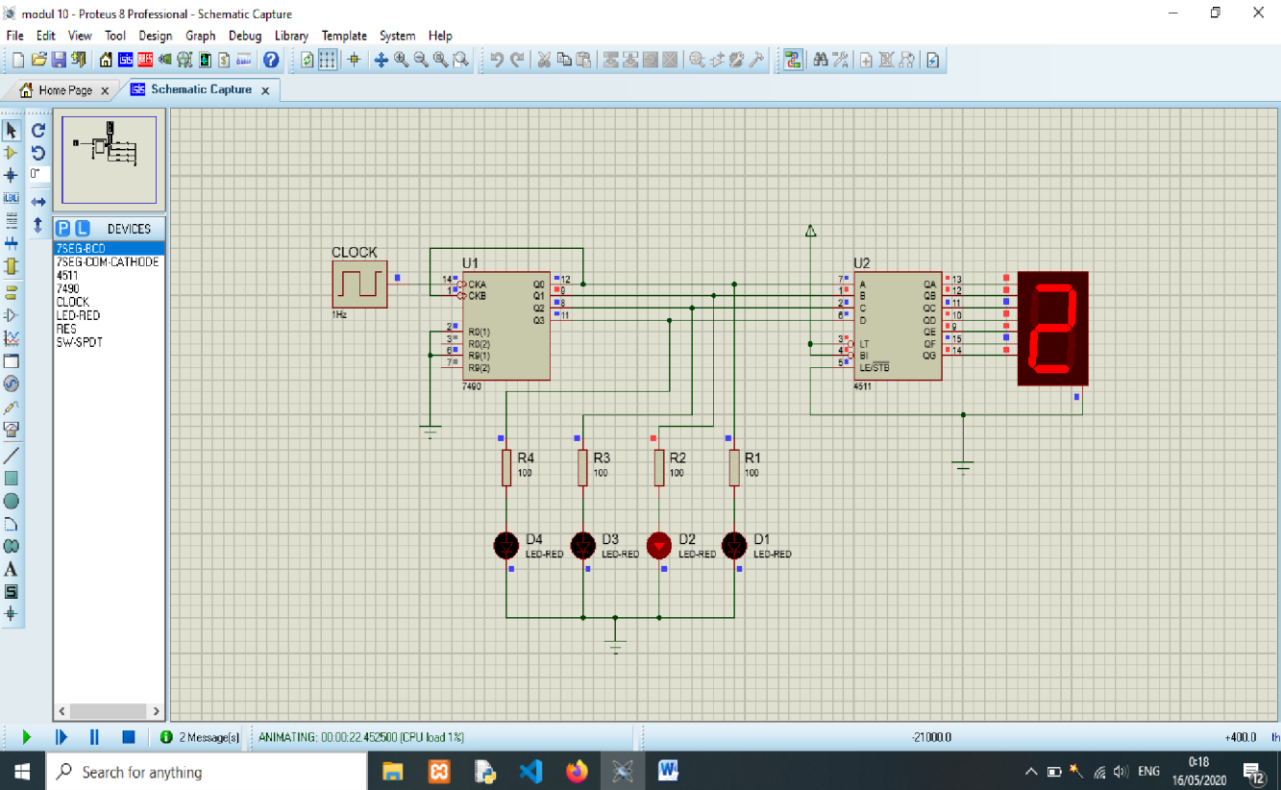
Note 3: Output QA is connected to input B.

Logic Diagram

Percobaan2. Penambahan Decoder BCD-to-7segment

1. Buat rangkaian seperti pada percobaan 1

Tambahkan rangkaian dengan IC 4511 dan 7segment common cathode!



2. Isi kolom kosong pada tabel!

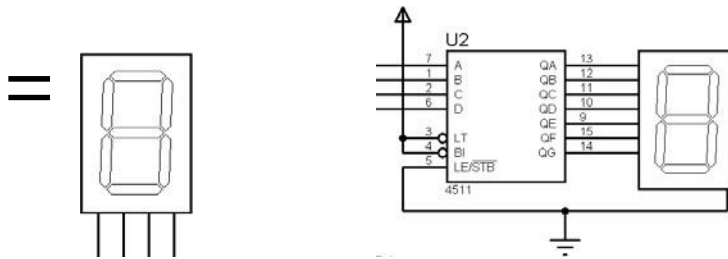
Input Clock	Output LED				Output Seven Segment
	D1	D2	D3	D4	
1	L	L	L	L	0
2	H	L	L	L	1
3	L	H	L	L	2
4	H	H	L	L	3
5	L	L	H	L	4
6	H	L	H	L	5
7	L	H	H	L	
8	H	H	H	L	7
9	L	L	L	H	8
10	H	L	L	H	
11	L	L	L	L	0



3. Bandingkan percobaan 1 dan percobaan 2! Dapatkan anda melihat persamaannya?

Menurut percobaan yang saya lakukan , percobaan 1 & 2 akan menampilkan output seven segment yang sama yaitu 0,1,2,3,4,5,7,8 sedangkan 6 dan 9 tidak terbentuk pada percobaan 2 (Lihat pada table diatas)

4. Apakah benar bahwa 7seg-BCD sama dg BCD-to-7segment decoder? (...Yes... / ...No...)



Yes , karena 7seg bcd maupun bcd to 7 segment sama sama menerima empat input yaitu angka dalam bcd dan mengeluarkan output berupa tampilan 7 segment . yang membedakan hanyalah bcd to 7 seg membutuhkan ic, tetapi 7seg bcd tidak pakai ic karena di dalam 7segment nya sudah diproses menjadi angka 7 segment