80MHz-100MHz频谱仪

（2015国赛E题）

项目笔记

2019年5月

**任务与要求**

# 一 任务

设计制作一个简易频谱仪。频谱仪的本振原用锁相环制作。频谱仪的基本结构框图如图1-1所示。

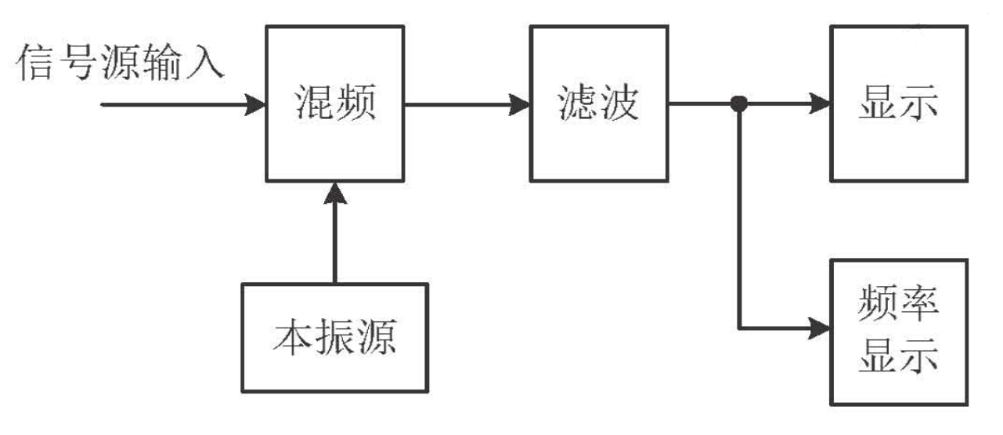


图1-1 频谱仪的基本结构

# 二 要求

1 基本要求

制作一个基于锁相环的本振源：

* 1. 频率范围 90MHz-110MHz；
  2. 频率步进100kHz；
  3. 输出电压幅度10mV-100mV，可调；
  4. 在整个频率范围内可自动扫描；扫描时间在1-5S之间可调；可手动扫描；还可预置在某一特定频率；
  5. 显示频率；
  6. 制作一个附加电路，用于观测整个锁定过程；
  7. 锁定时间小于1ms。

2 发挥部分

制作一个80MHz-100MHz频谱分析仪：

1. 频率范围80MHz-100MHz；
2. 分辨率100kHz
3. 可在频段内扫描并能显示信号频谱和对应幅度最大的信号频率；
4. 测试在全频段内的杂散频率（大于主频分量幅度2%为杂散频率）个数；
5. 其他。

# 三 说明

在频谱仪滤波器的输出端应有一个测试端子，便于测量。

**目 录**

第1章 题目分析

根据题目要求，列出系统功能和指标要求，如表1-1。

|  |  |  |
| --- | --- | --- |
| 指标  功能 | 基本要求 | 发挥部分 |
| 频率范围、频率步进的测量 | 锁相环的本振源；  频率范围90MHz-110MHz；  频率步进100kHz； | 频谱分析仪；  频谱范围80MHz-100MHz;  分辨率100kHz； |
| 电压幅度的测量 | 输出电压幅度10mV-100mV可调； |  |
| 扫频功能测量 | 在整个频率扫描范围内可自动扫描；扫描时间在1-5s之间可调；可手动扫描；还可预置在某一特定频率； |  |
| 锁定时间的测量 | 制作一个附加电路，用于观测整个锁定过程；且锁定时间小于1ms。 |  |
| 频谱测试 |  | 可在频段内扫描并能显示信号频谱和对应幅度最大的信号频率；测试在全频段内的杂散频率（大于主频分量的2%为杂散频率）个数； |
| 其他 |  |  |

表1-1 系统功能与性能指标

第2章 方案论证与系统总体设计

# 2.1 方案论证

## 2.1.1 锁相环方案论证

方案一：使用集成频率合成器芯片MC145152，配合前置分频器芯片MC12022和压控振荡器芯片MC1648进行电路设计，可通过简单的单片机控制实现较小步进调整，较宽的频带输出，性能稳定，但是系统相对复杂，设计周期长，调试难度大。

方案二：利用分立的元件：ADI公司的鉴相器芯片ADF4001，环路滤波器设计和压控振荡器芯片MC1648进行电路设计，同时使用ADI公司的锁相环仿真工具ADIsimPLL，可降低开发周期，方便设计调试，但是电路相对较大，不利于集成。

综合考虑，选择方案二。

## 2.1.2 混频器方案论证

方案一：利用二极管或者三极管的非线性器件特性实现混频器。这样利用分立元件设计出的混频器具有动态范围宽，噪声低等优点，但是对于这样的混频器容易发生本振泄露，且调试难度大。

方案二：利用集成的混频器芯片实现。如ADI公司的AD831混频器芯片，该芯片是一款高性能，低失真的混频器，具有500MHz射频信号和本振信号的输入带宽，250MHz中频输出带宽，同时集成有放大器和滤波器，最重要的是芯片的输出频率精确稳定，外围电路简单，容易操作。

综合考虑，选择方案二。

## 2.1.3 滤波器方案论证

本系统包含有三部分的滤波模块，分别是锁相环部分的环路滤波器，锁相环输出信号后的低通滤波器和混频器后的窄带带通滤波器（中频滤波器）。

1. 其中环路滤波器部分使用ADI公司锁相环仿真工具ADIsimPLL设计实现，其中包括以下两种设计方案：

方案一：无源RC滤波器。使用简单的电阻电容实现滤波功能，具体成本低廉，体积小，电路运行稳定，可靠性高等优点。

方案二：有源滤波器设计。环路滤波器中使用芯片进行滤波，不仅提供给后级所需的增益，而且提供良好的隔离作用，可以滤除信号中谐波成分，但这样增加原件数量，提升设计成本，增加板件体积。

综合考虑，选择方案一。

1. 锁相环输出信号后的低通滤波器，其中包括以下两种方案：

方案一：巴特沃斯低通滤波器。巴特沃斯型低通滤波器通带响应较为平坦，但是如果要实现的过渡带宽窄，就需要较高滤波阶数设计，这样提升设计实现的难度和成本。

方案二：椭圆低通滤波器。虽然椭圆滤波器通带内有起伏，但是相对于同阶情况的其他滤波器具有最窄的过渡带，最快的戒指特性。因为锁相环输出信号后接了AGC模块，所以这里选择椭圆低通滤波器能较好符合这里的设计需求。

综合考虑，选择方案二。

1. 混频器后的窄带带通滤波器，其中包含以下三种方案：

方案一：使用电阻，电容和电感等分立元件设计无源滤波器。这样设计的滤波电路简单，但是输出特性差，容易受到前后级电路的影响，且调试难度大。

方案二：使用集成的滤波器芯片。采用集成芯片构成的滤波器其特点是外围电路简单、能实现较大阶数，截止频率可预置，且可以设置成不同类型的滤波器。但是普遍价格偏高。

方案三：使用晶体滤波器。晶体滤波器具有较高的频率选择性，容易操作，稳定且成本低，这里滤波器设计关系到频谱仪整体性能，即滤波器通带越窄，频谱仪分辨率越高，频谱仪性能越高，晶体滤波器能较好满足本部分的设计需求。

综合考虑，选择方案三。

## 2.1.4 AGC模块方案论证

方案一：以VCA821为核心AGC模块，VCA821是一款宽带、线性、连续可变电压控制增益放大器，能够提供差分输入和单端输出，具有出色的共模抑制比，可以通过设定两个电阻值设定增益大小，设计灵活。由VCA821为核心设计AGC模块，电路相对简单，但是VCA821芯片价格昂贵。

方案二：以AD603为核心AGC模块。AD603是美国AD公司即AD600后推出的宽频带、低噪声、低畸变、高增益精度的压控VGA芯片，而且可以通过级联方式增加带宽和增益。由AD603为核心设计AGC模块，电路相对复杂，偏移量较大，但是价格低廉。

综合考虑，选择方案二。

## 2.1.5检验方案论证

方案一：采用AD直接采集方案。由于本系统通过中频滤波器滤出的是10MHz正弦波信号，如果单片机的ADC要采集信号，需要至少20M采样速率，同时ADC采集信号只能是正信号，这样需要额外的增加抬升电压的电路，同时需要单片机处理采集的信号，这样增加设计周期，延长系统测试时间。

方案二：采用有效值转换芯片。如AD8361芯片，外围电路只需要两个简单电容元件，就可以实现有效值转换功能，同时该芯片具有较高的温度稳定性和线性输出响应。适合本系统。

综合考虑，选择方案二。

# 2.2系统总体设计

本频谱仪系统基于外差式原理设计而成，以STM32F103VC为主控芯片，控制锁相环模块部分实现信号输出，之后经过7阶椭圆滤波模块，AGC模块得到本振信号输出，之后分成两路信号，一路信号与被测信号通过混频器模块，中频滤波器模块和有效值检测模块，输入到STM32的ADC中完成被测信号频谱测量；另一路经过一个T衰减电路，实现10mV-100mV信号输出，系统总体框图如下图2-2-1所示。

图2-2-1 系统总体框图

第3章 主要原理与理论分析

# 3.1 外差式频谱原理

目前，频谱分析仪分成外差式和实时分析式这两种，其中如图3-1-1所示为外差式频谱仪的结构框图。其中“外差”指的是混频，即对频率进行转换。从图中可以看出，输入信号和扫频后本振信号进行混频后，由于混频器的非线性特性，其输出除了包含两个原始信号之外，还包含它们的谐波成分以及原始信号的与谐波信号的和信号与差信号。若其中任何一个信号落到中频滤波器的通带内，他将会被保留下来，被进一步进行检波，放大以及显示处理。扫描发生器在频幕上产生从左到右的水平移动，同时他会对本振进行调谐，使本振频率的变化与谐波电压成正比。这样经过一轮的扫频后就可以在频幕中看到频谱图。

图3-1-1 外差式频谱仪结构框图

现在我们通过一个AM调制信号来说明外差式频谱仪是怎样将频谱显示出来。如图3-1-2所示为AM调制波在时域上的波形图，假设载波信号为频率f0的正弦波，调制信号为频率F的正弦波。

图3-1-2 AM调制波时域图

根据AM调制波的理论分析知道其中包含三种频率成分，如图3-1-3所示为AM调制波的频谱图，其中包含载波信号f0、载波信号与调制信号的频分量f0+F及载波信号与调制信号的差频分量f0-F，和频和差频分量是以中心频率f0对称分布，幅度相等并且与中心频率信号幅度成一定比例。

图3-1-3 AM调制波频率图

现在以图中3-1-3中f0-F频率来说明情况，将此频率成分和一系列的等差频率的扫描信号输入到如图3-1-1的外差式频谱仪中，其中一系列的扫频信号可表示为，其中为扫频信号的起始频率，n（取整数）为第n个的扫频点，为取样测试的步进频率，根据混频器的频谱线性搬移功能，其输出信号中包括频率成分有：，，。这些频率分量中只有落在带通滤波器通带内的信号将被保留下来，其余频率的会被滤掉，信号再经过检波处理就可得到相应谱线信息，之后在屏幕上显示，这样就得到第一根频谱线；以上述的同样方法，扫频输出一轮后，同样可得到AM调制波的第二根，第三根谱线。由叠加原理将第三根谱线在同一个频率轴上表示出来就是图3-1-3中的AM调制信号频谱信息。

# 3.2 镜像频率干扰原理

镜像频率干扰是外差接收机特有的现象。设主信号频率为，振荡信号频率为，以为中心，在的两端出现两个互相镜像的频率，当出现在主信号谱附近，或直接进入主信号带内，与主信号产生镜频交叠，称之为镜频干扰。

以图3-1-3中频率为例，且表示带通滤波器的中心频率，其中为某一时刻扫频频率。即当输入信号为和一系列的等差频率的扫频信号输入到混频中，除了在频段有频谱线显示出来外，在频段也会出现一根频谱线，这就是所谓的镜像频率。

# 3.3 锁相环原理

锁相环电路使一个特殊系统跟踪另外一个系统，更清楚的讲，锁相环是用于生成与输入信号相位同步的新的信号的电路。如图3-3-1所示为锁相环结构框图，其主要由检测两个输入信号的相位差的鉴相器，将PD输出含有纹波的信号变换成直流信号的环路滤波器和可由直流信号控制输出振荡频率大小的压控振荡器组成。其对应的输出频率表示为：

(3-3-1)

锁相环的工作过程：基准时钟经过R分频后的信号跟经过N分频后VCO输出信号在PD中进行相位比较，得到与相位差有关一个电压值，在环路滤波器中滤除其中噪声和高频分量后，与VCO压控元件进行调谐，从而调整VCO输出频率。这个过程处于动态调整过程，使得两个信号相位逐渐减小，但不会为零，当VCO输出频率趋于稳定时，完成锁定过程。

图3-3-1 锁相环的结构框图

第4章 系统硬件设计

# 4.1 锁相环部分设计

## 4.1.1 锁相环电路

图4-1-1-1所示为锁相环电路。这里选用是ADI公司的ADF4001芯片，其具有低噪声，200MHz带宽特性，同时内置有精密电荷泵、可编程14位R分频器和可编程13位N分频器，为时钟设置产生提供灵活性。ADI公司提供了专门的锁相环仿真工具ADIsimPLL，可以减少电路的开发周期。这里通过ADIsimPLL仿真软件，输入配置为整数N分频，输出频率范围80MHz-100MHz，分辨率为100kHz，锁定方式为模拟式，供电电源5V，环路滤波器拓扑，Kv为200MHz/V，基准时钟选用30MHz，环路带宽10kHz，相位为45deg，得到本系统的关于环路滤波器和锁定检测模式的设计，如图4-1-1-2所示。

VCO部分使用的是MC1648芯片，使用四变容二极管D1-D4，和高频电感L1作为压控元件，可提高输出信号频稳度和压控线性度，其AGC引脚上使用一个电位器可以调节输出信号幅度。

数字地和模拟地分开处理，磁珠隔离电源部分，减少系统之间的相互影响和降低噪声，同时芯片引脚边各配置10pF和100nF电容，以增加系统稳定性。

图 4-1-1-1 锁相环电路

图4-1-1-2 ADIsimPLL仿真电路图

## 4.1.2 椭圆滤波器电路

锁相环的本振信号质量决定扫频出来的频谱质量，所以在锁相环后使用一个滤波模块，防止带外信号与高频信号混入，在中频上产生多余的频率响应，影响频谱仪的测试结果。这里使用Filter Solutions软件仿真工具设计，输入配置为7阶椭圆滤波器，通带频率为130MHz，输入输出阻值设置为50Ω，从而得到元件参数，同时配合实物进行调试修改，得到如图4-1-2-1所示参数电路图。从仿真的频率响应图4-1-2-2可知在14MHz左右衰减达到20dB以上。

图4-1-2-1 椭圆滤波器参数电路图

图4-1-2-2 7阶椭圆滤波器频率响应图

# 4.2 信号处理部分设计

## 4.2.1 AGC电路

压控振荡器利用LC压控元件进行调谐输出，其输出的信号幅度在全频段呈现曲线跟谐振电路通带曲线一致，为了混频器在全频段能识别本振信号，且满足输出信号在10mV-100mV可调，所以增加AGC电路设计。

如图4-2-1-1所示为AGC电路部分。本系统使用两级级联形式的AD603放大，同时在两个输入端设置的T型衰减器（R23，R24，R25和R26，R27，R28分别衰减10dB和20dB）使其增益变化范围达到为-40dB至40dB，使用OPA695芯片设置增益为3.43倍以驱动后级电路。

电路中设置R32和R33，起到一个分压保护的作用，防止OPA695输出信号超过AD8307输入的最大电压1.4V；OPA690作为一个跟随器，隔离前后级；AD8307是一个对数放大器，在该电路中起到了一个检波的作用。对AD8307而言，当它的输入范围在-74dBm至14dBm时，它的输入和输出呈现一种线性关系。输入每增大1dBm时，它的输出就会增大25mV。

由于AD603的增益控制电压的范围是-500mV到500mV，对应的增益为-40dB至40dB。为了实现自动增益控制，电路中加入一个NE5532作为反相器，当模拟信号输入增大时，AD8307的输入增大，其输出也就增大，经过反相器后放大倍数减小，导致模拟输出信号减小；反之AD8307输入减小，其输出也就减小，经过反相器后放大倍数增大，导致模拟输出信号增大，使输出的电平保持稳定，达到了自动调整的效果。其中通过调节RW2可以调整AGC输出电平。C29和C30都起到了滤波的作用。而R45和R46起到一个分压的作用，防止电压超过AD603的增益控制电压。

图4-2-1-1 AGC电路

## 4.2.2 T型衰减电路

为了输出信号在10mV-100mV不失真，在本振信号后引入T型衰减器，如图4-2-2-1电路图所示。输入和输出阻抗设置为50Ω（RIN= ROUT=50Ω），设衰减器的衰减倍数为A，由基尔霍夫定律和数学运算，可以得到三个电阻表达式：

(4-2-2-1)

(4-2-2-2)

(4-2-2-3)

其中R1为靠近输入端的电阻，R2为靠近输出端的电阻，R3为接地端的电阻，只要通过设置想要衰减的倍数，即可得到三个电阻组织。这里设置的衰减倍数为12dB。

图4-2-2-1 T型衰减器

# 4.3 频谱仪部分电路

## 4.3.1 混频器电路

如图4-3-1-1所示为混频器电路图。被测信号和锁相环产生的本振信号都会进入本模块进行混频，得到一系列频率成分供后级滤波电路使用。图中被测信号和本振信号输入端使用50Ω接地电阻进行阻抗匹配。如图4-3-1-2所示电路设计可知该芯片内部集成一个简单的低通滤波成分，且内部阻抗为14Ω，本系统使用是中频为10.7MHz，所以-3dB频率点应该选择21.7MHz，即

（4-3-1-1）

且该芯片可以设置输出增益以弥补后级带通滤波器的损耗，这里设置的增益为。

图4-3-1-1 混频器电路

图4-3-1-2 AD831芯片关于内部滤波器设计

## 4.3.2 中频滤波器电路