

这次实验可以说是花费了较大的时间和精力，受于疫情的影响，此次课程设在暑假的一开始布置了下来，在两个月后才得以验收。由于在家没有硬件设备的支持我们在家期间只得先进行理论上的学习，以腾讯会议的形式分享交流自己的学习成果。对于硬布线控制器的设计也是盲人摸象的状态。正式的硬布线控制器设计是从返回学校进入实验室才开始的。通过不断的调试改进，许多暑假学习时百思不得其解的问题才得以化解。

在编写程序的过程中，我使用 VSCODE 与 Quartus2 软件平台相配合的方式顺利地完成了程序的编写工作，我也基本上掌握了掌握用 EDA 设计大规模复杂逻辑电路的方法。时序部分的设计是硬布线控制器设计的重点难点，第一周我们设计出了基本的硬布线控制器，使用 W1,W2,W3 三个节拍执行指令，基本掌握了硬布线控制器的工作原理。再次基础上，第二周我们进一步改进逻辑，利用流水的思想改进逻辑，使用 W1,W2 两个节拍执行指令。利用了双端口 RAM 的特点，使取值部分与执行部分得以同时进行。此外，在设计操作台控制逻辑时，我们发现写寄存器逻辑与其他逻辑存在本质上的区别（写寄存器需要使 CLR 标志位 STO 归 0，跳出 STO=1 的循环。而其他操作只需进入 STO=1 循环即可）由此，我们在 PROCESS 入口处对此情况进行特判。

在调试过程中，在第一次操作 TEC-8 实验台时，由于上学期的计组实践是使用虚拟仿真平台完成的，所以对 TEC-8 的使用十分陌生。以至于一开始对于如何写寄存器与写存储器也是一头雾水。之后我们通过观察时序信号指示灯以及其他操作指示灯，了解到该时序下的操作指令以及执行效果，再和我们编写的代码相对应，对于控制器的工作原理更加清楚。熟悉操作后，我们又面临程序运行时数据冲突的问题，通过单步运行，逐步查看每条指令的数据与地址状况，通过 D7—D0 指示灯观察数据通路中的数据，由此锁定了问题发生的地点。即在 STA R0,[R1]指令前，R1 修改后的数据还未存入 R1 存数指令就执行完成。然后我们在分析指令逻辑的基础上，发现可以适当修改程序指令，在不改变程序逻辑的基础上，提前修改 R1 数据。从而避免了数据冲突的问题，使程序顺利运行。此外，谨慎起见，我们在另一处可能存在数据冲突的指令 JMP [R2]前添加两条 NOP 空操作，确保 R2 有充足的时间完成修改。本次调试锻炼了我科学研究的独立工作能力，并获取了宝贵的工程设计与组装调试的实践经验。

本次计算机组成原理课程设计带给我的收获是巨大的。它帮助我补全了平时学习上的知识漏洞，加深了对 CPU 的理解，比如说刚开始只是从书本上学习到了中断的原理，但也仅限于知道这些以及会做一些练习题，但通过这次课程设计，我们能够自己去认真分析中断需要的条件，凭借硬件需要什么来实现中断以及怎么实现。自己团队合作以及分析和解决问题的能力有了极大的提升。也解决了之前上课时一直存在并一直无法理解的抽象的问题。除此之外，通过这次课程设计，我也认识到了自我的许多不足，也认识到了团队合作的魅力所在，还明白了每一个大的成都是一个一个小项目不断修改更进后积少成多的成果。

相信通过本次课程设计获得的知识在这之后的学习中也能给我很大的帮助！

## 问题

1. 受于疫情的影响，此次课程设在暑假的一开始布置了下来，在两个月后才得以验收。由于在家没有硬件设备的支持我们在家期间只得先进行理论上的学习，以腾讯会议的形式分享交流自己的学习成果。对于硬布线控制器的设计也是盲人摸象的状态。许多暑假学习时百思不得其解的问题在返回学校进入实验室后才得以化解。

2. 我们在设计操作台控制逻辑时，为了解决写寄存器逻辑与其他操作逻辑存在本质上的区别

（写寄存器需要使 CLR 标志位 STO 归 0，跳出 STO=1 的循环。而其他操作只需进入 STO=1 循环即可）由此，我们在 PROCESS 入口处对此情况进行特判。

3.在第一次操作 TEC-8 实验台时，由于上学期的计组实践是使用虚拟仿真平台完成的，所以对 TEC-8 的使用十分陌生。以至于一开始对于如何写寄存器与写存储器也是一头雾水。之后我们通过观察时序信号指示灯以及其他操作指示灯，了解到该时序下的操作指令以及执行效果，再和我们编写的代码相对应，对于控制器的工作原理更加清楚。

4.面对程序运行时数据冲突的问题，通我们过单步运行，逐步查看每条指令的数据与地址状况，通过 D7—D0 指示灯观察数据通路中的数据。由此锁定了问题发生的地点。即在 STA R0,[R1] 指令前，R1 修改后的数据还未存入 R1 存数指令就执行完成。然后我们在分析指令逻辑的基础上，发现可以适当修改程序指令，在不改变程序逻辑的基础上，提前修改 R1 数据。从而避免了数据冲突的问题，使程序顺利运行。此外，谨慎起见，我们在另一处可能存在数据冲突的指令 JMP [R2]前添加两条 NOP 空操作，确保 R2 有充足的时间完成修改。