1、下列触发器中,没有约束条件的是\_\_\_\_\_\_。

A. 基本RS触发器

B. 边沿D触发器

C. 同步RS触发器

D. 主从RS触发器

2、下列逻辑函数中，与相等的是\_\_\_\_\_\_。

A.

B.

C.

D.

4、下列各函数等式中无冒险现象的函数式有\_\_\_\_\_\_。

A.

B.

C.

D.

5、下列逻辑功能器件中\_\_\_\_\_\_是译码器。

A. 74LS00

B. 74LS48

C. 74LS138

D. 74LS151

6、在下图所示电路中，电路\_\_\_\_\_\_的输出不为高电平。

A.

B.

C.

D.

7、3变量逻辑函数有\_\_\_\_\_\_个最小项。

A. 2

B. 4

C. 8

D. 16

8、在情况\_\_\_\_\_\_下，与非门的输出结果是逻辑0。

A. 输入全部为0

B. 输入至少有一个0

C. 输入仅有一个0

D. 输入全部为1

11、已知F（A，B，C）=∑m（3，5，6，7），则F‘=\_\_\_\_\_\_。

A. ∏M（0，1，2，4）

B. ∑m（0，1，3，4）

C. ∑m（0，1，2，5）

D. ∏M（0，1，2，6）

12、下列逻辑电路中，不属于组合逻辑的是\_\_\_\_\_\_。

A. 译码器

B. 编码器

C. 全加器

D. 寄存器

13、3变量逻辑函数有\_\_\_\_\_\_个最大项。

A. 2

B. 4

C. 8

D. 16

14、二进制小数-0.1001的补码表示为\_\_\_\_\_\_。

A. 0.1010

B. 1.1001

C. 1.0110

D. 1.0111

15、n变量的逻辑函数，为最小项，则有=\_\_\_\_\_\_。

A. 0

B. 1

C. m

D. n

16、已知奇校验位P的值是1，下列的ASCII码哪个符合条件：\_\_\_\_\_\_。

A. P1010100

B. P1000010

C. P0100000

D. P0110001

17、下列逻辑功能器件中\_\_\_\_\_\_是译码器。

A. 74LS00

B. 74LS48

C. 74LS138

D. 74LS151

18、下列触发器中\_\_\_\_\_\_具有约束条件。

A. RS触发器

B. D触发器

C. JK触发器

D. T触发器

19、下列逻辑电路中，不属于组合逻辑的是\_\_\_\_\_\_。

A. 译码器

B. 编码器

C. 全加器

D. 寄存器

20、两输入与非门输出为0时，输入应满足\_\_\_\_\_\_。

A. 两个同时为1

B. 两个同时为0

C. 两个互为相反

D. 两个中至少有一个为0

21、逻辑项AB的相邻项有\_\_\_AC\_\_\_。

A. ABCD

B.

C. AB

D.

22、脉冲异步时序逻辑电路与同步时序逻辑电路的主要区别是输入为脉冲信号。（ ）

A. 正确

B. 错误

23、若（A，B）为相容状态时，（B，C）也为相容状态对，则（A，B，C，）构成一个相容类。（ ）

A. 正确

B. 错误

24、组合电路中有竞争一定会产生险象。

A. 正确

B. 错误

25、一个74LS00芯片可以构成一个或门。

A. 正确

B. 错误

26、由n个变量构成的任何一个最小项有\_\_\_\_\_\_种变量取值使其值为1。

1

27、十进制数815对应的十六进制数是\_\_\_\_\_\_。

32F

28、二进制数110111.01所对应的八进制数是\_\_\_\_\_\_。

67.2

29、二进制数-0.1111的反码为\_\_\_\_\_\_，补码为\_\_\_\_\_\_。

1.0000 ;1.0001

30、(67．731)8＝\_\_\_\_\_\_2

110111．111011001

31、反映时序逻辑电路状态转移规律和输入、输出取值关系的有向图是\_\_\_\_\_\_。

状态转换图

32、逻辑变量A、B、C满足AB+BC+CA+(A⊕B⊕C)=0，则ABC的所有取值组合为ABC=\_\_\_\_\_\_。

000

33、TTL三态门的3种输出状态是\_\_\_\_\_\_、\_\_\_\_\_\_和\_\_\_\_\_\_。

高电平 ;低电平 ;高阻态

34、同步时序逻辑电路按输出与输入是否有关，可分为两种类型，一种为\_\_\_\_\_\_电路，另一种为\_\_\_\_\_\_电路。

Mealy ;moore

35、（725）10=\_\_\_\_\_\_16

2D5

36、异或门在两输入信号都为逻辑1电平时，其输出为逻辑\_\_\_\_\_\_电平。

0电平

37、逻辑函数的对偶函数表达式是F=\_\_\_\_\_\_\_\_\_\_\_\_。

(A+B) ;(B+C)

38、逻辑函数F=AB+BC的最大项表达式是F=\_\_\_\_\_\_。（用A、B、C表示）。

(A+B+C)(A+B+/C)(A+/B+C)(/A+B+C)(/A+B+/C)

39、八进制数27.2对应的十进制数为\_\_\_\_\_\_，二进制数为\_\_\_\_\_\_。

23.25 ;10111.01

40、F=IMG_256=\_\_\_\_\_\_。

1

1、3变量逻辑函数有\_\_\_\_\_\_个最小项。

A. 2

B. 4

C. 8

D. 16

2、构造一个同步模18计数器，需要触发器数量为\_\_\_\_\_\_。

A. 3

B. 4

C. 5

D. 6

3、二进制小数-0.0110的补码表示为\_\_\_\_\_\_。

A. 0.1010

B. 1.1001

C. 1.0110

D. 1.1010

4、在情况\_\_\_\_\_\_下，与非门的输出结果是逻辑0。

A. 输入全部为0

B. 输入至少有一个0

C. 输入仅有一个0

D. 输入全部为1

5、下列逻辑功能器件中\_\_\_\_\_\_是译码器。

A. 74LS00

B. 74LS48

C. 74LS138

D. 74LS151

6、下列触发器中,没有约束条件的是\_\_\_\_\_\_。

A. 基本RS触发器

B. 边沿D触发器

C. 同步RS触发器

D. 主从RS触发器

7、下列逻辑功能器件中\_\_\_\_\_\_是译码器。

A. 74LS00

B. 74LS48

C. 74LS138

D. 74LS151

9、在下图所示电路中，电路\_\_\_\_\_\_的输出不为高电平。

A.

B.

C.

D.

10、描述逻辑电路的真值表见表所示，则其逻辑表达式F=\_\_\_\_\_\_。

A.

B.

C.

D.

11、已知F（A，B，C）=∑m（3，5，6，7），则F‘=\_\_\_\_\_\_。

A. ∏M（0，1，2，4）

B. ∑m（0，1，3，4）

C. ∑m（0，1，2，5）

D. ∏M（0，1，2，6）

12、下列逻辑电路中，不属于组合逻辑的是\_\_\_\_\_\_。

A. 译码器

B. 编码器

C. 全加器

D. 寄存器

13、3变量逻辑函数有\_\_\_\_\_\_个最大项。

A. 2

B. 4

C. 8

D. 16

14、二进制小数-0.1001的补码表示为\_\_\_\_\_\_。

A. 0.1010

B. 1.1001

C. 1.0110

D. 1.0111

15、n变量的逻辑函数，为最小项，则有=\_\_\_\_\_\_。

A. 0

B. 1

C. m

D. n

16、已知奇校验位P的值是1，下列的ASCII码哪个符合条件：\_\_\_\_\_\_。

A. P1010100

B. P1000010

C. P0100000

D. P0110001

17、下列各函数等式中无冒险现象的函数式有\_\_\_A\_\_\_。

A.

B.

C.

D.

18、下列触发器中\_\_\_\_\_\_具有约束条件。

A. RS触发器

B. D触发器

C. JK触发器

D. T触发器

19、描述逻辑电路的真值表见表所示，则其逻辑表达式F=\_\_\_A\_\_\_。

A.

B.

C.

D.

20、逻辑项AB的相邻项有\_\_\_AC\_\_\_。

A. ABCD

B.

C. AB

D.

21、两输入与非门输出为0时，输入应满足\_\_\_\_\_\_。

A. 两个同时为1

B. 两个同时为0

C. 两个互为相反

D. 两个中至少有一个为0

22、脉冲异步时序逻辑电路与同步时序逻辑电路的主要区别是输入为脉冲信号。（ ）

A. 正确

B. 错误

23、若（A，B）为相容状态时，（B，C）也为相容状态对，则（A，B，C，）构成一个相容类。（ ）

A. 正确

B. 错误

24、一个74LS00芯片可以构成一个或门。

A. 正确

B. 错误

25、组合电路中有竞争一定会产生险象。

A. 正确

B. 错误

26、(67．731)8＝\_\_\_\_\_\_2

110111．111011001

27、逻辑函数的对偶函数表达式是F=\_\_\_\_\_\_\_\_\_\_\_\_。

(A+B) ;(B+C)

28、反映时序逻辑电路状态转移规律和输入、输出取值关系的有向图是\_\_\_\_\_\_。

状态转换图

29、同步时序逻辑电路按输出与输入是否有关，可分为两种类型，一种为\_\_\_\_\_\_电路，另一种为\_\_\_\_\_\_电路。

Mealy ;moore

30、二进制数110111.01所对应的八进制数是\_\_\_\_\_\_。

67.2

31、二进制数-0.1111的反码为\_\_\_\_\_\_，补码为\_\_\_\_\_\_。

1.0000 ;1.0001

32、TTL三态门的3种输出状态是\_\_\_\_\_\_、\_\_\_\_\_\_和\_\_\_\_\_\_。

高电平 ;低电平 ;高阻态

33、逻辑函数F=AB+BC的最大项表达式是F=\_\_\_\_\_\_。（用A、B、C表示）。

(A+B+C)(A+B+/C)(A+/B+C)(/A+B+C)(/A+B+/C)

34、F==\_\_\_\_\_\_。

1

35、十进制数815对应的十六进制数是\_\_\_\_\_\_。

32F

36、异或门在两输入信号都为逻辑1电平时，其输出为逻辑\_\_\_\_\_\_电平。

0电平

37、（725）10=\_\_\_\_\_\_16

2D5

38、逻辑变量A、B、C满足AB+BC+CA+(A⊕B⊕C)=0，则ABC的所有取值组合为ABC=\_\_\_\_\_\_。

000

39、八进制数27.2对应的十进制数为\_\_\_\_\_\_，二进制数为\_\_\_\_\_\_。

23.25 ;10111.01

40、由n个变量构成的任何一个最小项有\_\_\_\_\_\_种变量取值使其值为1。

1

根据给定的真值表判断F表示的门电路为：\_\_\_\_\_\_。

A. 与门

B. 或门

C. 与非门

D. 或非门

构成时序逻辑电路的基本单元最\_\_\_\_\_\_。

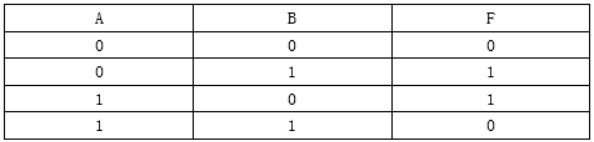
A. 编码器

B. 数据选择器

C. 数值比较器

D. 触发器

描述逻辑电路的真值表见下表所示，则其逻辑表达式F=\_\_\_A\_\_\_。



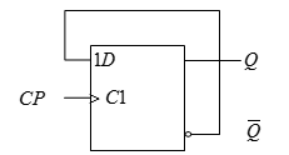
1. IMG_256

IMG_256

IMG_256

IMG_256

下列电路中，实现逻辑功能IMG_256的是\_\_\_A\_\_\_。

A. 

1、三种最基本的逻辑门属于简单门电路，它们是\_\_\_\_\_\_。

A. “与”门、“或”门、“与非”门

B. “与”门、“或”门、“非”门

C. “与”门、“或非”门、“与非”门

D. “与”门、“异或”门、“非”门

2、10000100作为8421BCD码时，对应的十进制数为\_\_\_\_\_\_。

A. 151

B. 132

C. 84

D. 149

3、数字系统中，采用\_\_\_\_\_\_可以将减法运算转化为加法运算。

A. 原码

B. 补码

C. Gray码

D. 反码

4、一位8421BCD码计数器至少需要\_\_\_\_\_\_个触发器。

A. 3

B. 4

C. 5

D. 10

逻辑项逻辑项IMG_256的相邻项是\_\_\_\_\_\_。

IMG_256

IMG_256

C.IMG_256

IMG_256

十进制数33的余3码为\_\_\_\_\_\_。

A. 00110110

B. 110110

C. 01100110

D. 100100

同步时序电路设计中，状态编码采用相邻编码法的目的是\_\_\_\_\_\_。

A. 减少电路中的触发器

B. 提高电路速度

C. 提高电路可靠性

D. 减少电路中的逻辑门

下面逻辑式中，正确的是\_\_ABC\_\_\_\_。

A. A+BD+CDE++D

B. A

C. A⊙B⊙C⊙D⊙E

D. ABCD+=1

PROM与PLA的主要区别为PROM只能改写一次，而PROM可以改写多次。

A. 正确

B. 错误

时序逻辑电路均包含有触发器。（ ）

A. 正确

B. 错误

若X= -0.0110,则X的补码[X]补=\_\_\_\_\_\_

1.1010

二进制数110111.01所对应的十进制数是\_\_\_\_\_\_。

55.25

在同步时序逻辑电路设计中，若要控制JK触发器状态由0变为1，则J、K的取值为JK=\_\_\_\_\_\_。（若某个激励输入端的值为0或1均可，则用d表示）

1d

二进制数110111.01所对应的十六进制数是\_\_\_\_\_\_。

37.4

(0．7875)10＝\_\_\_\_\_\_8

0.623

（85.25）10=\_\_\_\_\_\_2

01010101.01

(10111.01)2＝\_\_\_\_\_\_10

23.25

逻辑函数F=AB+BC的反函数表达式是F=\_\_\_\_\_\_。

(/A+/B)(/B+/C)

同步时序逻辑电路与异步时序逻辑电路的主要区别是\_\_\_\_\_\_。

有无统一的时钟脉冲

某4变量卡诺图中有9个“0”方格7个“1”方格，则相应的标准与或表达式中共有多少个与项\_\_\_\_\_\_？

A. 9

B. 7

C. 16

D. 不能确定

逻辑函数F（A，B，C）=m（1，2，3，4，7）可以表示成\_\_\_\_\_\_。

A. F=M（0，5，6）

B. F=ABC

C. F=ABC+B

D. F=ABC+BC

当图所示的虚线框内为\_\_\_\_\_\_时，可以实现D触发器转换为T触发器。

A. 异或门

B. 同或门

C. 或非门

D. 与非门

在下列逻辑部件中，不属于组合逻辑部件的是\_\_\_\_\_\_。

A. 译码器

B. 编码器

C. 全加器

D. 寄存器

逻辑项IMG_256的相邻项是\_\_\_\_\_\_。

1. ABCD

IMG_256

IMG_256

IMG_256