

STM32F10xxx闪存编程

简介

本编程手册介绍了如何烧写STM32F101xx、STM32F102xx和STM32F103xx微控制器的闪存存储器。为方便起见，在本文中出特别说明外，统称它们为STM32F10xxx。

STM32F10xxx内嵌的闪存存储器可以用于在线编程(ICP)或在程序中编程(IAP)烧写。

在线编程(In-Circuit Programming – ICP)方式用于更新闪存存储器的全部内容，它通过JTAG、SWD协议或系统加载程序(Bootloader)下载用户应用程序到微控制器中。ICP是一种快速有效的编程方法，消除了封装和管座的困扰。

与ICP方式对应，在程序中编程(In-Application Programming – IAP)可以使用微控制器支持的任何一种通信接口(如I/O端口、USB、CAN、UART、I²C、SPI等)下载程序或数据到存储器中。IAP允许用户在程序运行时重新烧写闪存存储器中的内容。然而，IAP要求至少有一部分程序已经使用ICP烧到闪存存储器中。

闪存接口是在AHB协议上实现了对指令和数据的访问，它通过对存储器的预取缓存，加快了存储器的访问；闪存接口还实现了在所有工作电压下对闪存编程和擦除所需的逻辑电路，这里还包括访问和写入保护以及选项字节的控制。

译注：本文的英文原文下载地址为：<http://www.st.com/stonline/products/literature/pm/13259.pdf>

目录

1	概述	4
1.1	特性	4
1.2	闪存模块组织	4
2	读/编写STM32F10xxx内置闪存	7
2.1	简介	7
2.2	读操作	7
2.2.1	取指令	7
2.2.2	D-Code接口	7
2.2.3	闪存访问控制器	7
2.3	闪存编程和擦除控制器(FPEC)	8
2.3.1	键值	8
2.3.2	解除闪存锁	8
2.3.3	主闪存编程	9
2.3.4	闪存擦除	9
2.3.5	选项字节编程	10
2.4	保护	11
2.4.1	读保护	11
2.4.2	写保护	12
2.4.3	选项字节块写保护	12
2.5	选项字节说明	13
3	寄存器说明	15
3.1	闪存访问控制寄存器(FLASH_ACR)	15
3.2	FPEC键寄存器(FLASH_KEYR)	16
3.3	闪存OPTKEY寄存器(FLASH_OPTKEYR)	16
3.4	闪存状态寄存器(FLASH_SR)	16
3.5	闪存控制寄存器(FLASH_CR)	17
3.6	闪存地址寄存器(FLASH_AR)	18
3.7	选项字节寄存器(FLASH_OBR)	18
3.8	写保护寄存器(FLASH_WRPR)	19
3.9	闪存寄存器映像	19
4	版本修订记录	20



术语

下面列出了本文档中所用到的术语和缩写的简要说明：

- **小容量产品**是指闪存存储器容量在16K~32K字节之间的STM32F101xx，STM32F102xx和STM32F103xx微控制器产品。
- **中容量产品**是指闪存存储器容量在64K~128K字节之间的STM32F101xx，STM32F102xx和STM32F103xx微控制器产品。
- **大容量产品**是指闪存存储器容量在256K~512K字节之间的STM32F101xx和STM32F103xx微控制器产品。
- **互联型产品**是STM32F105xx和STM32F107xx的微控制器产品。
- **Cortex-M3内核**集成了两个调试端口：
 - **JTAG调试接口(JTAG-DP)**提供基于JTAG(Joint Test Action Group 联合测试行动小组)协议的5线标准接口。
 - **SWD调试接口(SWD-DP)**提供基于SWD(Serial Wire Debug 串行线调试)协议的2线标准接口。

有关JTAG和SWD协议，请参考*Cortex M3 Technical Reference Manual*。

- **字(Word)**：32位长的数据或指令
- **半字(Half Word)**：16位长的数据或指令
- **字节(Byte)**：8位长的数据或指令
- **FPEC(FLASH Program/Erase controller 闪存编程/擦除控制器)**：内嵌的FPEC负责对内置闪存的写操作。
- **IAP(In-Application Programming)**：IAP是在用户程序运行时对闪存微控制器中存储器重新编程。
- **ICP(In-Circuit Programming)**：ICP是在芯片安装到用户应用板上后，通过JTAG协议对闪存微控制器中存储器编程。
- **I-Code**：这是连接Cortex-M3核心的指令总线与闪存程序存储器接口的总线，指令预取是在这个总线上实现的。
- **D-Code**：这是连接Cortex-M3核心的D-Code总线(常数和调试访问)与闪存数据存储器接口的总线。
- **选项字节**：存放在闪存中的产品配置位。
- **OBL**：选项字节加载单元。
- **AHB**：先进高性能总线。



1 概述

1.1 特性

- 多达512K字节闪存
- 存储器配置：
 - 主存储块：
小容量产品：4K × 64位
中容量产品：16K × 64位
大容量产品：64K × 64位
互联型产品：32K × 64位
 - 信息块：
互联型产品：2306 × 64位
其它产品：258 × 64位

闪存接口的特性：

- 带预取缓冲器的读接口(2×64位)
- 选项字节加载
- 闪存编程/擦除操作
- 读出/写入保护
- 低功耗模式

1.2 闪存模块组织

按照不同容量，存储器组织成32个1K字节/页(小容量)、128个1K字节/页(中容量)、128个2K字节/页(互联型)、256个2K字节/页(大容量)的主存储器块和一个信息块，见表1至0：

表1 闪存模块组织(小容量产品)

块	名称	地址范围	长度(字节)
主存储器	页0	0x0800 0000 – 0x0800 03FF	1K
	页1	0x0800 0400 – 0x0800 07FF	1K
	页2	0x0800 0800 – 0x0800 0BFF	1K
	页3	0x0800 0C00 – 0x0800 0FFF	1K
	页4	0x0800 1000 – 0x0800 13FF	1K
	· · ·	· · ·	· · ·
	页31	0x0800 7C00 – 0x0800 7FFF	1K
信息块	系统存储器	0x1FFF F000 – 0x1FFF F7FF	2K
	选项字节	0x1FFF F800 – 0x1FFF F80F	16
闪存存储器 接口寄存器	FLASH_ACR	0x4002 2000 – 0x4002 2003	4
	FLASH_KEYR	0x4002 2004 – 0x4002 2007	4
	FLASH_OPTKEYR	0x4002 2008 – 0x4002 200B	4
	FLASH_SR	0x4002 200C – 0x4002 200F	4
	FLASH_CR	0x4002 2010 – 0x4002 2013	4
	FLASH_AR	0x4002 2014 – 0x4002 2017	4
	保留	0x4002 2018 – 0x4002 201B	4
	FLASH_OBR	0x4002 201C – 0x4002 201F	4
	FLASH_WRPR	0x4002 2020 – 0x4002 2023	4



表2 闪存模块组织(中容量产品)

块	名称	地址范围	长度(字节)
主存储器	页0	0x0800 0000 – 0x0800 03FF	1K
	页1	0x0800 0400 – 0x0800 07FF	1K
	页2	0x0800 0800 – 0x0800 0BFF	1K
	页3	0x0800 0C00 – 0x0800 0FFF	1K
	页4	0x0800 1000 – 0x0800 13FF	1K
	· · ·	· · ·	· · ·
	页127	0x0801 FC00 – 0x0801 FFFF	1K
信息块	系统存储器	0x1FFF F000 – 0x1FFF F7FF	2K
	选项字节	0x1FFF F800 – 0x1FFF F80F	16
闪存存储器 接口寄存器	FLASH_ACR	0x4002 2000 – 0x4002 2003	4
	FLASH_KEYR	0x4002 2004 – 0x4002 2007	4
	FLASH_OPTKEYR	0x4002 2008 – 0x4002 200B	4
	FLASH_SR	0x4002 200C – 0x4002 200F	4
	FLASH_CR	0x4002 2010 – 0x4002 2013	4
	FLASH_AR	0x4002 2014 – 0x4002 2017	4
	保留	0x4002 2018 – 0x4002 201B	4
	FLASH_OBR	0x4002 201C – 0x4002 201F	4
	FLASH_WRP	0x4002 2020 – 0x4002 2023	4

表3 闪存模块组织(大容量产品)

块	名称	地址范围	长度(字节)
主存储器	页0	0x0800 0000 – 0x0800 07FF	2K
	页1	0x0800 0800 – 0x0800 0FFF	2K
	页2	0x0800 1000 – 0x0800 17FF	2K
	页3	0x0800 1800 – 0x0800 1FFF	2K
	· · ·	· · ·	· · ·
	· · ·	· · ·	· · ·
	页255	0x0807 F800 – 0x0807 FFFF	2K
信息块	系统存储器	0x1FFF F000 – 0x1FFF F7FF	2K
	选项字节	0x1FFF F800 – 0x1FFF F80F	16
闪存存储器 接口寄存器	FLASH_ACR	0x4002 2000 – 0x4002 2003	4
	FLASH_KEYR	0x4002 2004 – 0x4002 2007	4
	FLASH_OPTKEYR	0x4002 2008 – 0x4002 200B	4
	FLASH_SR	0x4002 200C – 0x4002 200F	4
	FLASH_CR	0x4002 2010 – 0x4002 2013	4
	FLASH_AR	0x4002 2014 – 0x4002 2017	4
	保留	0x4002 2018 – 0x4002 201B	4
	FLASH_OBR	0x4002 201C – 0x4002 201F	4
	FLASH_WRP	0x4002 2020 – 0x4002 2023	4

表4 闪存模块组织(互联型产品)

块	名称	地址范围	长度(字节)
主存储器	页0	0x0800 0000 – 0x0800 07FF	2K
	页1	0x0800 0800 – 0x0800 0FFF	2K
	页2	0x0800 1000 – 0x0800 17FF	2K
	页3	0x0800 1800 – 0x0800 1FFF	2K
	· · ·	· · ·	· · ·
	页127	0x0803 F800 – 0x0803 FFFF	2K
信息块	系统存储器	0x1FFF B000 – 0x1FFF F7FF	18K
	选项字节	0x1FFF F800 – 0x1FFF F80F	16
闪存存储器 接口寄存器	FLASH_ACR	0x4002 2000 – 0x4002 2003	4
	FLASH_KEYR	0x4002 2004 – 0x4002 2007	4
	FLASH_OPTKEYR	0x4002 2008 – 0x4002 200B	4
	FLASH_SR	0x4002 200C – 0x4002 200F	4
	FLASH_CR	0x4002 2010 – 0x4002 2013	4
	FLASH_AR	0x4002 2014 – 0x4002 2017	4
	保留	0x4002 2018 – 0x4002 201B	4
	FLASH_OBR	0x4002 201C – 0x4002 201F	4
	FLASH_WRP	0x4002 2020 – 0x4002 2023	4

闪存存储器被组织成32位宽的存储器单元，可以存放代码和数据常数。每一个STM32F10xxx微控制器的闪存模块都有一个特定的起始地址，有关的起始地址请参考[STM32F10xxx参考手册](#)。

信息块分为两个部分：

- 系统存储器是用于存放在系统存储器自举模式下的启动程序，这个区域只保留给ST使用，启动程序使用USART1串行接口实现对闪存存储器的编程；ST在生产线上对这个区域编程并锁定以防止用户擦写。关于使用这个启动程序的详细信息，请参阅[AN2606](#)。
在互联型产品中，启动程序可以通过下列任一种接口运行：USART1、UART4、CAN1、USB OTG的设备模式(DFU)和以太网。有关STM32F10xxx能够支持的接口，详见相关的数据手册。
- 选项字节

对主存储器和信息块的写入由内嵌的闪存编程/擦除控制器(FPEC)管理；编程与擦除的高电压由内部产生。

闪存存储器有两种保护方式防止非法的访问(读、写、擦除)：

- 页写入保护
- 读出保护

详情请参考2.4节。

在执行闪存写操作时，任何对闪存的读操作都会锁住总线，在写操作完成后读操作才能正确地进行；既在进行写或擦除操作时，不能进行代码或数据的读取操作。

进行闪存编程操作时(写或擦除)，必须打开内部的RC振荡器(HSI)。

闪存存储器可以用ICP或IAP方式编程。

注：在低功耗模式下，所有闪存存储器的操作都被中止。详情请阅[STM32F10xxx参考手册](#)。



2 读/编写STM32F10xxx内置闪存

2.1 简介

本节介绍如何读和对STM32F10xxx的内置闪存编程。

2.2 读操作

内置闪存模块可以在通用地址空间直接寻址，任何32位数据的读操作都能访问闪存模块的内容并得到相应的数据。

读接口在闪存端包含一个读控制器，还包含一个AHB接口与CPU衔接。这个接口的主要工作是产生读闪存的控制信号并预取CPU要求的指令块，预取指令块仅用于在I-Code总线上的取指操作，数据常量是通过D-Code总线访问的。这两条总线的访问目标是相同的闪存模块，访问D-Code将比预取指令优先级高。

2.2.1 取指令

Cortex-M3在I-Code总线上取指令，在D-Code总线上取数据。预取指令块可以有效地提高对I-Code总线访问的效率。

预取缓冲器

预取缓冲器包含两个数据块，每个数据块有8个字节；预取指令(数据)块直接映像到闪存中，因为数据块的大小与闪存的宽度相同，所以读取预取指令块可以在一个读周期完成。

设置预取缓冲器可以使CPU更快地执行，CPU读取一个字的同时下一个字已经在预取缓冲器中等待，即当代码跳转的边界为8字节的倍数时，闪存的加速比例为2。

预取控制器

预取控制器根据预取缓冲器中可用的空间决定是否访问闪存，预取缓冲器中有至少一块的空余空间时，预取控制器则启动一次读操作。

复位后预取缓冲器处于开启状态。

只有当SYSCLK低于24MHz时才能转换预取缓冲器的开启/关闭状态。通常在系统的初始化程序中开启或关闭预取缓冲器，此时微控制器运行于内部的8MHz阻容振荡器(HSI)。

注意： 当AHB时钟的预分频系数不为'1'时，必须打开预取缓冲器(FLASH_ACR[4]=1)。

如果在系统中没有高频率的时钟，即HCLK频率较低时，闪存的访问只需半个HCLK周期(半周期的闪存访问只能在时钟频率低于8MHz时进行，使用HSI或HSE并且关闭PLL时可得到这样的频率)；在闪存访问控制寄存器中有一个控制位可以选择这种工作方式。

注意： 当使用了预取缓冲器和AHB时钟的预分频系数不为'1'时，不能使用半周期访问方式。

访问时间调节器

为了维持读闪存的控制信号，预取控制器的时钟周期与闪存访问时间的比例由闪存访问控制器控制；这个值给出了能够正确地读取数据时，闪存控制信号所需的时钟周期数目；芯片复位后，该值为'0'，闪存访问仅为一个时钟周期。

2.2.2 D-Code接口

D-Code接口包含CPU端简单的AHB接口和对闪存访问控制器的仲裁器提出访问请求的逻辑电路。D-Code的访问优先于预取指令的访问。这个接口使用预取缓冲器的访问时间调节器模块。

2.2.3 闪存访问控制器

这个模块就是在I-Code上的指令预取请求和D-Code接口上读请求的仲裁器。



D-Code接口的请求优先于I-Code的请求。

2.3 闪存编程和擦除控制器(FPEC)

FPEC模块处理闪存的编程和擦除操作，它包括7个32位的寄存器：

- FPEC键寄存器(FLASH_KEYR)
- 选项字节键寄存器(FLASH_OPTKEYR)
- 闪存控制寄存器(FLASH_CR)
- 闪存状态寄存器(FLASH_SR)
- 闪存地址寄存器(FLASH_AR)
- 选项字节寄存器(FLASH_OBR)
- 写保护寄存器(FLASH_WRP)

只要CPU不访问闪存，闪存操作不会延缓CPU的执行。(译注：反之，正在进行闪存编程或擦除时，读闪存的操作将被暂停CPU的运行，直到编程或擦除操作结束。)

2.3.1 键值

共有三个键值：

- RDPRT键 = 0x000000A5
- KEY1 = 0x45670123
- KEY2 = 0xCDEF89AB

2.3.2 解除闪存锁

复位后，FPEC模块是被保护的，不能写入FLASH_CR寄存器；通过写入特定的序列到FLASH_KEYR寄存器可以打开FPEC模块，这个特定的序列是在FLASH_KEYR写入两个键值(KEY1和KEY2，见2.3.1节)；错误的操作序列都会在下次复位前锁死FPEC模块和FLASH_CR寄存器。

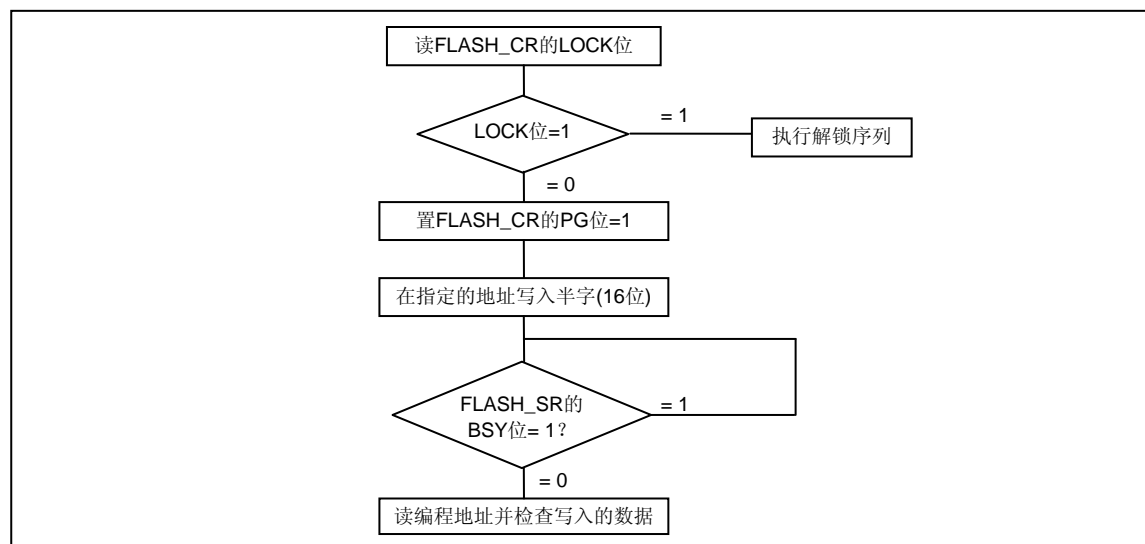
写入错误的键序列还会产生总线错误；总线错误发生在第一次写入的不是KEY1，或第一次写入的是KEY1但第二次写入的不是KEY2时；FPEC模块和FLASH_CR寄存器可以由程序设置FLASH_CR寄存器中的LOCK位锁住，这时可以通过在FLASH_KEYR中写入正确的键值对FPEC解锁。



2.3.3 主闪存编程

对主闪存编程每次可以写入16位。当FLASH_CR寄存器的PG位为'1'时，在一个闪存地址写入一个半字将启动一次编程；写入任何非半字的数据，FPEC都会产生总线错误。在编程过程中(BSY位为'1')，任何读写闪存的操作都会使CPU暂停，直到此次闪存编程结束。

图1 编程过程



标准编程

这种模式下CPU以标准的写半字的方式烧写闪存，FLASH_CR寄存器的PG位必须置'1'。FPEC先读出指定地址的内容并检查它是否被擦除，如未被擦除则不执行编程并在FLASH_SR寄存器的PGERR位提出警告(唯一的例外是当要烧写的数值是0x0000时，0x0000可被正确烧入且PGERR位不被置位)；如果指定的地址在FLASH_WRPFR中设定为写保护，则不执行编程并在FLASH_SR寄存器的WRPRTERR位置'1'提出警告。FLASH_SR寄存器的EOP为'1'时表示编程结束。

标准的闪存编程顺序如下：

- 检查FLASH_SR寄存器的BSY位，以确认没有其他正在进行的编程操作；
- 设置FLASH_CR寄存器的PG位为'1'；
- 在指定的地址写入要编程的半字；
- 等待BSY位变为'0'；
- 读出写入的地址并验证数据。

注意： 当FLASH_SR寄存器的BSY位为'1'时，不能对任何寄存器执行写操作。

2.3.4 闪存擦除

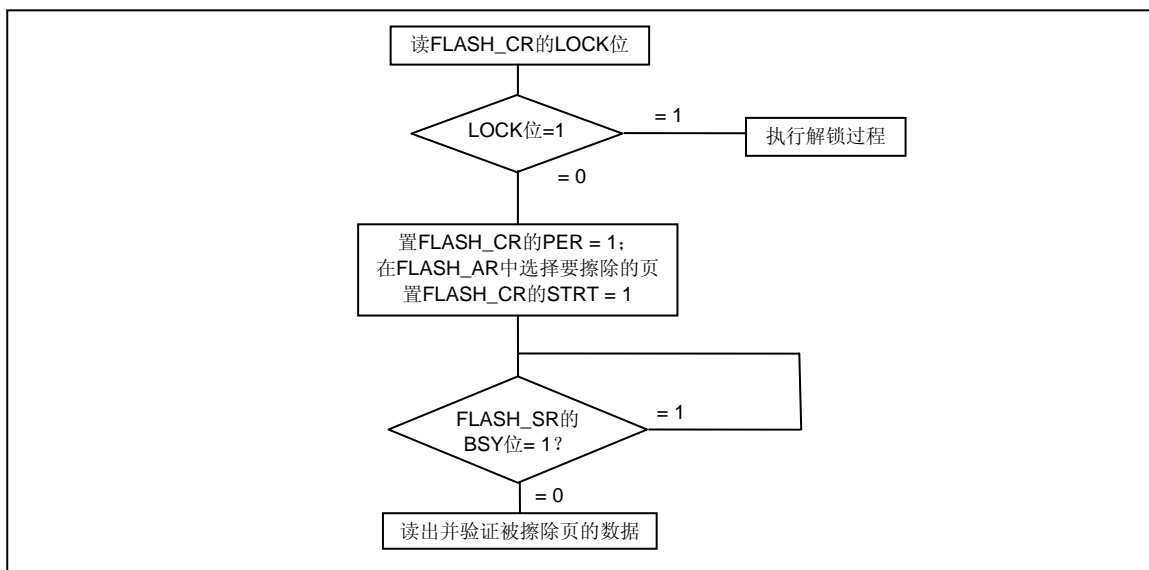
闪存可以按页擦除，也可以整片擦除。

页擦除

闪存的任何一页都可以通过FPEC的页擦除功能擦除；擦除一页应遵守下述过程：

- 检查FLASH_SR寄存器的BSY位，以确认没有其他正在进行的闪存操作；
- 设置FLASH_CR寄存器的PER位为'1'；
- 用FLASH_AR寄存器选择要擦除的页；
- 设置FLASH_CR寄存器的STRT位为'1'；
- 等待BSY位变为'0'；
- 读出被擦除的页并做验证。

图2 闪存页擦除过程

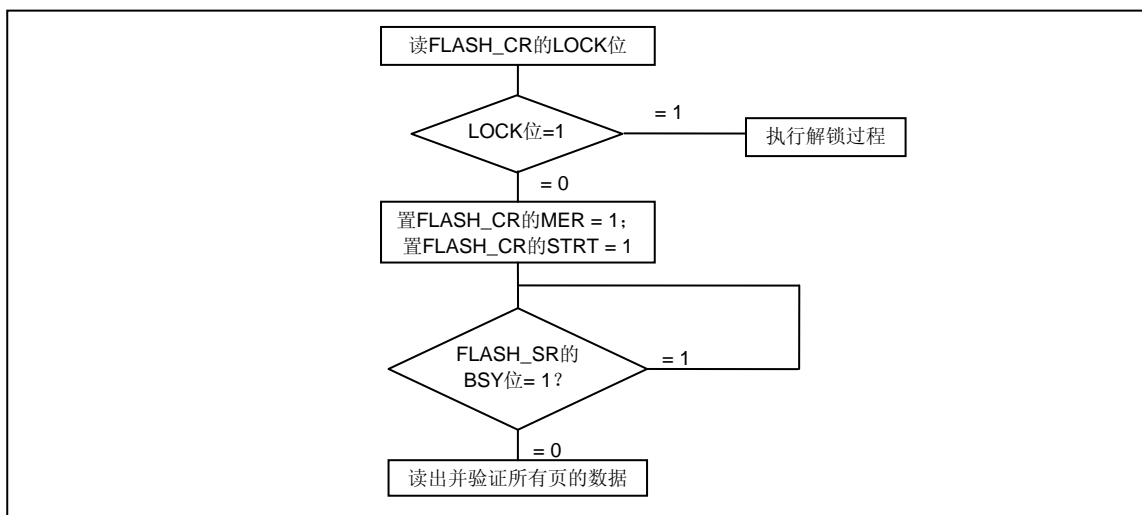


整片擦除

可以用整片擦除功能擦除所有用户区的闪存，信息块不受此操作影响。建议使用下述过程：

- 检查FLASH_SR寄存器的BSY位，以确认没有其他正在进行的闪存操作；
- 设置FLASH_CR寄存器的MER位为'1'；
- 设置FLASH_CR寄存器的STRT位为'1'；
- 等待BSY位变为'0'；
- 读出所有页并做验证。

图3 闪存全擦除过程



2.3.5 选项字节编程

对选项字节的编程与普通的用户地址不同。选项字节的数目只有8个字节(4个字节作为写保护，1个字节作为读保护，1个字节为配置选项，2个字节存储用户数据)。对FPEC解锁后，必须分别写入KEY1和KEY2(见2.3.1节)到FLASH_OPTKEYR寄存器，再设置FLASH_CR寄存器的OPTWRE位为'1'，此时可以对选项字节进行编程：设置FLASH_CR寄存器的OPTPG位为'1'后写入半字到指定的地址。

FPEC先读出指定地址的选项字节内容并检查它是否已经被擦除，如未被擦除则不执行编程并在FLASH_SR寄存器的WRPRTER位提出警告。FLASH_SR寄存器的EOP为'1'时表示编程结束。

FPEC使用半字中的低字节并自动地计算出高字节(高字节为低字节的反码)，并开始编程操作，这将保证选项字节和它的反码始终是正确的。

烧写编程的顺序如下：

- 检查FLASH_SR寄存器的BSY位，以确认没有其他正在进行的编程操作；
- 解锁FLASH_CR寄存器的OPTWRE位；
- 设置FLASH_CR寄存器的OPTPG位为'1'；
- 写入要编程的半字到指定的地址；
- 等待BSY位变为'0'；
- 读出写入的地址并验证数据。

当读闪存保护选项从“保护”变为“未保护”时，在重新设置读保护选项前会自动执行一个整片擦除用户闪存的操作。如果用户要改变读保护之外的选项，则不会出现整片擦除操作。读保护选项上的这一擦除操作保护了闪存中的内容不被非法读出。

擦除过程

选项字节的擦除操作顺序(OPTERASE)如下：

- 检查FLASH_SR寄存器的BSY位，以确认没有其他正在进行的闪存操作；
- 解锁FLASH_CR寄存器的OPTWRE位；
- 设置FLASH_CR寄存器的OPTER位为'1'；
- 设置FLASH_CR寄存器的STRT位为'1'；
- 等待BSY位变为'0'；
- 读出被擦除的选项字节并做验证。

2.4 保护

闪存中的用户代码区可以防止非法的读出；同样可以对闪存区的页加以保护，防止在程序跑飞的情况下不被意外地改变，写保护的基本单位是：

- 对于小容量和中容量的产品为4页；
- 对于大容量和互联型的产品为2页。

2.4.1 读保护

这项保护是通过设置RDP选项字节，然后在系统重新复位加载了新的RDP选项字节后启动的。

注意：如果在设置了读保护时，调试器仍然连接到JTAG/SWD接口，需要执行一次上电复位，而不是(没有调试器时的)系统复位。

当保护字节被写入相应的值以后：

- 只允许从用户代码中对主闪存存储器的读操作(以非调试方式从主闪存存储器启动)。
- 第0~3页(小容量和中容量产品)，或第0~1页(大容量和互联型产品)被自动加上了写保护，其它部分的存储器可以通过在主闪存存储器中执行的代码进行编程(实现IAP或数据存储等功能)，但不允许在调试模式下或在从内部SRAM启动后执行写或擦除操作(整片擦除除外)。
- 所有通过JTAG/SWD向内置SRAM装载代码并执行代码的功能依然有效，亦可以通过JTAG/SWD从内置SRAM启动，这个功能可以用来解除读保护。当读保护的选项字节转变为存储器未保护的数值时，将会执行整片擦除过程。



- 通过从内置SRAM或FSMC执行代码访问主闪存存储器的操作，通过DMA1、DMA2、JTAG、SWV(串行线观察器)、SWD(串行线调试)、ETM和边界扫描方式对闪存的访问都将被禁止。

当RDP选项字节和它的反码包含下列数值对时，闪存被置于保护状态：

表5 闪存存储器保护状态

RDP字节的值	RDP反码的值	读保护状态
0xFF	0xFF	保护
RDPRT	RDP字节的反码	未保护
任意值	非RDP字节的反码	保护

注意： 擦除选项字节块将不会导致自动的整片擦除操作，因为擦除的结果0xFF相当于保护状态。

解除保护

从内置SRAM解除读保护的过程是：

- 擦除整个选项字节区域，读保护码(RDP)将变为0xFF，此时读保护仍然有效；
- 写入正确的RDP代码0xA5以解除存储器的保护，该操作将首先导致对所有用户闪存的整片擦除操作；
- 进行复位(上电复位)以重新加载选项字节(和新的RDP代码)，此时读保护被解除。

注： 可以使用系统启动程序解除读保护(此时只需执行系统复位即可重新加载选项字节)，详见[AN2606](#)。

2.4.2 写保护

对于大容量和互联型产品，从第0页至第61页，写保护是以每2页为单位实现的，剩下的存储器块(大容量产品的第62页至第255页，和互联型产品的第62页至第127页)则是同时提供保护。

对于小容量和中容量的产品，写保护是以每4页为单位实现的。

如果试图在一个受保护的页面进行编程或擦除操作，在闪存状态寄存器(FLASH_SR)中会返回一个保护错误标志。

配置选项字节WRP[3:0]将设置写保护，随后的系统复位将加载新的WRPx选项字节。

解除保护

解除写保护有下述2种情形：

- 情形1：解除写保护之后解除了读保护：
 - 使用闪存控制寄存器(FLASH_CR)的OPTER位擦除整个选项字节区域；
 - 写入正确的RDP代码0xA5，允许读访问；这个操作将强制擦除主闪存存储器；
 - 进行系统复位，重装载选项字节(包含新的WRP[3:0]字节)；写保护被解除。
- 情形2：解除写保护之后仍然保持读保护，这种情况常见于用户自己的实现在程序中编程的启动程序：
 - 使用闪存控制寄存器(FLASH_CR)的OPTER位擦除整个选项字节区域；
 - 进行系统复位，重装载选项字节(包含新的WRP[3:0]字节)；写保护被解除。

2.4.3 选项字节块写保护

默认状态下，选项字节块始终是可以读且被写保护。要想对选项字节块进行写操作(编程/擦除)首先要在OPTKEYR中写入正确的键序列(与上锁时一样)，随后允许对选项字节块的写操作，FLASH_CR寄存器的OPTWRE位标示允许写，清除这位将禁止写操作。



2.5 选项字节说明

选项字节共有8个字节，由用户根据应用的需要配置；例如：可以选择使用硬件模式的看门狗或软件的看门狗。

在选项字节中每个32位的字被划分为下述格式：

表6 选项字节格式

位31~24	位23~16	位15~8	位7~0
选项字节1的反码	选项字节1	选项字节0的反码	选项字节0

选项字节块中选项字节的组织结构如表7所示。

选项字节可以从表7列出的存储器地址读出，或从选项字节寄存器(FLASH_OBR)读出。

注意：新写入的选项字节(用户的或读/写保护的)，在系统复位后才生效。

表7 选项字节块的组织结构

地址	[31:24]	[23:16]	[15:8]	[7:0]
0x1FFF F800	nUSER	USER	nRDP	RDP
0x1FFF F804	nData1	Data1	nData0	Data0
0x1FFF F808	nWRP1	WRP1	nWRP0	WRP0
0x1FFF F80C	nWRP3	WRP3	nWRP2	WRP2

表8 选项字节说明

存储器地址	选项字节
0x1FFF F800	<p>位[31:24] nUSER</p> <p>位[23:16] USER：用户选项字节(保存在FLASH_OBR[9:2]中)</p> <p>这个字节用于配置下列功能：</p> <ul style="list-style-type: none">— 选择看门狗事件：硬件或软件— 进入停机(STOP)模式时的复位事件— 进入待机模式时的复位事件 <p>注：只使用位[16:18]，不使用位[23:19]。</p> <p>位 18: nRST_STDBY</p> <p>0: 当进入待机模式时产生复位</p> <p>1: 进入待机模式时不产生复位</p> <p>位 17: nRST_STOP</p> <p>0: 当进入停机(STOP)模式时产生复位</p> <p>1: 进入停机(STOP)模式时不产生复位</p> <p>位 16: WDG_SW</p> <p>1: 硬件看门狗</p> <p>0: 软件看门狗</p> <p>位[15:8]: nRDP</p> <p>位[7:0]: RDP - 读出保护选项字节</p> <p>读出保护功能帮助用户保护存在闪存中的代码。该功能由设置RDP选项字节启用。</p> <p>当在这个选项字节中写入正确的数值时(RDPRT键=0xA5)，将禁止读出闪存存储器。(RDP是否开启的结果存储在FLASH_OBR[1]中。)</p>
0x1FFF F804	<p>Datax: 2个字节的用户数据</p> <p>这个地址可以使用选项字节的编程方式编程。</p> <p>位[31:24]: nData1</p> <p>位[23:16]: Data1(存储在FLASH_OBR[25:18])</p> <p>位[15:8]: nData0</p> <p>位[7:0]: Data0(存储在FLASH_OBR[17:10])</p>



0x1FFF F808	WRPx : 闪存写保护选项字节 位[31:24]: nWRP1 位[23:16]: WRP1 (存储在FLASH_WRPR[15:8]) 位[15:8]: nWRP0 位[7:0]: WRP0 (存储在FLASH_WRPR[7:0])
0x1FFF F80C	WRPx : 闪存写保护选项字节 位[31:24]: nWRP3 位[23:16]: WRP3 (存储在FLASH_WRPR[31:24]) 位[15:8]: nWRP2 位[7:0]: WRP2 (存储在FLASH_WRPR[23:16]) <ul style="list-style-type: none"> ● 对于小容量产品，选项字节WRPx中的每一个比特位用于保护主存储器中4个存储页： <ul style="list-style-type: none"> — 0: 实施写保护 — 1: 不实施写保护 一个用户选项字节用于保护32K字节的主存储器。 WRP0: 第0~31页的写保护 ● 对于中容量产品，选项字节WRPx中的每一个比特位用于保护主存储器中4个存储页： <ul style="list-style-type: none"> — 0: 实施写保护 — 1: 不实施写保护 四个用户选项字节用于保护总共128K字节的主存储器。 WRP0: 第0~31页的写保护 WRP1: 第32~63页的写保护 WRP2: 第64~95页的写保护 WRP3: 第96~127页的写保护 ● 对于大容量产品，选项字节WRPx中的每一个比特位用于保护主存储器中2个存储页(2K字节/页)，但是WRP3的位7用于保护第62~255页： <ul style="list-style-type: none"> — 0: 实施写保护 — 1: 不实施写保护 四个用户选项字节用于保护总共512K字节的主存储器。 WRP0: 第0~15页的写保护 WRP1: 第16~31页的写保护 WRP2: 第32~47页的写保护 WRP3: 位0~6提供第48~61页的写保护；位7提供第62~255页的写保护

每次系统复位后，选项字节装载机(OBL)读出信息块的数据，并保存在选项字节寄存器(FLASH_OBR)中；每个选择位都在信息块中有它的反码位，在装载选择位时反码位用于验证选择位是否正确，如果有任何的差别，将产生一个选项字节错误标志(OPTERR)。当发生选项字节错误时，对应的选项字节被强置为0xFF。当选项字节和它的反码均为0xFF时(擦除后的状态)，则关闭上述验证功能。

所有的选择位(不包括它们的反码位)用于配置该微控制器，CPU可以读选项字节寄存器，详见第3章寄存器说明。



3 寄存器说明

本节将使用下述缩写：

表9 缩写

读/写(rw)	软件可以读或写这些位。
只读(r)	软件只能读这些位。
只写(w)	软件只能写这些位；如果读这些位，则返回它们的复位值。
读/清除(rc_w0)	软件可以读并写'0'清除这些位，写'1'将不对该位产生影响。
读/设置(rs)	软件可以读并写'1'设置这些位，写'0'将不对该位产生影响。
保留(res)	保留位，必须保持在复位状态。

3.1 闪存访问控制寄存器(FLASH_ACR)

地址偏移：0x00

复位值：0x0000 0030

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
res															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留										PRFTBS	PRFTBE	HLFCYA	LATENCY		
res										r	rw	rw	rw	rw	rw

位31~6	保留。必须保持为清除状态'0'
位5	PRFTBS ：预取缓冲区状态 该位指示预取缓冲区的状态 0：预取缓冲区关闭； 1：预取缓冲区开启。
位4	PRFTBE ：预取缓冲区使能 0：关闭预取缓冲区； 1：启用预取缓冲区。
位3	HLFCYA ：闪存半周期访问使能 0：禁止半周期访问； 1：启用半周期访问。
位2~0	LATENCY ：时延 这些位表示SYSCLK(系统时钟)周期与闪存访问时间的比例 000：零等待状态，当 $0 < \text{SYSCLK} \leq 24\text{MHz}$ 001：一个等待状态，当 $24\text{MHz} < \text{SYSCLK} \leq 48\text{MHz}$ 010：两个等待状态，当 $48\text{MHz} < \text{SYSCLK} \leq 72\text{MHz}$



3.2 FPEC键寄存器(FLASH_KEYR)

地址偏移: 0x04

复位值: XXXX XXXX

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
FKEYR[31:16]															
W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FKEYR[15:0]															
W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W

注: 所有这些位是只写的, 读出时返回0。

位31~0	FKEYR: FPEC键 这些位用于输入FPEC的解锁键。
-------	---

3.3 闪存OPTKEY寄存器(FLASH_OPTKEYR)

地址偏移: 0x08

复位值: XXXX XXXX

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
OPTKEYR[31:16]															
W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
OPTKEYR[15:0]															
W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W

注: 所有这些位是只写的, 读出时返回0。

位31~0	OPTKEYR: 选项字节键 这些位用于输入选项字节的键以解除OPTWRE。
-------	--

3.4 闪存状态寄存器(FLASH_SR)

地址偏移: 0x0C

复位值: 0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
res															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留										EOP	WRPRT ERR	保留	PGERR	保留	BSY
res										rw	rw	res	rw	res	r

位31~6	保留。必须保持为清除状态'0'
位5	EOP: 操作结束 当闪存操作(编程/擦除)完成时, 硬件设置这位为'1', 写入'1'可以清除这位状态。 注: 每次成功的编程或擦除都会设置EOP状态。
位4	WRPRTERR: 写保护错误 试图对写保护的闪存地址编程时, 硬件设置这位为'1', 写入'1'可以清除这位状态。
位3	保留。必须保持为清除状态'0'



位2	PGERR: 编程错误 试图对内容不是'0xFFFF'的地址编程时, 硬件设置这位为'1', 写入'1'可以清除这位状态。 注: 进行编程操作之前, 必须先清除FLASH_CR寄存器的STRT位。
位1	保留。必须保持为清除状态'0'
位0	BSY: 忙 该位指示闪存操作正在进行。在闪存操作开始时, 该位被设置为'1'; 在操作结束或发生错误时该位被清除为'0'。

3.5 闪存控制寄存器(FLASH_CR)

地址偏移: 0x10

复位值: 0x0000 0080

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留															
res															
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
保留	EOPIE	保留	ERRIE	OPTWRE	保留	LOCK	STRT	OPTER	OPTPG	保留	MER	PER	PG		
res	rw	res	rw	rw	res	rw	rw	rw	rw	res	rw	rw	rw		

位31~13	保留。必须保持为清除状态'0'
位12	EOPIE: 允许操作完成中断 该位允许在FLASH_SR寄存器中的EOP位变为'1'时产生中断。 0: 禁止产生中断; 1: 允许产生中断。
位11, 8, 3	保留。必须保持为清除状态'0'
位10	ERRIE: 允许错误状态中断 该位允许在发生FPEC错误时产生中断(当FLASH_SR寄存器中的PGERR/WRPRTERR置为'1'时)。 0: 禁止产生中断; 1: 允许产生中断。
位9	OPTWRE: 允许写选项字节 当该位为'1'时, 允许对选项字节进行编程操作。当在FLASH_OPTKEYR寄存器写入正确的键序列后, 该位被置为'1'。 软件可清除此位。
位7	LOCK: 锁 只能写'1'。当该位为'1'时表示FPEC和FLASH_CR被锁住。在检测到正确的解锁序列后, 硬件清除此位为'0'。 在一次不成功的解锁操作后, 下次系统复位前, 该位不能再被改变。
位6	STRT: 开始 当该位为'1'时将触发一次擦除操作。该位只可由软件置为'1'并在BSY变为'1'时清为'0'。
位5	OPTER: 擦除选项字节 擦除选项字节。
位4	OPTPG: 烧写选项字节 对选项字节编程。
位2	MER: 全擦除 选择擦除所有用户页。
位1	PER: 页擦除 选择擦除页。
位0	PG: 编程 选择编程操作。



3.6 闪存地址寄存器(FLASH_AR)

地址偏移：0x14

复位值：0x0000 0000

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
FAR[31:16]															
W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
FAR[15:0]															
W	W	W	W	W	W	W	W	W	W	W	W	W	W	W	W

这些位由硬件修改为当前/最后使用的地址。页擦除操作中，必须修改这个寄存器以指定要擦除的页。

位31~0	FAR: 闪存地址 当进行编程时选择要编程的地址，当进行页擦除时选择要擦除的页。 <i>注意：当FLASH_SR中的BSY位为'1'时，不能写这个寄存器。</i>
-------	--

3.7 选项字节寄存器(FLASH_OBR)

地址偏移：0x1C

复位值：0x03FF FFFC

注意： 这个寄存器的复位数值与写入选项字节中的数值相关，OPTERR位的复位值与加载选项字节时对选项字节和它的反码进行比较的结果相关。

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
保留						Data1						Data2			
res						r						r			
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Data2						未使用				nRST_STDBY	nRST_STOP	WDG_SW	RDPRT	OPTERR	
r						r	r	r	r	r	r	r	r	r	r

位31~26	保留。必须保持为清除状态'0'。
位25~18	Data1
位17~10	Data0
位9~2	USER: 用户选项字节 这里包含OBL加载的用户选项字节 位[9:5]: 未用(从闪存选项字节的对应位中读出的任何数值，都不对产品操作产生任何影响。) 位4: nRST_STDBY 位3: nRST_STOP 位2: WDG_SW
位1	RDPRT: 读保护 当设置为1，表示闪存存储器被写保护。 <i>注：该位为只读。</i>
位0	OPTERR: 选项字节错误 当该位为'1'时表示选项字节和它的反码不匹配。 <i>注意：该位为只读。</i>



3.8 写保护寄存器(FLASH_WRP)

地址偏移: 0x20

复位值: 0xFFFF FFFF

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
WRP[31:16]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
WRP[15:0]															
r	r	r	r	r	r	r	r	r	r	r	r	r	r	r	r
位31~0				WRP: 写保护 该寄存器包含由OBL加载的写保护选项字节。 0: 写保护生效 1: 写保护失效 <i>注意: 这些位为只读。</i>											

3.9 闪存寄存器映像

表10 闪存接口—寄存器映像和复位值

[illegible]

4 版本修订记录

译注：此处翻译省略，请查看英文原文。



请仔细阅读下述内容

Please Read Carefully:

Information in this document is provided solely in connection with ST products. STMicroelectronics NV and its subsidiaries ("ST") reserve the right to make changes, corrections, modifications or improvements, to this document, and the products and services described herein at any time, without notice.

All ST products are sold pursuant to ST's terms and conditions of sale.

Purchasers are solely responsible for the choice, selection and use of the ST products and services described herein, and ST assumes no liability whatsoever relating to the choice, selection or use of the ST products and services described herein.

No license, express or implied, by estoppel or otherwise, to any intellectual property rights is granted under this document. If any part of this document refers to any third party products or services it shall not be deemed a license grant by ST for the use of such third party products or services, or any intellectual property contained therein or considered as a warranty covering the use in any manner whatsoever of such third party products or services or any intellectual property contained therein.

UNLESS OTHERWISE SET FORTH IN ST'S TERMS AND CONDITIONS OF SALE ST DISCLAIMS ANY EXPRESS OR IMPLIED WARRANTY WITH RESPECT TO THE USE AND/OR SALE OF ST PRODUCTS INCLUDING WITHOUT LIMITATION IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE (AND THEIR EQUIVALENTS UNDER THE LAWS OF ANY JURISDICTION), OR INFRINGEMENT OF ANY PATENT, COPYRIGHT OR OTHER INTELLECTUAL PROPERTY RIGHT.

UNLESS EXPRESSLY APPROVED IN WRITING BY AN AUTHORIZED ST REPRESENTATIVE, ST PRODUCTS ARE NOT RECOMMENDED, AUTHORIZED OR WARRANTED FOR USE IN MILITARY, AIR CRAFT, SPACE, LIFE SAVING, OR LIFE SUSTAINING APPLICATIONS, NOR IN PRODUCTS OR SYSTEMS WHERE FAILURE OR MALFUNCTION MAY RESULT IN PERSONAL INJURY, DEATH, OR SEVERE PROPERTY OR ENVIRONMENTAL DAMAGE. ST PRODUCTS WHICH ARE NOT SPECIFIED AS "AUTOMOTIVE GRADE" MAY ONLY BE USED IN AUTOMOTIVE APPLICATIONS AT USER'S OWN RISK.

Resale of ST products with provisions different from the statements and/or technical features set forth in this document shall immediately void any warranty granted by ST for the ST product or service described herein and shall not create or extend in any manner whatsoever, any liability of ST.

ST and the ST logo are trademarks or registered trademarks of ST in various countries.

Information in this document supersedes and replaces all information previously supplied.

The ST logo is a registered trademark of STMicroelectronics. All other names are the property of their respective owners.

© 2007 STMicroelectronics - All rights reserved

STMicroelectronics group of companies

Australia - Belgium - Brazil - Canada - China - Czech Republic - Finland - France - Germany - Hong Kong - India - Israel - Italy - Japan - Malaysia - Malta - Morocco - Singapore - Spain - Sweden - Switzerland - United Kingdom - United States of America

www.st.com

