# 1. 芯片开发流程

以关注接收机的接收性能为指向。

## 总体设计框架

该过程有个总体的设计文档，包括需求分析，接收机的整体设计框架（前端芯片的选择，基带各部分的实现，接口，测试平台等）。

## 1.2 浮点仿真平台开发

该过程最终输出两个文档，一个是浮点仿真设计文档，一个是浮点仿真性能文档。

浮点仿真设计文档是描述从发射端数据包到IFFT调制，经过信道，到接收机这一完整的基带信号处理过程。主要有三个部分，一个是发射端部分，完全参照协议，一个是信道部分，要介绍如何建模，最后到接收机，介绍各功能算法的理论依据和相应的公式推导。



在仿真平台上，我们一般把同步，小区搜索，接收机各自独立出一个代码分支，以

方便我们进行各部分分析。

不同接收机算法最终通过仿真平台来验证其性能，也会综合考虑复杂度，在复杂度和性能之间作一个权衡。

浮点仿真性能文档是总结接收机的浮点性能，包含两部分，一部分是与协议提出的最低性能指标作对比，另一部分是与参考机作对比。

以单天线PDSCH信道的解调性能为例，TS36.101（R13）8.2章节中给出最低性能要求如下。另外，协议中也给出其他模式（开环，闭环，发送分集）下PDSCH信道的最低解调性能要求。

Table 8.2.1-1: Common Test Parameters (FDD)

|  |  |  |
| --- | --- | --- |
| **Parameter** | **Unit** | **Value** |
| Inter-TTI Distance |  | 1 |
| Number of HARQ processes per component carrier | Processes | 8 |
| Maximum number of HARQ transmission |  | 4 |
| Redundancy version coding sequence |  | {0,1,2,3} for QPSK and 16QAM  {0,0,1,2} for 64QAM and 256QAM |
| Number of OFDM symbols for PDCCH per component carrier | OFDM symbols | 4 for 1.4 MHz bandwidth, 3 for 3 MHz and 5 MHz bandwidths,  2 for 10 MHz, 15 MHz and 20 MHz bandwidths unless otherwise stated |
| Cyclic Prefix |  | Normal |
| Cell\_ID |  | 0 |
| Cross carrier scheduling |  | Not configured |

Table 8.2.1.1.1-1: Test Parameters

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| Parameter | | Unit | Test 1- 5 | Test 6- 8 | Test 9- 15 | Test 16- 18 | Test 19 |
| Downlink power allocation |  | dB | 0 | 0 | 0 | 0 | 0 |
|  | dB | 0 (NOTE 1) | 0 (NOTE 1) | 0 (NOTE 1) | 0 (NOTE 1) | 0 (NOTE 1) |
| σ | dB | 0 | 0 | 0 | 0 | 0 |
| at antenna port | | dBm/15kHz | -98 | -98 | -98 | -98 | -98 |
| Symbols for unused PRBs | |  | OCNG (NOTE 2) | OCNG (NOTE 2) | OCNG (NOTE 2) | OCNG (NOTE 2) | OCNG (NOTE 2) |
| Modulation | |  | QPSK | 16QAM | 64QAM | 16QAM | QPSK |
| PDSCH transmission mode | |  | 1 | 1 | 1 | 1 | 1 |
| NOTE 1: .  NOTE 2: These physical resource blocks are assigned to an arbitrary number of virtual UEs with one PDSCH per virtual UE; the data transmitted over the OCNG PDSCHs shall be uncorrelated pseudo random data, which is QPSK modulated.  NOTE 3: Void.  NOTE 4: Void. | | | | | | | |

Table 8.2.1.1.1-2: Minimum performance (FRC)

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| Test num. | Band-width | Reference channel | OCNG pattern | Propa-gation condi-tion | Correlation matrix and antenna config. | Reference value | | UE cate  gory |
| Fraction of maximum throughput (%) | SNR (dB) |
| 1 | 10 MHz | R.2 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | -1.0 | ≥1 |
| 2 | 10 MHz | R.2 FDD | OP.1 FDD | ETU70 | 1x2 Low | 70 | -0.4 | ≥1 |
| 3 | 10 MHz | R.2 FDD | OP.1 FDD | ETU300 | 1x2 Low | 70 | 0.0 | ≥1 |
| 4 | 10 MHz | R.2 FDD | OP.1 FDD | HST | 1x2 | 70 | -2.4 | ≥1 |
| 5 | 1.4 MHz | R.4 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | 0.0 | ≥1 |
| 6 | 10 MHz | R.3 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | 6.7 | ≥2 |
| 5 MHz | R.3-1 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | 6.7 | 1 |
| 5 MHz  (NOTE 4) | R.3-1 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | 6.7 | ≥2 |
| 7 | 10 MHz | R.3 FDD | OP.1 FDD | ETU70 | 1x2 Low | 30 | 1.4 | ≥2 |
| 5 MHz | R.3-1 FDD | OP.1 FDD | ETU70 | 1x2 Low | 30 | 1.4 | 1 |
| 5 MHz  (NOTE 4) | R.3-1 FDD | OP.1 FDD | ETU70 | 1x2 Low | 30 | 1.4 | ≥2 |
| 8 | 10 MHz | R.3 FDD | OP.1 FDD | ETU300 | 1x2 High | 70 | 9.4 | ≥2 |
| 5 MHz | R.3-1 FDD | OP.1 FDD | ETU300 | 1x2 High | 70 | 9.4 | 1 |
| 5 MHz  (NOTE 4) | R.3-1 FDD | OP.1 FDD | ETU300 | 1x2 High | 70 | 9.4 | ≥2 |
| 9 | 3 MHz | R.5 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | 17.6 | ≥1 |
| 10 | 5 MHz | R.6 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | 17.4 | ≥2 |
| 5 MHz | R.6-1 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | 17.5 | 1 |
| 11 | 10 MHz | R.7 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | 17.7 | ≥2 |
| 10 MHz | R.7-1 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | 16.7 | 1 |
| 12 | 10 MHz | R.7 FDD | OP.1 FDD | ETU70 | 1x2 Low | 70 | 19.0 | ≥2 |
| 10 MHz | R.7-1 FDD | OP.1 FDD | ETU70 | 1x2 Low | 70 | 18.1 | 1 |
| 13 | 10 MHz | R.7 FDD | OP.1 FDD | EVA5 | 1x2 High | 70 | 19.1 | ≥2 |
| 10 MHz | R.7-1 FDD | OP.1 FDD | EVA5 | 1x2 High | 70 | 17.8 | 1 |
| 14 | 15 MHz | R.8 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | 17.7 | ≥2 |
| 15 MHz | R.8-1 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | 16.8 | 1 |
| 15 | 20 MHz | R.9 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | 17.6 | ≥3 |
| 20 MHz | R.9-2 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | 17.3 | 2 |
| 20 MHz | R.9-1 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | 16.7 | 1 |
| 16 | 3 MHz | R.0 FDD | OP.1 FDD | ETU70 | 1x2 Low | 30 | 1.9 | ≥1 |
| 17 | 10 MHz | R.1 FDD | OP.1 FDD | ETU70 | 1x2 Low | 30 | 1.9 | ≥1 |
| 18 | 20 MHz | R.1 FDD | OP.1 FDD | ETU70 | 1x2 Low | 30 | 1.9 | ≥1 |
| 19 | 10 MHz | R.41 FDD | OP.1 FDD | EVA5 | 1x2 Low | 70 | -5.4 | ≥1 |
| NOTE 1: Void.  NOTE 2: Void.  NOTE 3: Void.  NOTE 4: Test case applicability is defined in 8.1.2.1. | | | | | | | | |

这其中涉及到的信道模型，在TS36.101附录B.2中定义了相关的参数。共有EVA[\*],EPA[\*],ETU[\*]三种信道模型,其中\*代表最大多普勒频偏。三种信道模型都是多径信道，规定了相应的多径时延和相对功率。每条径符合经典Clarke模型。功率谱密度如下：





其中指最大多普勒频偏。

Table B.2.1-2 Extended Pedestrian A model (EPA)

|  |  |
| --- | --- |
| Excess tap delay [ns] | Relative power  [dB] |
| 0 | 0.0 |
| 30 | -1.0 |
| 70 | -2.0 |
| 90 | -3.0 |
| 110 | -8.0 |
| 190 | -17.2 |
| 410 | -20.8 |

Table B.2.1-3 Extended Vehicular A model (EVA)

|  |  |
| --- | --- |
| Excess tap delay [ns] | Relative power  [dB] |
| 0 | 0.0 |
| 30 | -1.5 |
| 150 | -1.4 |
| 310 | -3.6 |
| 370 | -0.6 |
| 710 | -9.1 |
| 1090 | -7.0 |
| 1730 | -12.0 |
| 2510 | -16.9 |

Table B.2.1-4 Extended Typical Urban model (ETU)

|  |  |
| --- | --- |
| Excess tap delay [ns] | Relative power  [dB] |
| 0 | -1.0 |
| 50 | -1.0 |
| 120 | -1.0 |
| 200 | 0.0 |
| 230 | 0.0 |
| 500 | 0.0 |
| 1600 | -3.0 |
| 2300 | -5.0 |
| 5000 | -7.0 |

另外各天线的相关性（low,medium,high）在协议中也给出定义。该系数也将考虑进MIMO信道的建模。以low level为例，相关性矩阵就是单位矩阵。

Table B.2.3.2-4: MIMO correlation matrices for low correlation

|  |  |
| --- | --- |
| 1x2 case |  |
| 1x4 case |  |
| 2x1 case |  |
| 2x2 case |  |
| 2x4 case |  |
| 4x2 case |  |
| 4x4 case |  |

## 1.3 定点仿真平台开发

该过程最终输出两个文档，一个是定点仿真设计文档，一个定点仿真性能文档。

定点仿真设计文档是针对浮点仿真设计文档中接收机的算法部分各个步骤的量化定标。在初期我们不考虑RF模块的影响，定点仿真链路如下：



发送端保留跟浮点仿真设计文档一样，接收端在过滤波降采样后对输出信号进行动态范围的量化（3**bit~15bit**），对每一种bit输入进行各级模块的定标。在这个过程中可以采用一种简单做法，对每一级(功能模块)只做输入输出的定标，中间先保持浮点，最终确定动态范围内的最佳接收bit，最后设计数字AGC调整输出信号的功率，保持在该最佳接收比特范围。因为之前我们并没有对各级模块的内部进行定标，当确定完最佳接收比特后，对各级模块的中间步骤做定点化，不断调整最终要求被测模块的定点性能（其他模块浮点）与全浮点的性能基本没有差距。

定点仿真性能文档是总结接收机的定点性能，以浮点仿真性能文档做参照，仿真所有相应条件下的定点性能，与浮点性能作对比，性能不应超过0.5db。

## 1.4 实现开发和测试验证

1. 开发

按照芯片总体设计架构,对各个模块进行软件/硬件实现。

2. 测试

实现开发过后要进行功能测试和系统测试。

a. 功能测试:

功能测试指的是单个模块的验证,参照定点仿真平台产生足够完备的测试用例，与实现做统一性对比。该过程中测试用例的定义和结果由仿真人员提供，所有输入的条件都应该覆盖，最终会有两个输出指标。

1.所有测试用例都要能通过。  
 2.模块中语句的覆盖率要达到一个既定的标准,一般80%，有专门的软件。

测试用例可以通过脚本产生。

b. 系统测试:

系统测试指的是一整个链路的性能测试，在对接的情况下，先测试直连，再测实际信道，实际信道过信道模拟仪。

直连：

Tx

Rx

网口

PC

流量统计

Tx

Rx

网口

PC

流量统计

信道模拟仪