

BC26-OpenCPU

硬件设计手册

LPWA 模块系列

版本：BC26-OpenCPU_硬件设计手册_V1.3

日期：2019-03-15

状态：受控文件

上海移远通信技术股份有限公司始终以为客户提供最及时、最全面的服务为宗旨。如需任何帮助，请随时联系我司上海总部，联系方式如下：

上海移远通信技术股份有限公司

上海市徐汇区虹梅路 1801 号宏业大厦 7 楼 邮编：200233

电话：+86 21 51086236 邮箱：info@quectel.com

或联系我司当地办事处，详情请登录：

<http://www.quectel.com/cn/support/sales.htm>

如需技术支持或反馈我司技术文档中的问题，可随时登陆如下网址：

<http://www.quectel.com/cn/support/technical.htm>

或发送邮件至：support@quectel.com

前言

上海移远通信技术股份有限公司提供该文档内容用以支持其客户的产品设计。客户须按照文档中提供的规范、参数来设计其产品。由于客户操作不当而造成的人身伤害或财产损失，本公司不承担任何责任。在未声明前，上海移远通信技术股份有限公司有权对该文档进行更新。

版权申明

本文档版权属于上海移远通信技术股份有限公司，任何人未经我司允许而复制转载该文档将承担法律责任。

版权所有 ©上海移远通信技术股份有限公司 2019，保留一切权利。

Copyright © Quectel Wireless Solutions Co., Ltd. 2019.

文档历史

修订记录

版本	日期	作者	变更表述
1.0	2018-08-21	孙鹏鹏/ 华志祥	初始版本
1.1	2019-03-01	孙鹏鹏/ 梁维	<ol style="list-style-type: none"> 1. 开放 USB 接口并增加相关描述（2.1、2.2、3.1、3.2、3.7 章节）； 2. 优化模块工作模式的描述（3.3 章节）； 3. 增加模块耗流测试条件（表 20）； 4. 更新模块的推荐钢网厚度和推荐回流焊温度范围（7.2 章节）； 5. 更新部分多路复用引脚的默认模式（表 25）。
1.2	2019-03-12	孙鹏鹏	修正引脚分配图（图 2）。
1.3	2019-03-15	孙鹏鹏	<ol style="list-style-type: none"> 1. 增加模块开机和复位时有关脉冲电流的说明； 2. 增加 ADC 电压采集范围（表 13）。

目录

文档历史	2
目录	3
表格索引	5
图片索引	6
1 引言	7
1.1. 安全须知	8
2 综述	9
2.1. 主要性能	10
2.2. 功能框图	11
2.3. 开发板	12
3 应用接口	13
3.1. 引脚分配	14
3.2. 引脚描述	14
3.3. 工作模式	19
3.4. 省电模式 (PSM)	19
3.5. 电源设计	21
3.5.1. 引脚介绍	21
3.5.2. 供电参考电路	21
3.6. 开机/关机	22
3.6.1. 开机	22
3.6.2. 关机	23
3.6.3. 复位模块	24
3.7. USB 接口	26
3.8. 串口	27
3.8.1. 主串口	27
3.8.2. Debug 串口	28
3.8.3. AUX 串口	28
3.8.4. 串口应用	29
3.9. SPI 接口	31
3.10. USIM 接口	32
3.11. ADC 接口	33
4 天线接口	34
4.1. 引脚定义	34
4.2. 工作频率	34
4.3. 射频天线参考电路	35
4.4. 射频信号线 Layout 参考指导	36
4.5. 天线要求	38
4.6. RF 输出功率	38
4.7. RF 接收灵敏度	39

5	电气性能和可靠性	41
5.1.	工作和存储温度	41
5.2.	耗流	41
5.3.	静电防护	42
6	机械尺寸	44
6.1.	模块机械尺寸	44
6.2.	推荐封装	46
6.3.	模块俯视图/底视图	47
7	存储、生产和包装	48
7.1.	存储	48
7.2.	生产焊接	49
7.3.	包装	50
8	附录 A 参考文档及术语缩写	52
9	附录 B 复用引脚及其功能	55

表格索引

表 1: BC26-OPENCPU 支持的频段.....	9
表 2: 模块主要性能	10
表 3: I/O 参数定义.....	15
表 4: 引脚描述	15
表 5: 工作模式	19
表 6: 电源引脚	21
表 7: PWRKEY 引脚.....	22
表 8: 复位引脚	24
表 9: USB 接口引脚定义.....	26
表 10: 串口引脚定义	27
表 11: SPI 接口引脚定义.....	31
表 12: USIM 接口引脚定义	32
表 13: ADC 接口引脚定义	33
表 14: RF 天线引脚定义	34
表 15: 模块工作频率	34
表 16: 天线插入损耗要求.....	38
表 17: 天线参数要求	38
表 18: RF 传导功率.....	38
表 19: RF 重传灵敏度	39
表 20: 工作和存储温度范围	41
表 21: ESD 性能参数（温度：25 °C，湿度：45 %）	43
表 22: 推荐的炉温测试控制要求	49
表 23: 参考文档	52
表 24: 术语缩写	52
表 25: 多路复用引脚及其功能.....	55

图片索引

图 1: BC26-OPENCPU 功能框图	12
图 2: 引脚分配图	14
图 3: 模块工作模式示意图	19
图 4: 功耗参考示意图	20
图 5: PSM 唤醒时序	20
图 6: VBAT 输入端参考电路	22
图 7: 开集驱动开机参考电路	22
图 8: 按键开机参考电路	23
图 9: 开机时序	23
图 10: 关机时序 (AT 命令关机)	24
图 11: 关机时序 (断开 VBAT 关机)	24
图 12: 开集驱动参考复位电路	25
图 13: 按键复位参考电路	25
图 14: 复位时序	25
图 15: USB 接口参考设计	26
图 16: 主串口连接方式示意图	28
图 17: DEBUG 串口参考设计	28
图 18: AUX 串口参考设计	29
图 19: 电平转换参考电路 (电平转换芯片)	29
图 20: 电平转换参考电路 (晶体管)	30
图 21: RS-232 接口匹配示意图	30
图 22: SPI 接口电平转换参考电路	31
图 23: 6-PIN 外部 USIM 卡座参考电路图	32
图 24: 射频天线参考电路	35
图 25: 两层 PCB 板微带线结构	36
图 26: 两层 PCB 板共面波导结构	36
图 27: 四层 PCB 板共面波导结构 (参考地为第三层)	37
图 28: 四层 PCB 板共面波导结构 (参考地为第四层)	37
图 29: 顶部和侧面尺寸图 (单位: MM)	44
图 30: 模块底视尺寸图 (BOTTOM 视图)	45
图 31: 推荐封装 (单位: MM)	46
图 32: 模块俯视图	47
图 33: 模块底视图	47
图 34: 回流焊温度曲线	49
图 35: 卷带尺寸 (单位: 毫米)	50
图 36: 卷盘尺寸 (单位: 毫米)	51

1 引言

本文档定义了 BC26-OpenCPU 模块及其与客户应用连接的空中接口和硬件接口。

本文档可以帮助客户快速了解 BC26-OpenCPU 模块的硬件接口规范、电气特性、机械规范以及其他相关信息。通过此文档的帮助，结合移远通信的应用手册和用户指导书，客户可以快速应用 BC26-OpenCPU 模块于无线应用。

1.1. 安全须知

通过遵循以下安全原则，可确保个人安全并有助于保护产品和工作环境免遭潜在损坏。产品制造商需要将如下的安全须知传达给终端用户，并将所述安全须知体现在终端产品的用户手册中。移远通信不会对用户因未遵守这些安全规则或错误使用产品而产生的后果承担任何责任。



道路行驶，安全第一！开车时请勿使用手持移动终端设备，即使其有免提功能。请先停车，再打电话！



登机前请关闭移动终端设备。在飞机上禁止开启移动终端的无线功能，以防止对飞机通讯系统的干扰。忽略该提示项可能会影响飞行安全，甚至触犯法律。



在医院或健康看护场所，请注意是否有移动终端设备使用限制。射频干扰可能会导致医疗设备运行失常，因此可能需要关闭移动终端设备。



移动终端设备并不保障在任何情况下都能进行有效连接，例如在设备欠费或(U)SIM卡无效时。在紧急情况下遇到上述情况时，请使用紧急呼叫功能，同时请保证设备开机并且位于信号强度足够的区域。



移动终端设备在开机时会接收和发射射频信号。当靠近电视、收音机、电脑或者其他电子设备时都会产生射频干扰。



请将移动终端设备远离易燃气体。当靠近加油站、油库、化工厂或爆炸作业场所时，请关闭移动终端设备。在任何有潜在爆炸危险的场所操作电子设备都有安全隐患。

2 综述

OpenCPU 是一种将模块作为主处理器的解决方案。随着通信技术的发展和市场需求的变化，越来越多的客户已经意识到 OpenCPU 解决方案的优势。特别是它在降低产品成本上的优势，使其备受行业用户的青睐。采用 OpenCPU 解决方案，可以简化用户对无线应用的开发流程，精简硬件结构设计，从而降低产品成本。OpenCPU 方案的主要特点如下：

- 快捷开发嵌入式应用，缩短产品开发周期
- 无需外部处理器、存储器及离散和相关的设计费用
- 缩小终端产品的实际尺寸
- 降低产品功耗
- 通过 DFOTA 远程升级固件和 APP Bin
- 防拷贝技术增强产品的安全性
- 改善产品的市场性价比，提升产品竞争力

BC26-OpenCPU 是一款高性能、低功耗的 NB-IoT 系列模块。通过 NB-IoT 无线电通信协议（3GPP Rel.13 和 3GPP Rel.14*），BC26-OpenCPU 模块可与网络运营商的基础设备建立通信。

BC26-OpenCPU 模块支持的频段如下表所示：

表 1：BC26-OpenCPU 支持的频段

网络制式	频段
H-FDD	B1/B2*/B3/B5/B8/B12*/B13*/B17*/B18*/B19*/B20/B25*/B26*/B28*/B66*

BC26-OpenCPU 模块采用 LCC 贴片封装，并具有 17.7mm × 15.8mm × 2.0mm 的超小尺寸，能最大限度地满足终端设备对小尺寸模块产品的需求，并为客户提供可靠的连接方式。

BC26 提供丰富的外部接口（串口/USB/SPI/ADC 等）和协议栈（UDP/TCP/LwM2M 等），同时也支持中国移动 OneNET、中国电信 IoT、华为 OceanConnect 以及阿里云物联网云平台，使其成为 IoT 应用领域的理想选择，常被用于无线抄表、共享单车、智能停车、智慧城市、安防、资产追踪、智能家电、可穿戴设备、农业和环境监测以及其它诸多行业，以提供完善的短信*和数据传输服务。

该模块完全符合欧盟 RoHS 标准。

备注

“*” 表示正在开发中。

2.1. 主要性能

下表详细描述了 BC26-OpenCPU 模块的主要性能。

表 2：模块主要性能

参数	说明
供电	<ul style="list-style-type: none"> ● 供电电压范围：2.1V ~ 3.63V ● 典型供电电压：3.3V
省电	<ul style="list-style-type: none"> ● PSM 下典型耗流：3.5μA
频段	LTE Cat NB1: <ul style="list-style-type: none"> ● B1/B2*/B3/B5/B8/B12*/B13*/B17*/B18*/B19*/B20/B25*/B26*/B28*/B66*
发射功率	<ul style="list-style-type: none"> ● 23dBm±2dB
USIM 接口	<ul style="list-style-type: none"> ● 支持 1.8V USIM 卡
USB 接口	<ul style="list-style-type: none"> ● 符合 USB 1.1 规范，数据传输速率最大到 12Mbps ● 用于软件调试和软件升级 ● USB 虚拟串口驱动：支持 Windows /Linux 下各种操作系统的 USB 驱动
串口	主串口： <ul style="list-style-type: none"> ● 用于 AT 命令传送和数据传输 ● 模块开机后默认处于自适应波特率模式（支持 115200bps 以下波特率的自适应同步）；MCU 需要连续发送 AT 命令和模块进行波特率同步，返回 OK 后表示同步成功；休眠唤醒后模块会直接使用开机后同步成功的波特率，无需重新同步。 ● 也可用于本地软件升级；默认支持 921600bps 波特率 Debug 串口： <ul style="list-style-type: none"> ● 用于软件调试，获取底层日志 ● 默认波特率：115200bps AUX 串口： <ul style="list-style-type: none"> ● 可用于输出调试信息，并支持硬件流控* ● 默认波特率：115200bps
网络协议特性	<ul style="list-style-type: none"> ● UDP/TCP/LwM2M/SNTP/MQTT/PPP*/TLS*/DTLS*/HTTP*/HTTPS*
物联网云平台	<ul style="list-style-type: none"> ● 中国移动 OneNET ● 中国电信 IoT

	<ul style="list-style-type: none"> ● 华为 OceanConnect ● 阿里云
短信*	<ul style="list-style-type: none"> ● Text 和 PDU 模式
数据传输特性	<ul style="list-style-type: none"> ● Single-tone: 25.5kbps (下行), 16.7kbps (上行) ● Multi-tone: 25.5kbps (下行), 62.5kbps (上行)
AT 命令	<ul style="list-style-type: none"> ● 3GPP TS 27.005 和 3GPP TS 27.007 定义的命令 (3GPP Rel.13/Rel.14*), 以及移远通信新增的 AT 命令
固件升级	<ul style="list-style-type: none"> ● 通过主串口或 DFOTA 升级
RTC	<ul style="list-style-type: none"> ● 支持
物理特征	<ul style="list-style-type: none"> ● 尺寸: (17.7±0.15)mm × (15.8±0.15)mm × (2.0±0.2)mm ● 重量: 1.2g±0.2g
温度范围	<ul style="list-style-type: none"> ● 正常工作温度: -35°C ~ +75°C ¹⁾ ● 扩展工作温度: -40°C ~ +85°C ²⁾ ● 存储温度: -40°C ~ +90°C
天线接口	<ul style="list-style-type: none"> ● 50Ω 特征阻抗
RoHS	<ul style="list-style-type: none"> ● 所有器件完全符合 EU RoHS 标准

备注

- 1) 表示当模块工作在此温度范围时, 模块的相关性能满足 3GPP 标准要求。
- 2) 表示当模块工作在此温度范围时, 模块仍能保持正常工作状态, 具备短信*、数据传输等功能; 不会出现不可恢复的故障; 射频频谱、网络基本不受影响。仅个别指标如输出功率等参数的值可能会超出 3GPP 标准的范围。当温度返回至正常工作温度范围时, 模块的各项指标仍符合 3GPP 标准。
3. “*” 表示正在开发中。

2.2. 功能框图

下图为 BC26-OpenCPU 功能框图, 阐述了如下主要功能:

- 射频部分
- 基带部分
- 电源管理
- 外围接口

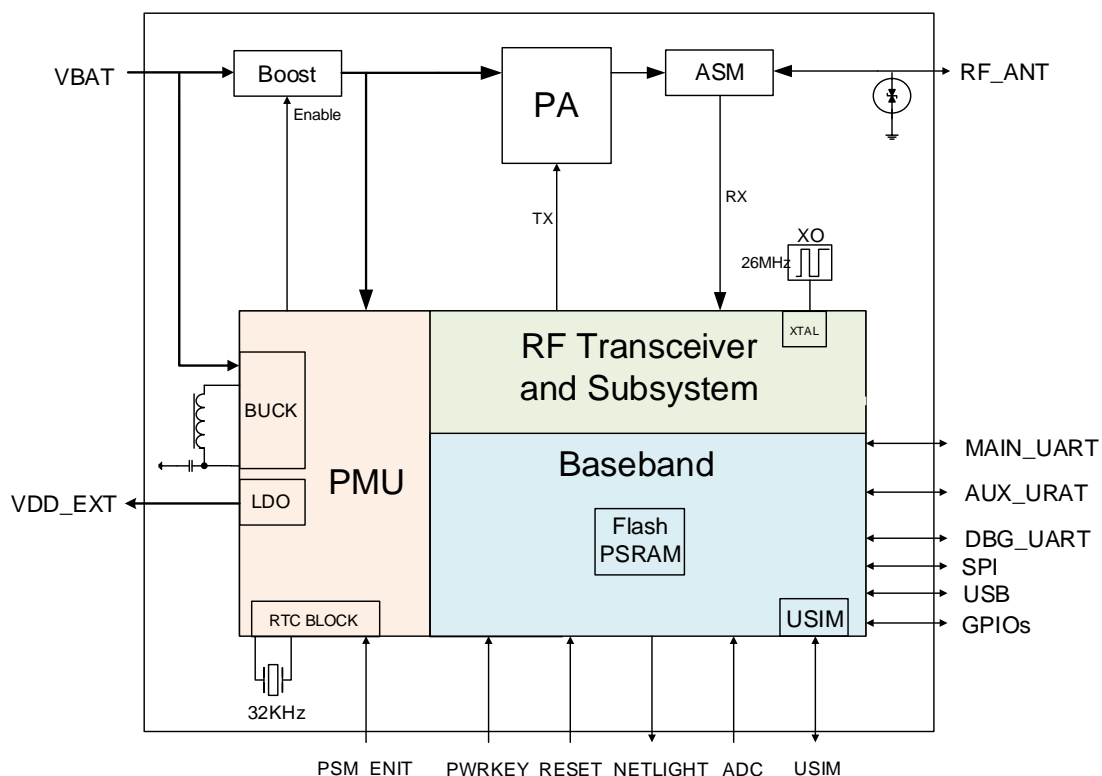


图 1: BC26-OpenCPU 功能框图

备注

“*” 表示正在开发中。

2.3. 开发板

移远通信提供一整套开发板，以方便 BC26-OpenCPU 模块的测试和使用。所述开发板工具包括 TE-B 板、USB 线、天线和其他外设。更多详情，请参考文档 [1]。

3 应用接口

BC26-OpenCPU 模块共有 58 个引脚，其中 44 个为 LCC 引脚，其余 14 个为 LGA 引脚。后续章节详细阐述了模块的如下功能和接口：

- PSM
- 电源
- PWRKEY
- RESET
- USB 接口
- 串口
- SPI 接口
- USIM 接口
- ADC 接口

3.1. 引脚分配

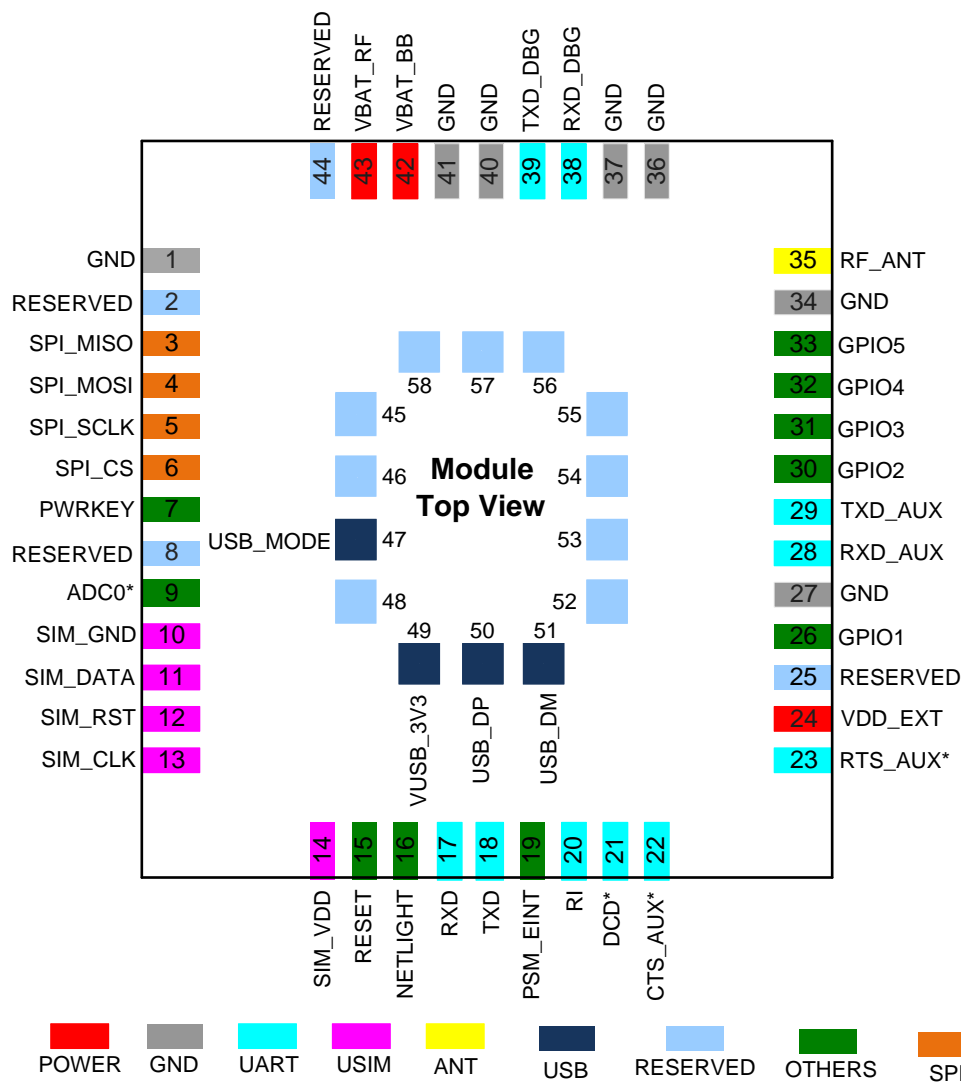


图 2：引脚分配图

备注

1.

所有预留的引脚请悬空。
2.

“*” 表示正在开发中。

3.2. 引脚描述

下表详细描述了 BC26-OpenCPU 模块的引脚定义。

表 3: I/O 参数定义

类型	描述
AI	模拟输入
AO	模拟输出
DI	数字输入
DO	数字输出
IO	双向端口
PI	电源输入
PO	电源输出

表 4: 引脚描述

电源					
引脚名	引脚号	I/O	描述	DC 特性	备注
VBAT_BB	42	PI	模块基带电源	Vmax=3.63V Vmin=2.1V Vnorm=3.3V	
VBAT_RF	43	PI	模块射频电源	Vmax=3.63V Vmin=2.1V Vnorm=3.3V	
VDD_EXT	24	PO	1.8V 输出电源	Vnorm=1.8V	PSM 模式下无电压输出。 可为模块的上拉电路供电；不建议用于外部电路供电。
GND	1, 27, 34, 36, 37, 40, 41		GND		
开机键接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
PWRKEY	7	DI	拉低 PWRKEY 使模块开机	V _{IL} max=0.3*VBAT V _{IH} min=0.7*VBAT	

复位接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
RESET	15	DI	复位模块		低电平有效。
PSM_EINT 接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
PSM_EINT	19	DI	外部中断引脚。 从 PSM 唤醒模块。		
网络状态指示					
引脚名	引脚号	I/O	描述	DC 特性	备注
NETLIGHT	16	DO	网络状态指示		
ADC 接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
ADC0	9	AI	通用模数转换接口	采集的电压范围： 0V~1.4V	
主串口					
引脚名	引脚号	I/O	描述	DC 特性	备注
RXD	17	DI	接收数据		1.8V 电压域。
TXD	18	DO	发送数据		
Debug 串口					
引脚名	引脚号	I/O	描述	DC 特性	备注
RXD_DBG	38	DI	接收数据		1.8V 电压域。
TXD_DBG	39	DO	发送数据		
AUX 串口					
引脚名	引脚号	I/O	描述	DC 特性	备注
RXD_AUX	28	DI	接收数据		1.8V 电压域。
TXD_AUX	29	DO	发送数据		1.8V 电压域。

CTS_AUX*	22	DO	清除发送		1.8V 电压域。
RTS_AUX*	23	DI	DTE 请求发送数据		1.8V 电压域。
DCD*	21	DO	输出载波检测		1.8V 电压域。
振铃信号					
引脚名	引脚号	I/O	描述	DC 特性	备注
RI	20	DO	振铃指示输出		1.8V 电压域。
USIM 接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
SIM_VDD	14	DO	USIM 卡电源	Vnorm=1.8V	
SIM_RST	12	DO	USIM 卡复位信号	V _{OL} max=0.15×SIM_VDD V _{OH} min=0.85×SIM_VDD	
SIM_DATA	11	IO	USIM 卡数据信号	V _{IL} max=0.25×SIM_VDD V _{IH} min=0.75×SIM_VDD V _{OL} max=0.15×SIM_VDD V _{OH} min=0.85×SIM_VDD	
SIM_CLK	13	DO	USIM 卡时钟信号	V _{OL} max=0.15×SIM_VDD V _{OH} min=0.85×SIM_VDD	
SIM_GND	10	GND	USIM 卡专用地		
天线接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
RF_ANT	35	IO	RF 天线接口		50Ω 特性阻抗。
GPIO 接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
GPIO1	26	IO	通用输入输出接口		1.8V 电压域。
GPIO2	30	IO	通用输入输出接口		1.8V 电压域。
GPIO3	31	IO	通用输入输出接口		1.8V 电压域。
GPIO4	32	IO	通用输入输出接口		1.8V 电压域。

GPIO5	33	IO	通用输入输出接口		1.8V 电压域。
SPI 接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
SPI_MISO	3	DI	主机输入从机输出信号		1.8V 电压域。
SPI_MOSI	4	DO	主机输出从机输入信号		
SPI_SCLK	5	DO	串行时钟信号		
SPI_CS	6	DO	片选信号		
USB 接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
USB_MODE	47	DI	拉低该引脚方可实现 USB 下载功能		符合 USB 1.1 规范；要求 90Ω 差分阻抗。
VUSB_3V3	49	PI	USB 供电电源	Vnorm=3.3V	
USB_DP	50	IO	USB 差分数据正信号		
USB_DM	51	IO	USB 差分数据负信号		
预留引脚					
引脚名	引脚号	I/O	描述	DC 特性	备注
RESERVED	2, 8, 25, 44~46, 48, 52~58				保持悬空。

备注

“*” 表示正在开发中。

BC26-OpenCPU 共提供了 18 个 GPIO 接口。为减少引脚数量，有些 GPIO 口被复用为其他功能；当这些引脚的默认功能不使用时，便可以配置成 GPIO。有关复用引脚的详细信息，请参阅附录 B。

3.3. 工作模式

下表简要地叙述了模块的三种工作模式。

表 5：工作模式

模式	工作状态描述
正常工作模式	Connected 连接状态：模块处于 Active （工作）模式，所有功能正常可用，可以进行数据发送和接收；模块在此模式下可切换到 Idle 模式或 PSM 模式。
	Idle 空闲状态：模块处于 Light Sleep （轻休眠）模式，网络处于 DRX/eDRX 状态，寻呼窗口内可接收寻呼。模块在此模式下可切换至 Connected 或 PSM 模式。
	PSM 省电状态：模块处于 Deep Sleep （深睡眠）模式， CPU 掉电，内部只有 RTC 工作；网络处于非连接状态，无法接收下行数据；模块在此模式下可切换至 Connected 模式。

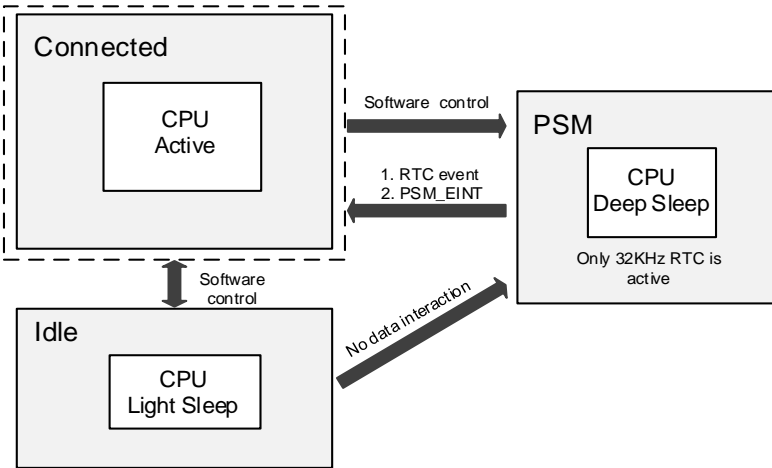


图 3：模块工作模式示意图

3.4. 省电模式（PSM）

模块在 PSM 下耗流极低（典型耗流：3.5μA）。PSM 的主要目的是降低模块功耗，延长电池的供电时间。下图为模块在不同模式下的功耗示意图。

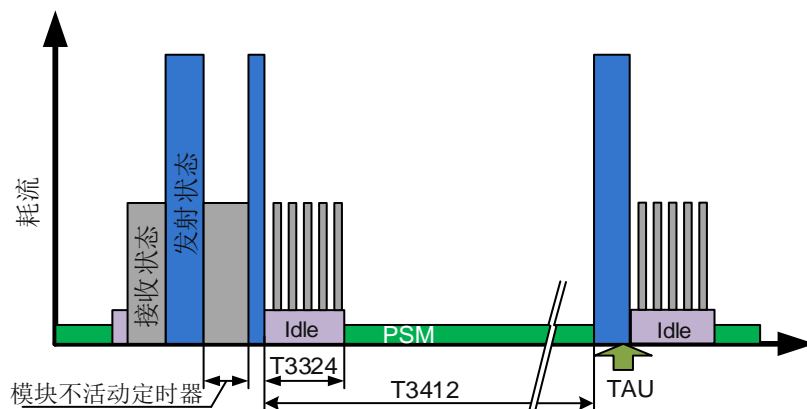


图 4：功耗参考示意图

模块进入 PSM 的过程如下：模块在与网络端建立连接或跟踪区更新（TAU）时，网络会下发 T3324 和 T3412 定时器配置到模块，UE 在进入 Idle 状态后会启动 T3324 和 T3412 定时器。当 T3324 定时器超时后，模块进入 PSM。

模块在针对紧急业务进行连网或初始化 PDN（公共数据网络）时，不能申请进入 PSM。

当模块处于 PSM 模式时，将关闭连网活动，包括搜寻小区消息、小区重选等。但是 T3412 定时器（与周期性 TAU 更新相关）仍然继续工作。

如下任意一种方式可使模块从 PSM 退出：

- T3412 定时器超时后，模块将自动退出 PSM。
- 当模块处于 PSM 模式时，给 PSM_EINT 一个下降沿可将模块从 PSM 唤醒，时序图如下所示。

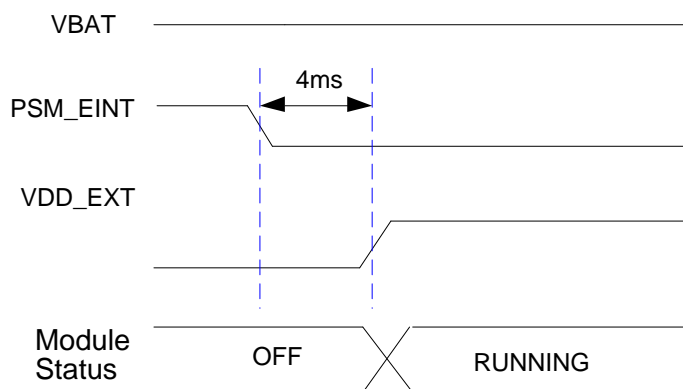


图 5：PSM 唤醒时序

备注

采用中断唤醒的方式时，仅 PSM_EINT 可将模块从 PSM 唤醒，普通 GPIO 中断无法唤醒模块。

3.5. 电源设计

3.5.1. 引脚介绍

BC26-OpenCPU 有 2 个 VBAT 引脚用于连接外部电源。

如下表格描述了模块的 VBAT 引脚和地引脚。

表 6：电源引脚

引脚名	引脚号	描述	最小值	典型值	最大值	单位
VBAT_BB	42	模块基带电源	2.1	3.3	3.63	V
VBAT_RF	43	模块射频电源	2.1	3.3	3.63	V
GND	1, 27, 34, 36, 37, 40, 41	GND				

3.5.2. 供电参考电路

模块的电源设计对其性能至关重要。BC26-OpenCPU 可使用低静态电流、输出电流能力达到 0.5A 的 LDO 作为供电电源，也支持 Li-MnO₂/2S 电池供电；其电源输入电压范围为 2.1V~3.63V。模块在数传工作中，必须确保电源跌落不低于模块最低工作电压 2.1V，否则模块会异常。

为了确保更好的电源供电性能，在靠近模块 VBAT 输入端，建议并联一个低 ESR(ESR=0.7Ω)的 100uF 的钽电容，以及 100nF、100pF 和 22pF 滤波电容；同时建议在靠近 VBAT 输入端增加一个 TVS 管以提高模块的浪涌和 ESD 承受能力。原则上，若 VBAT 走线越长，则要求线宽越宽。VBAT 输入端参考电路如下图所示。

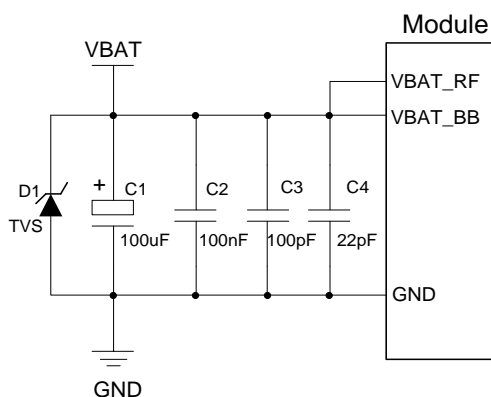


图 6: VBAT 输入端参考电路

备注

模块在开机和复位时会出现约 200us、700mA 左右的脉冲电流，增加大电容可以减少此脉冲电流。若电源负载能力不足，请务必在 VBAT 端放置至少 100uF 的钽电容。

3.6. 开机/关机

3.6.1. 开机

模块处于关机状态时，可以通过拉低 PWRKEY 至少 500ms 使其开机。

表 7: PWRKEY 引脚

引脚名	引脚号	描述	PWRKEY 拉低时间
PWRKEY	7	拉低 PWRKEY 使模块开机	≥500ms

推荐使用开集驱动电路来控制 PWRKEY 引脚，参考电路如下：

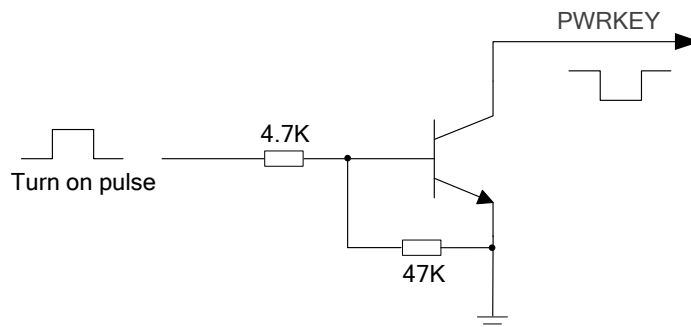


图 7: 开集驱动开机参考电路

另一种控制 PWRKEY 的方式是直接通过一个按钮开关,按钮附近需放置一个 TVS 管以用于 ESD 防护。参考电路如下图所示:

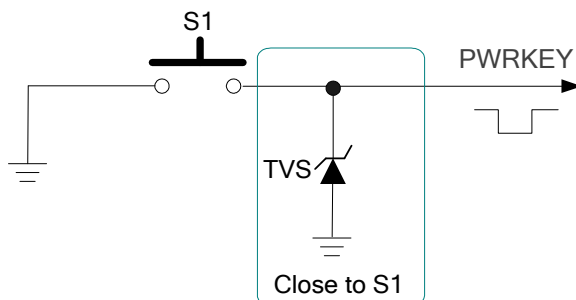


图 8: 按键开机参考电路

模块开机时序图如下所示:

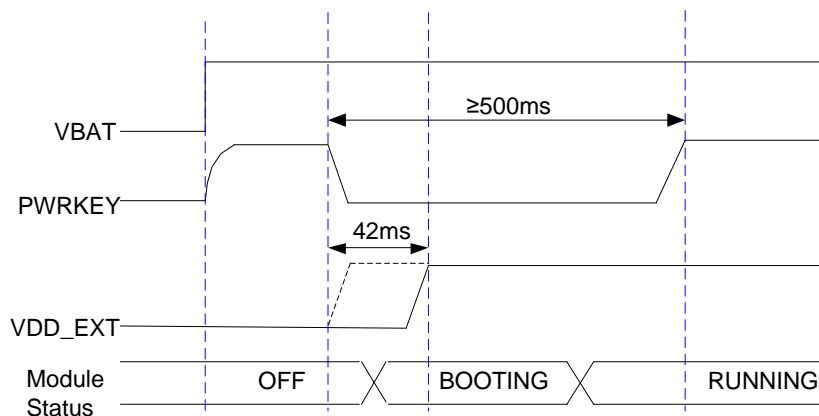


图 9: 开机时序

备注

PWRKEY 一直拉低, 模块将无法进入 PSM 模式。

3.6.2. 关机

BC26-OpenCPU 可通过如下任意一种方式实现关机:

1. 通过 **AT+QPOWD=0** 进行关机。
2. 在紧急情况下, 模块可以通过断开 VBAT 供电来实现关机。
3. 模块供电小于 2.1V 时会自动关机。

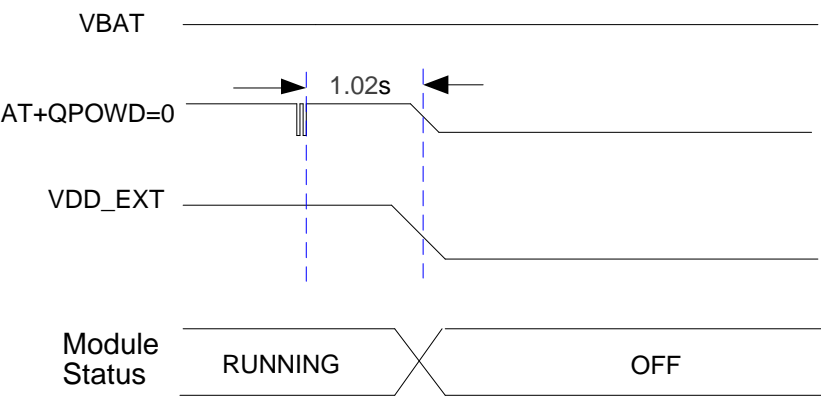


图 10: 关机时序 (AT 命令关机)

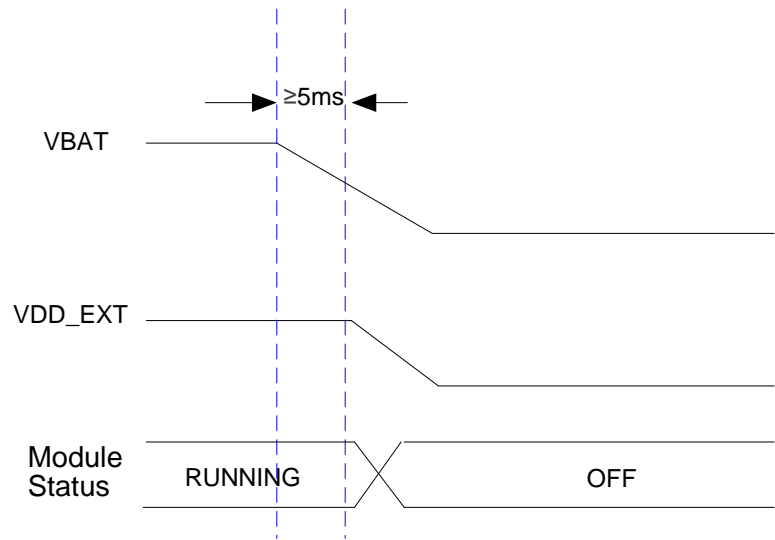


图 11: 关机时序 (断开 VBAT 关机)

3.6.3. 复位模块

通过拉低 RESET 引脚至少 50ms 可以使模块复位。

表 8: 复位引脚

引脚名称	引脚号	描述	复位引脚拉低时间
RESET	15	复位模块。 低电平复位。	≥50ms

硬件复位参考电路如下图所示。推荐使用开集驱动电路来控制 RESET 引脚，参考电路如下：

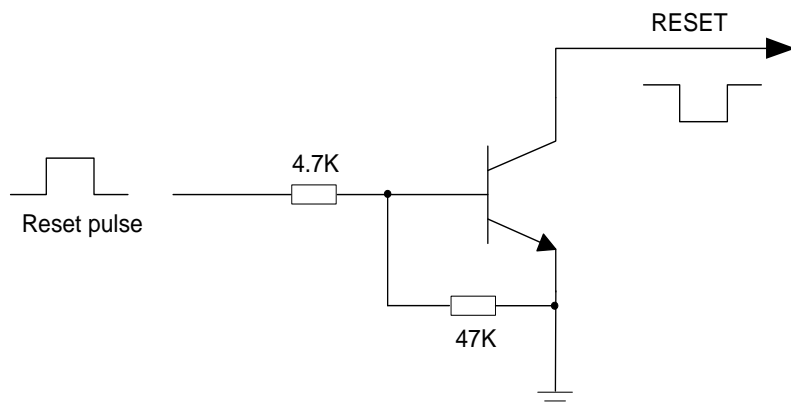


图 12: 开集驱动参考复位电路

也可以使用按键控制 RESET 引脚，参考电路如下：

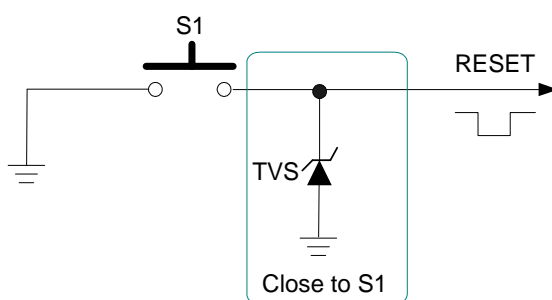


图 13: 按键复位参考电路

复位时序图如下所示：

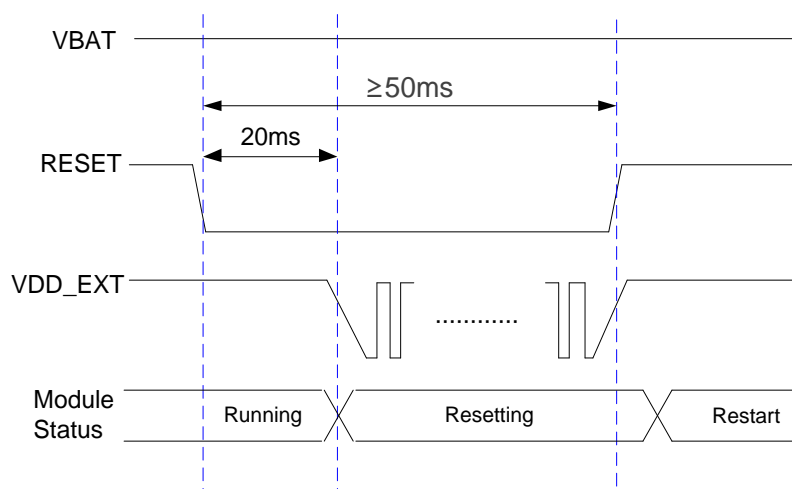


图 14: 复位时序

3.7. USB 接口

BC26 模块的 USB 接口符合 USB 1.1 规范，支持全速（12Mbps）模式。该接口可用于软件调试和软件升级。支持 Windows /Linux 下各种操作系统的 USB 驱动。

下表为 USB 接口的引脚定义：

表 9：USB 接口引脚定义

引脚名	引脚号	I/O	描述	备注
USB_MODE	47	DI	拉低该引脚方可实现 USB 下载功能	
VUSB_3V3	49	PI	USB 供电电源	Vnorm=3.3V
USB_DP	50	IO	USB 差分数据正信号	符合 USB 1.1 规范； 要求 90Ω 差分阻抗
USB_DM	51	IO	USB 差分数据负信号	

下图为 USB 接口参考设计：

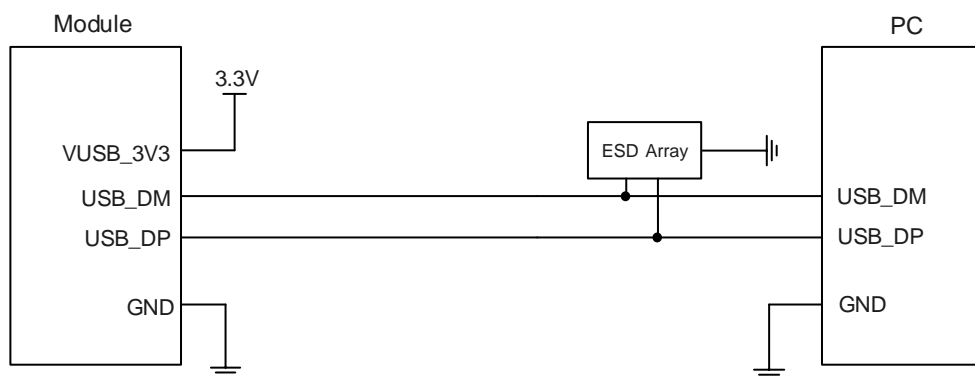


图 15：USB 接口参考设计

在 USB 接口的电路设计中，为了确保 USB 的性能，在电路设计中建议遵循以下原则：

- USB 走线周围需要包地处理，走 90Ω 的阻抗差分线。
- USB 走线远离电源、RF 及其他敏感信号，建议走内层差分走线且上下左右立体包地。
- USB 数据线上的 ESD 器件选型需特别注意，其寄生电容应不超过 3pF。
- USB 的 ESD 器件应尽量靠近 USB 接口放置。

备注

1. 使用 USB 下载功能时，需拉低 USB_MODE。
2. 通过 USB 接口抓取 Log 时，模块将无法进入 PSM 模式。
3. 使用模块的 USB 功能时，需提供外部 3.3V 电源。

3.8. 串口

模块设有三个串口：主串口、Debug 串口和 AUX 串口。模块作为 DCE (Data Communication Equipment)，并按照传统的 DCE-DTE (Data Terminal Equipment)方式连接。

表 10：串口引脚定义

接口	引脚名称	引脚号	描述	备注
主串口	RXD	17	从 DTE 的 TXD 端接收数据	1.8V 电压域
	TXD	18	发送数据到 DTE 的 RXD 端	
Debug 串口	RXD_DBG	38	从 DTE 的 TXD 端接收数据	
	TXD_DBG	39	发送数据到 DTE 的 RXD 端	
AUX 串口	RXD_AUX	28	从 DTE 的 TXD 端接收数据	
	TXD_AUX	29	发送数据到 DTE 的 RXD 端	
	CTS_AUX*	22	清除发送，连接到 DTE 的 CTS	
	RTS_AUX*	23	请求发送数据，连接到 DTE 的 RTS	
	DCD*	21	输出载波检测	
振铃信号	RI	20	振铃提示	

备注

“*” 表示正在开发中。

3.8.1. 主串口

主串口可用于 AT 命令传送、数据传输和软件升级。

- 模块开机后默认处于自适应波特率模式（支持 115200bps 以下波特率的自适应同步）；MCU 需要连续发送 **AT** 命令和模块进行波特率同步，返回 **OK** 后代表同步成功；休眠唤醒后模块会直接使用开机后同步成功的波特率，无需重新同步。
- 用于本地软件升级时，默认支持 921600bps 波特率。

下图显示了 DCE 和 DTE 之间的连接示意图：

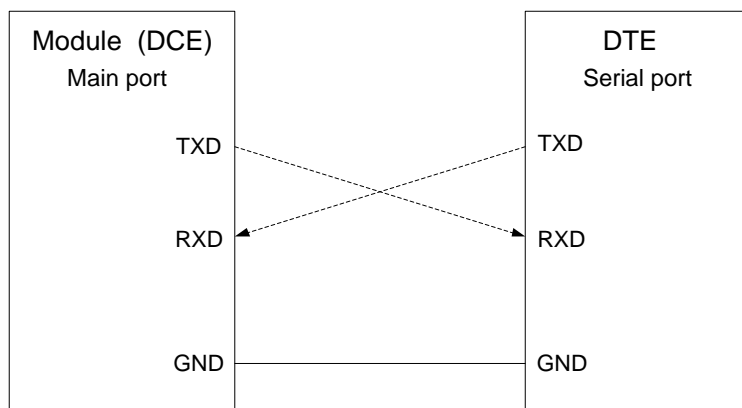


图 16: 主串口连接方式示意图

3.8.2. Debug 串口

配合调试工具，客户可通过 Debug 串口来查看底层日志信息，以进行软件调试。其默认波特率为 115200bps。如下为调试串口的参考设计：

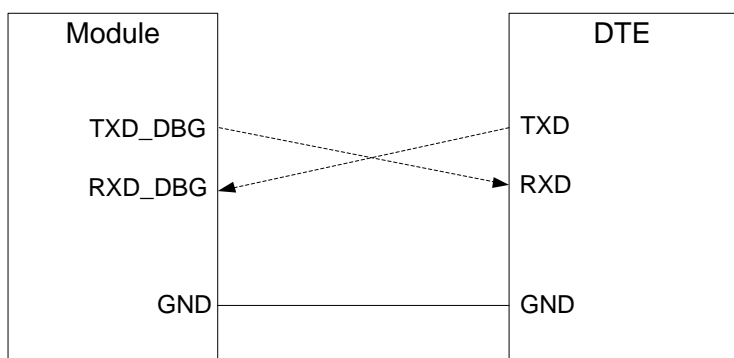


图 17: Debug 串口参考设计

3.8.3. AUX 串口

AUX 串口可作为普通 UART 口与 DTE 通信，也可用于输出调试信息并支持硬件流控*；其默认波特率为 115200bps。AUX 串口的参考设计如下所示：

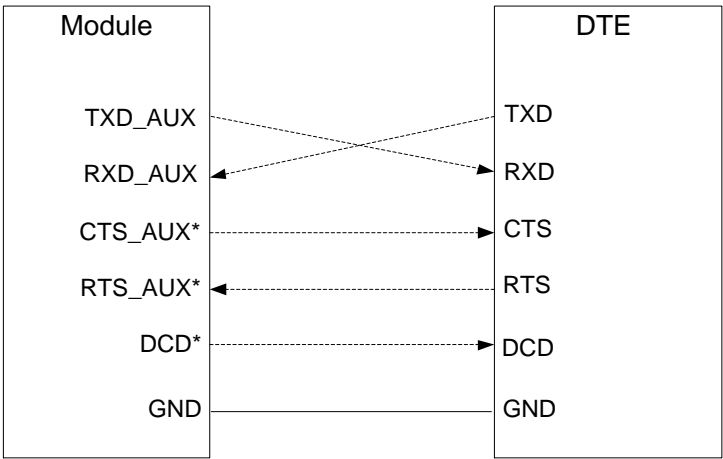


图 18: AUX 串口参考设计

备注

“*” 表示正在开发中。

3.8.4. 串口应用

该模块的串口电压域为 1.8V。若客户应用系统的电压域为 3.3V，则需在模块和客户应用系统的串口连接中增加电平转换器。建议使用德州仪器（更多信息请访问 <http://www.ti.com>）的 TXS0108EPWR。下图为使用电平转换芯片的参考电路设计：

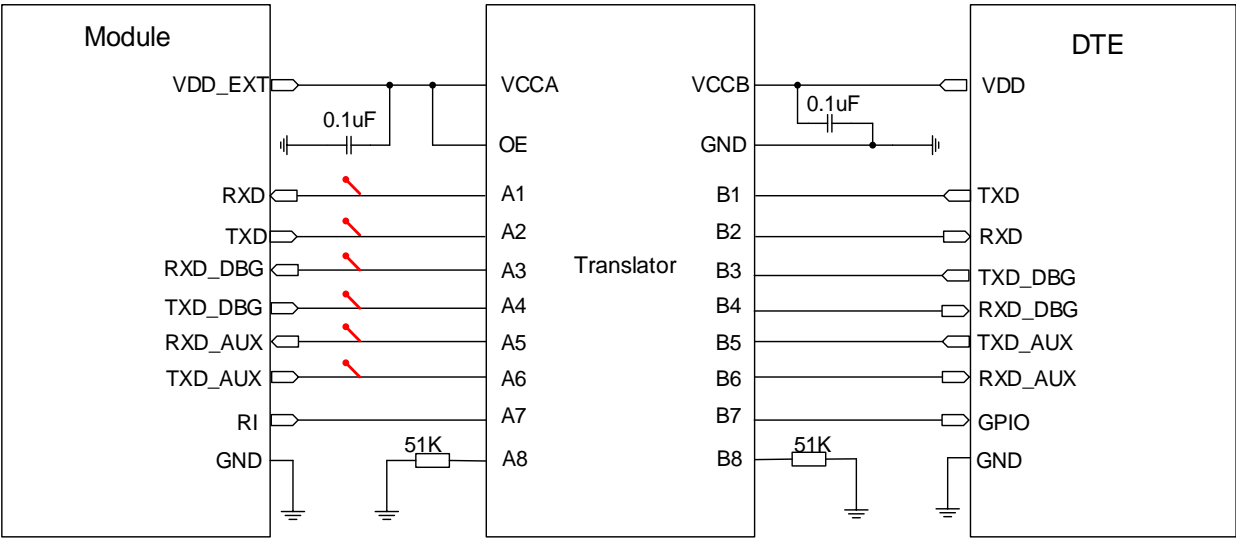


图 19: 电平转换参考电路（电平转换芯片）

另一种电平转换电路如下图所示。如下虚线部分的输入和输出电路设计可参考实线部分，但需注意连接方向。

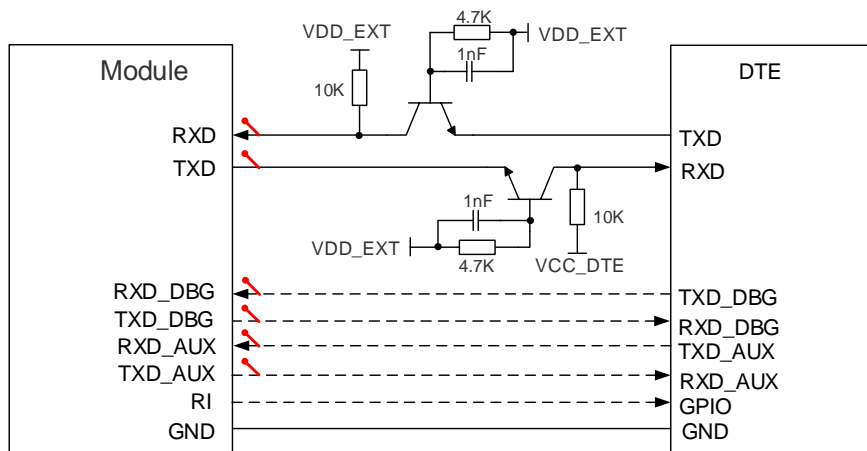


图 20: 电平转换参考电路 (晶体管)

下图是标准 RS-232 接口和模块之间的连接示意图。客户需要确保电平转换芯片连接到模块的 I/O 电压为 1.8V。

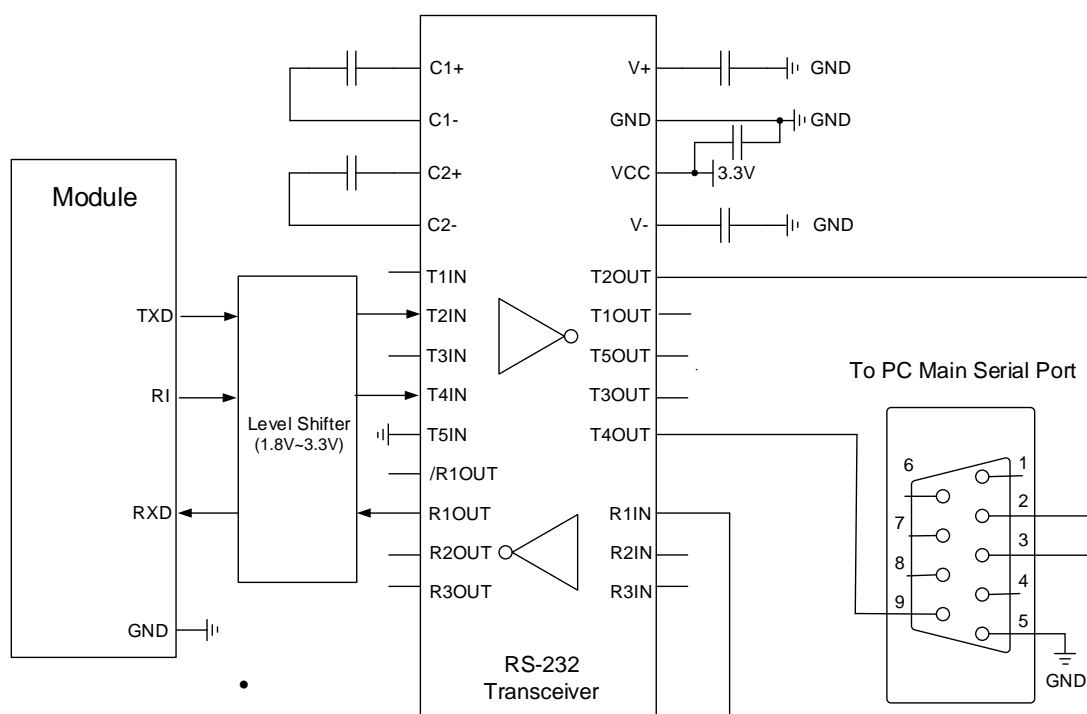



图 21: RS-232 接口匹配示意图

请访问供应商网站选择合适的 RS-232 电平转换芯片，如 <http://www.maximintegrated.com> 和 <http://www.exar.com>。

备注

- 1. 晶体管电平转换方案，不适合超过 460Kbps 的波特率应用。
- 2. 电平转换参考电路中，DCD*、CTS_AUX*与 TXD_AUX 的电路设计类似，RTS_AUX*与 RXD_AUX 的电路设计类似。
- 3. “” 表示串口的测试点。建议保留 VBAT 和 PWRKEY 的测试点以在必要时方便进行固件升级和调试。
- 4. “*” 表示正在开发中。

3.9. SPI 接口

BC26-OpenCPU 提供一个 SPI 接口（模块做主机），下表列出了 SPI 接口的引脚定义：

表 11：SPI 接口引脚定义

引脚名称	引脚号	I/O	描述	备注
SPI_MISO	3	DI	主机输入从机输出信号	1.8V 电压域
SPI_MOSI	4	DO	主机输出从机输入信号	
SPI_SCLK	5	DO	串行时钟信号	
SPI_CS	6	DO	片选信号	

该模块的 SPI 接口电压域为 1.8V。若客户主机系统电压域为 3.3V，则需在模块和主机之间增加电平转换器；推荐使用一个支持 SPI 数据速率的电平转换器。参考电路如下图所示：

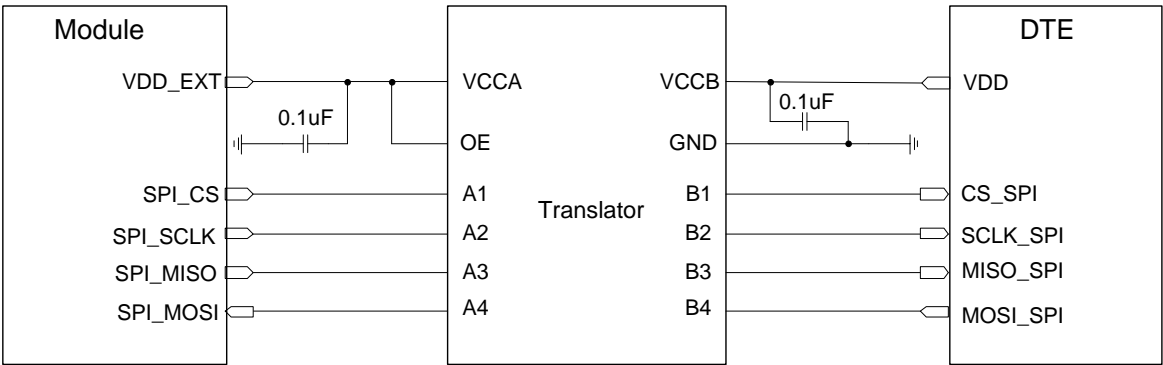


图 22：SPI 接口电平转换参考电路

3.10. USIM 接口

BC26-OpenCPU 模块的 USIM 接口符合 ISO/IEC 7816-3 规范，支持 1.8V 外部 USIM 卡。

外部 USIM 卡通过模块内部的电源供电。

表 12: USIM 接口引脚定义

引脚名称	引脚号	描述	备注
SIM_VDD	14	USIM 卡电源	电压精度：1.8V±5% 最高电源电流：约 60mA
SIM_CLK	13	USIM 卡时钟信号	
SIM_DATA	11	USIM 卡数据信号	
SIM_RST	12	USIM 卡复位信号	
SIM_GND	10	USIM 卡专用地	

下图为 6-pin 外部 USIM 卡座的参考设计：

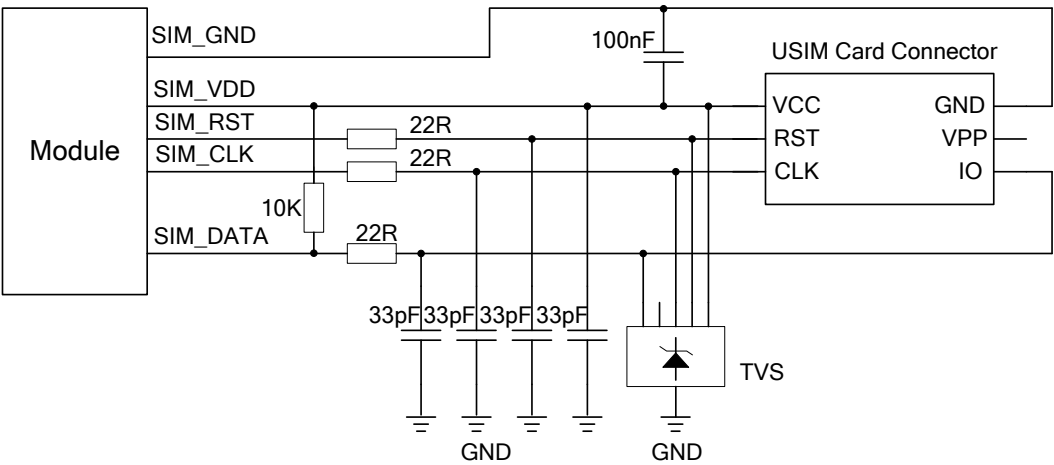


图 23: 6-pin 外部 USIM 卡座参考电路图

关于外部 USIM 卡座的选择，请访问网址 <http://www.amphenol.com> 和 <http://www.molex.com>。

在 USIM 接口的电路设计中，为确保外部 USIM 卡的良好性能并防止外部 USIM 卡被损坏，在电路设计中建议遵循以下设计原则：

- 外部 USIM 卡座靠近模块摆放，尽量保证外部 USIM 卡座信号线布线长度不超过 200mm。
- 外部 USIM 卡座信号线布线远离 RF 走线和 VBAT 电源线。
- 外部 USIM 卡座的地与模块的 SIM_GND 布线要短而粗。为保证相同的电势，需确保布线宽度不小于 0.5mm。SIM_VDD 的去耦电容不超过 1uF，且电容应靠近外部 USIM 卡座摆放。
- 为了防止 SIM_CLK 信号与 SIM_DATA 信号相互串扰，两者布线不能太靠近，并且在两条走线之间需增加地屏蔽。此外，SIM_RST 信号也需要地保护。
- 为确保良好的 ESD 防护性能，建议在外外部 USIM 卡座的引脚增加 TVS 管。选择的 TVS 管寄生电容应不大于 50pF，可以访问 <http://www.onsemi.com> 来选择合适的 TVS 器件。ESD 保护器件尽量靠近外部 USIM 卡座摆放，外部 USIM 卡座信号走线应先从外部 USIM 卡座连到 ESD 保护器件再从 ESD 保护器件连到模块。在模块和外部 USIM 卡之间需要串联 22Ω 的电阻用以抑制杂散 EMI、增强 ESD 防护。外部 USIM 卡的外围器件应尽量靠近外部 USIM 卡座摆放。
- 在 SIM_DATA、SIM_VDD、SIM_CLK 和 SIM_RST 线上并联 33pF 电容用于滤除射频干扰。

3.11. ADC 接口

模块提供一个 10 位模数转换输入接口来测量电压值。该模数转换接口需在 Active 模式下工作，Sleep 模式下需唤醒后方可工作。

表 13: ADC 接口引脚定义

引脚名称	引脚号	描述	电压采集范围
ADC0	9	通用模数转换接口	0V ~ 1.4V

4 天线接口

引脚 35 是模块的 RF 天线接口。RF 天线端口的阻抗为 50Ω。

4.1. 引脚定义

表 14: RF 天线引脚定义

引脚名称	引脚号	描述
RF_ANT	35	RF 天线接口
GND	34, 36, 37	地

4.2. 工作频率

表 15: 模块工作频率

频段	接收频率	发射频率
B1	2110MHz~2170MHz	1920MHz~1980MHz
B2*	1930MHz~1990MHz	1850MHz~1910MHz
B3	1805MHz~1880MHz	1710MHz~1785MHz
B5	869MHz~894MHz	824MHz~849MHz
B8	925MHz~960MHz	880MHz~915 MHz
B12*	729MHz~746MHz	699MHz~716MHz
B13*	746MHz~756MHz	777MHz~787MHz
B17*	734MHz~746MHz	704MHz~716MHz

B18*	860MHz~875MHz	815MHz~830MHz
B19*	875MHz~890MHz	830MHz~845MHz
B20	791MHz~821MHz	832MHz~862MHz
B25*	1930MHz~1995MHz	1850MHz~1915MHz
B26*	859MHz~894MHz	814MHz~849MHz
B28*	758MHz~803MHz	703MHz~748MHz
B66*	2110MHz~2200MHz	1710MHz~1780MHz

备注

“*” 表示正在开发中。

4.3. 射频天线参考电路

对于天线接口的外围电路设计，为了能够更好地调节射频性能，建议预留 π 型匹配电路， π 型匹配电路元件应尽量靠近天线放置，且需要根据实际情况选贴。默认情况下，C1、C2 不贴，只贴 0Ω 电阻 R1。

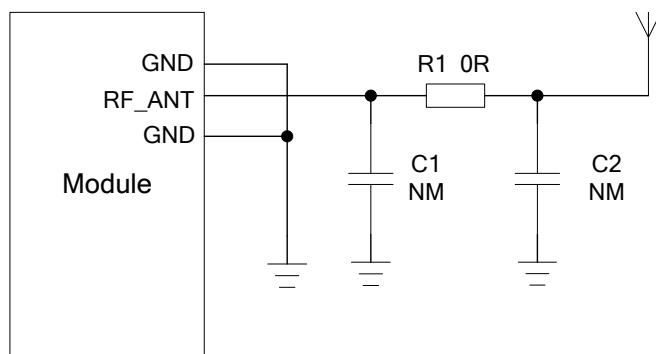


图 24: 射频天线参考电路

BC26-OpenCPU 提供了一个 RF 焊盘接口供连接外部天线。BC26-OpenCPU 模块 RF 接口两侧都有接地焊盘，以获取更好的接地性能。

4.4. 射频信号线 Layout 参考指导

对于用户 PCB 而言，所有的射频信号线的特性阻抗应控制在 50Ω 。一般情况下，射频信号线的阻抗由材料的介电常数、走线宽度（ W ）、对地间隙（ S ）、以及参考地平面的高度（ H ）决定。PCB 特性阻抗的控制通常采用微带线与共面波导两种方式。为了体现设计原则，下面几幅图展示了阻抗线控制为 50Ω 时微带线以及共面波导的结构设计。

- 微带线完整结构

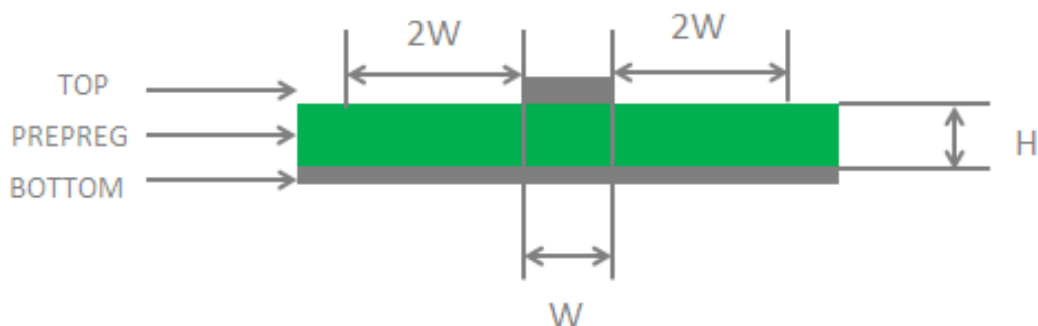


图 25: 两层 PCB 板微带线结构

- 共面波导完整结构

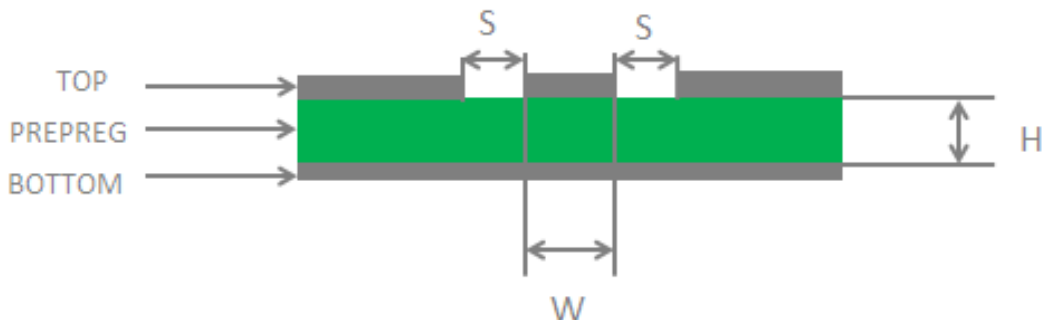


图 26: 两层 PCB 板共面波导结构

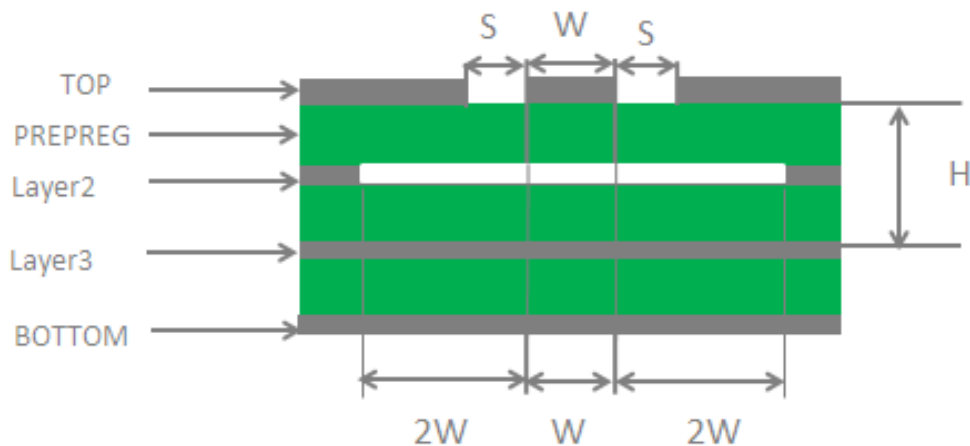


图 27：四层 PCB 板共面波导结构（参考地为第三层）

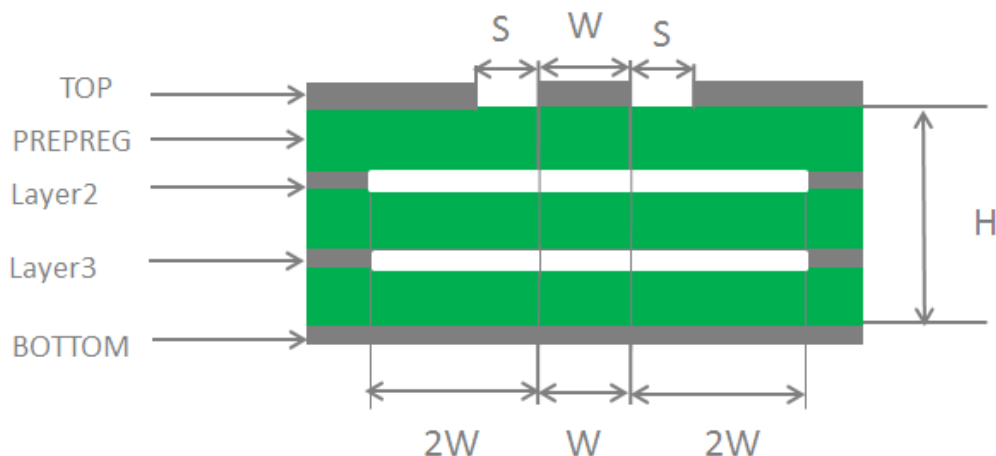


图 28：四层 PCB 板共面波导结构（参考地为第四层）

在射频天线接口的电路设计中，为了确保射频信号的良好性能与可靠性，在电路设计中建议遵循以下设计原则：

- 应使用阻抗模拟计算工具对射频信号线进行精确的 50Ω 阻抗控制。
- 与射频引脚相邻的 GND 引脚不做热焊盘，要与地充分接触。
- 射频引脚到 RF 连接器之间的距离应尽量短；同时避免直角走线，建议的走线夹角为 135° 。
- 连接器件封装建立时要注意，信号脚离地要保持一定距离。
- 射频信号线参考的地平面应完整；在信号线和参考地周边增加一定量的地孔可以帮助提升射频性能；地孔和信号线之间的距离应至少为 2 倍线宽 ($2*W$)。

更多关于射频 Layout 的说明，请参考文档 [2]。

4.5. 天线要求

下面表格罗列了对 NB-IoT 天线的要求。

表 16: 天线插入损耗要求

频段	损耗
LTE B5/B8/B12*/B13*/B17*/ B18*/B19*/B20/B26*/B28*	插入损耗: <1dB
LTE B1/B2*/B3/B25*/B66*	插入损耗: <1.5dB

表 17: 天线参数要求

参数	要求
频段	LTE B1/B2*/B3/B5/B8/B12*/B13*/B17*/B18*/B19*/B20/B25*/B26*/B28*/B66*
VSWR	≤ 2
效率	> 30%
最大输入功率 (W)	50
输入阻抗 (Ω)	50

备注

“*” 表示正在开发中。

4.6. RF 输出功率

表 18: RF 传导功率

频段	最大值	最小值
B1	23dBm \pm 2dB	<-39dBm
B2*	待定	待定

B3	23dBm±2dB	<-39dBm
B5	23dBm±2dB	<-39dBm
B8	23dBm±2dB	<-39dBm
B12*	待定	待定
B13*	待定	待定
B17*	待定	待定
B18*	待定	待定
B19*	待定	待定
B20	23dBm±2dB	<-39dBm
B25*	待定	待定
B26*	待定	待定
B28*	待定	待定
B66*	待定	待定

备注

1. 该设计符合 3GPP Rel.13 和 3GPP Rel. 14 中的 NB-IoT 协议。
2. “*” 表示正在开发中。

4.7. RF 接收灵敏度

表 19: RF 重传灵敏度

频率	传导接收灵敏度
B1	-129dBm
B2*	待定
B3	-129dBm
B5	-129dBm

B8	-129dBm
B12*	待定
B13*	待定
B17*	待定
B18*	待定
B19*	待定
B20	-129dBm
B25*	待定
B26*	待定
B28*	待定
B66*	待定

备注

“*” 表示正在开发中。

5 电气性能和可靠性

5.1. 工作和存储温度

下表所示为模块工作和存储温度范围范围：

表 20：工作和存储温度范围

参数	最小	典型	最大	单位
正常工作温度 ¹⁾	-35	+25	+75	°C
扩展工作温度 ²⁾	-40		+85	°C
存储温度	-40		+90	°C

备注

- ¹⁾ 表示当模块工作在此温度范围时，模块的相关性能满足 3GPP 标准要求。
- ²⁾ 表示当模块工作在此温度范围时，模块仍能保持正常工作状态，具备短信*、数据传输等功能，不会出现不可恢复的故障；射频频谱、网络基本不受影响。仅个别指标如输出功率等参数的值可能会超出 3GPP 标准的范围。当温度返回至正常工作温度范围时，模块的各项指标仍符合 3GPP 标准。

5.2. 耗流

表 22：模块耗流（3.3V VBAT 供电）

参数	模式	描述	最小值	平均值	最大值 ²⁾	单位
I _{VBAT}	PSM	Deep Sleep		3.5		μA
	Idle	eDRX=81.92s, PTW=40.96s		288		μA
		@DRX=1.28s		541		μA

参数	模式	描述	最小值	平均值	最大值 ²⁾	单位
		@DRX=2.56s		434		μA
	Connected ¹⁾	Single-tone (15kHz 载波频率)	B1 @23dBm	100	285	mA
			B3 @23dBm	107	308	mA
			B5 @23dBm	107	303	mA
			B8 @23dBm	113	325	mA
			B20 @23dBm	109	301	mA
		Single-tone (3.75kHz 载波频率)	B1 @23dBm	193	302	mA
			B3 @23dBm	215	335	mA
			B5 @23dBm	215	330	mA
			B8 @23dBm	224	344	mA
			B20 @23dBm	215	329	mA

备注

- 1) 仪器测试状态下的耗流数据。
- 2) Connected 模式下的“最大值”是指射频发射时的最大脉冲电流值。

5.3. 静电防护

在模块应用中，由于人体静电、微电子间带电摩擦等产生的静电会通过各种途径放电给模块，可能会对模块造成一定的损坏，因此 ESD 防护应该受到重视。在研发、生产组装和测试等过程中，尤其在产品设计中，均应采取 ESD 防护措施。例如，在电路设计的接口处以及易受静电放电损伤或影响的点，应增加防静电保护；生产中应佩戴防静电手套等。

下表为模块引脚的 ESD 耐受电压情况。

表 21: ESD 性能参数 (温度: 25 °C, 湿度: 45 %)

测试点	接触放电	空气放电	单位
VBAT, GND	±5	±10	kV
天线接口	±5	±10	kV
其他接口	±0.5	±1	kV

6 机械尺寸

该章节描述了模块的机械尺寸，所有的尺寸单位为毫米；所有未标注公差尺寸的，公差为 $\pm 0.05\text{mm}$ 。

6.1. 模块机械尺寸

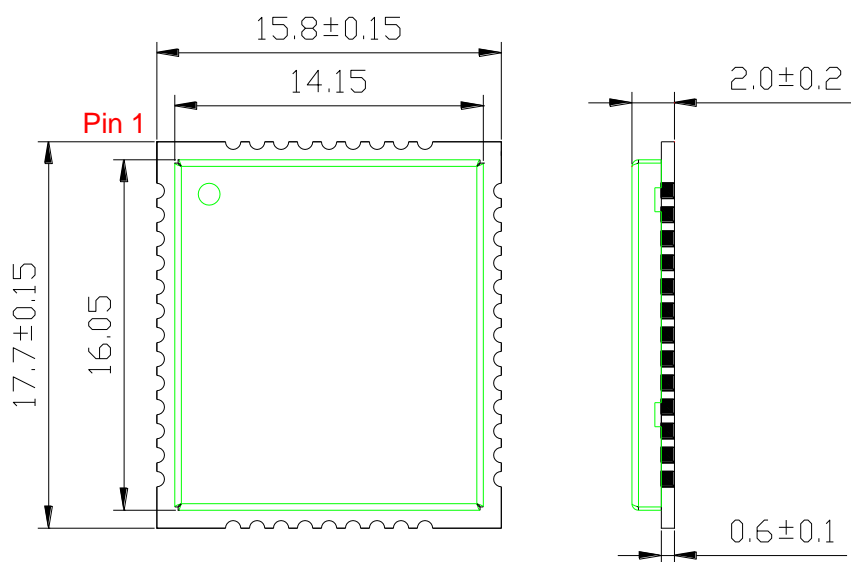


图 29：顶部和侧面尺寸图（单位：mm）

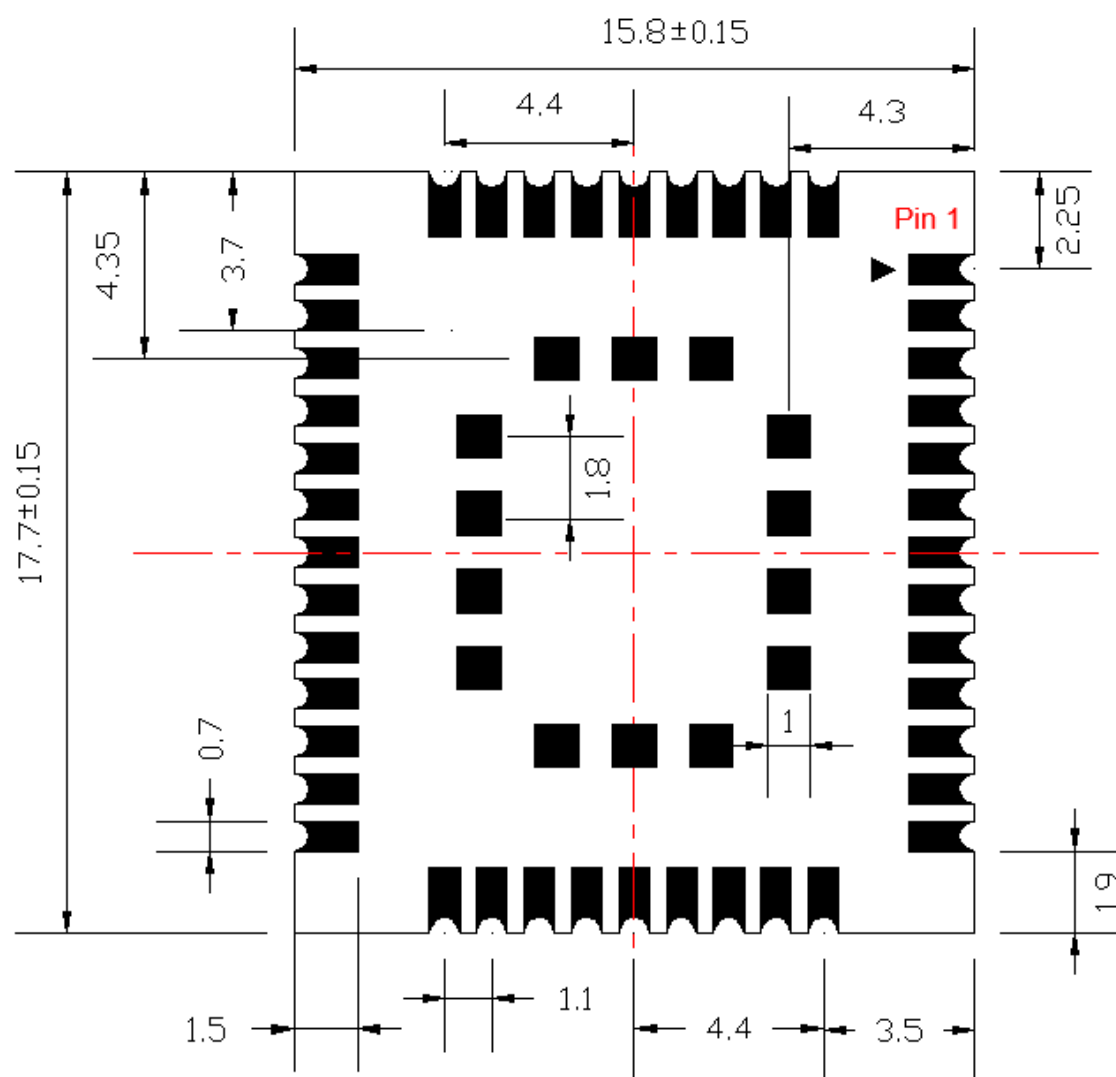


图 30: 模块底视尺寸图 (Bottom 视图)

6.3. 模块俯视图/底视图



图 32: 模块俯视图

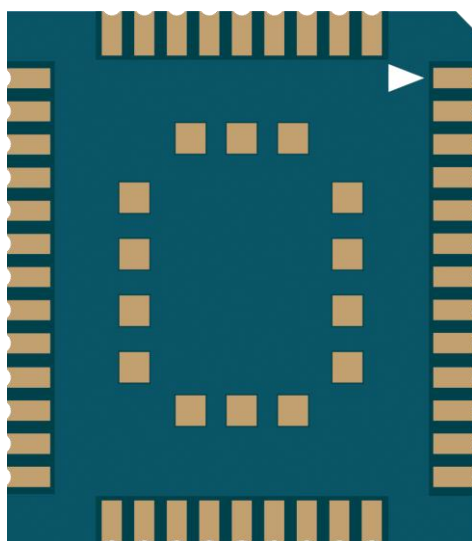


图 33: 模块底视图

备注

如上为 BC26-OpenCPU 模块的设计效果图。如需更准确的产品外观和标签信息，请参照移远通信的模块实物。

7 存储、生产和包装

7.1. 存储

BC26-OpenCPU 以真空密封袋的形式出货。模块的湿度敏感等级为 3 (MSL 3)，其存储需遵循如下条件：

1. 环境温度低于 40 摄氏度，空气湿度小于 90%的情况下，模块可在真空密封袋中存放 12 个月。
2. 当真空密封袋打开后，若满足以下条件，模块可直接进行回流焊或其它高温流程：
 - 模块存储空气湿度小于 10%。
 - 模块环境温度低于 30 摄氏度，空气湿度小于 60%，工厂在 168 小时以内完成贴片。
3. 若模块处于如下条件，需要在贴片前进行烘烤：
 - 当环境温度为 23 摄氏度（允许上下 5 摄氏度的波动）时，湿度指示卡显示湿度大于 10%。
 - 当真空密封袋打开后，模块环境温度低于 30 摄氏度，空气湿度小于 60%，但工厂未能在 168 小时以内完成贴片。
4. 如果模块需要烘烤，请在 120 摄氏度下（允许上下 5 摄氏度的波动）烘烤 8 小时。

备注

模块的包装无法承受高温烘烤。因此在模块烘烤之前，请移除模块包装。如果只需要短时间的烘烤，请参考 IPC/JEDECJ-STD-033 规范。

7.2. 生产焊接

用印刷刮板在网板上印刷锡膏，使锡膏通过网板开口漏印到 PCB 上，印刷刮板力度需调整合适。为保证模块印膏质量，BC26-OpenCPU 模块焊盘部分对应的钢网厚度推荐为 0.18mm~0.20mm。详细信息请参考文档 [3]。

推荐的回流焊温度为 238°C~245°C，最高不能超过 245°C。为避免模块因反复受热而损坏，强烈推荐客户在完成 PCB 板第一面的回流焊之后再贴模块。推荐的回流焊温度曲线图如下所示：

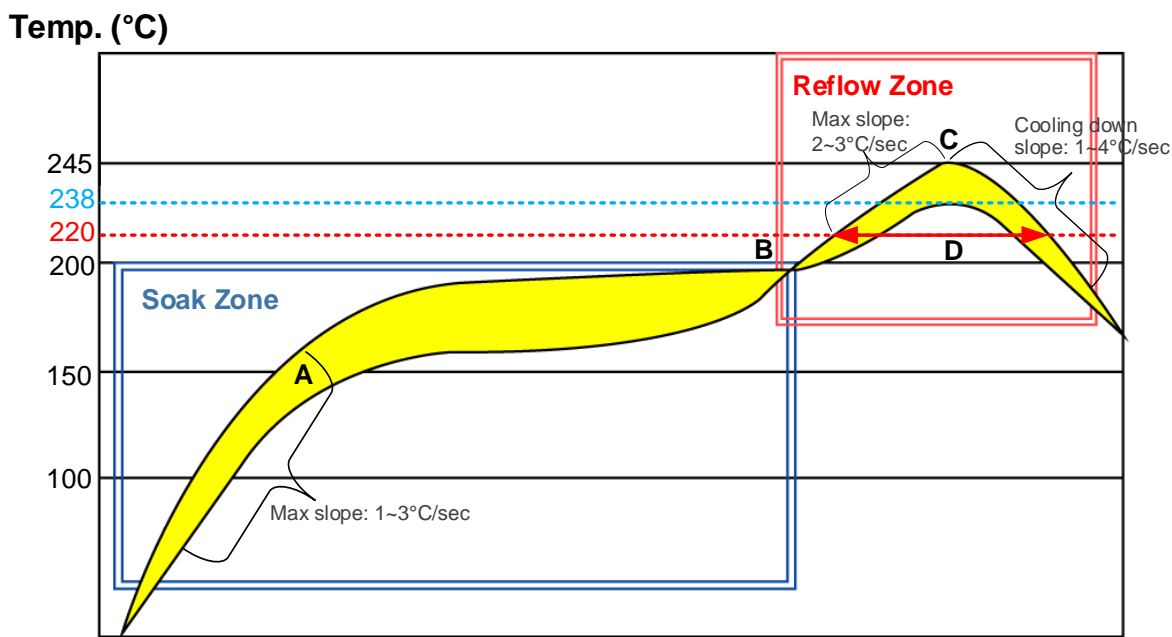


图 34：回流焊温度曲线

表 22：推荐的炉温测试控制要求

项目	推荐值
吸热区（Soak Zone）	
最大升温斜率	1°C/sec ~ 3°C/sec
恒温时间（A 和 B 之间的时间：150°C~200°C 期间）	60 sec ~ 120 sec
回流焊区（Reflow Zone）	
最大升温斜率	2°C/sec ~ 3°C/sec
回流时间（D：超过 220°C 的期间）	40 sec ~ 60 sec

最高温度	238°C ~ 245°C
冷却降温斜率	1°C/sec ~ 4°C/sec
回流次数	
最大回流次数	1 次

备注

1.

在生产焊接或者其他可能直接接触移远通信模块的过程中，不得使用任何有机溶剂（如酒精，异丙醇，丙酮，三氯乙烯等）擦拭模块屏蔽罩；否则可能会造成屏蔽罩生锈。
2.

移远通信洋白铜镭雕屏蔽罩可满足：12 小时中性盐雾测试后，镭雕信息清晰可辨识，二维码可扫描（可能会有白色锈蚀）。

7.3. 包装

BC26-OpenCPU 模块采用卷带包装，并用真空密封袋将其封装。建议在实际生产使用的时候再打开真空包装。

每个卷带包含 250 个 BC26-OpenCPU 模块，卷盘直径为 330 毫米。具体规格如下：

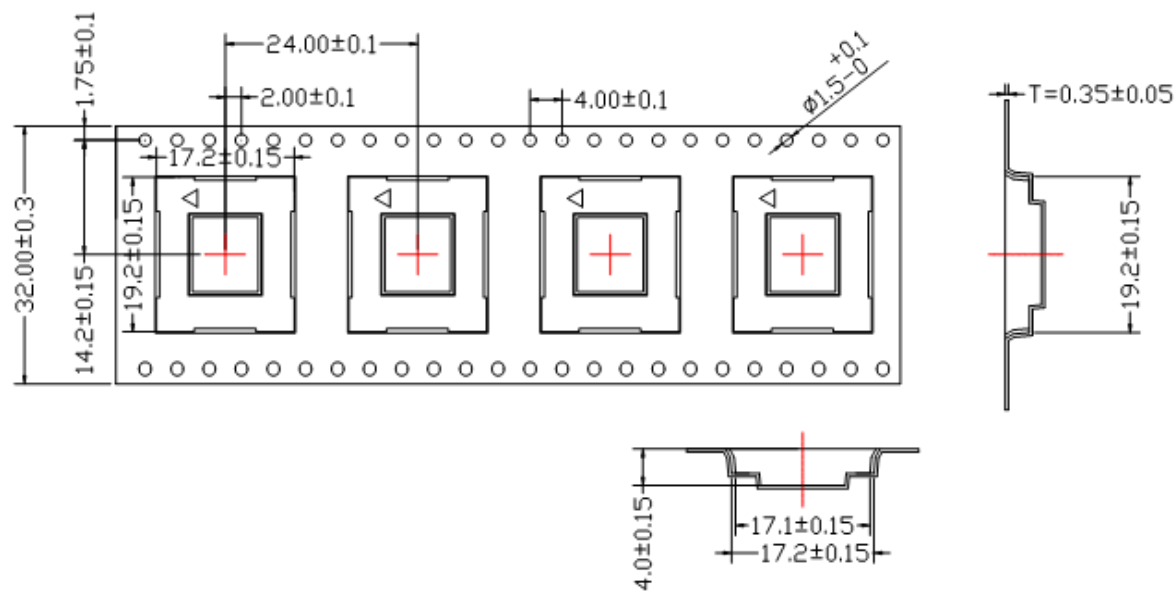


图 35：卷带尺寸（单位：毫米）

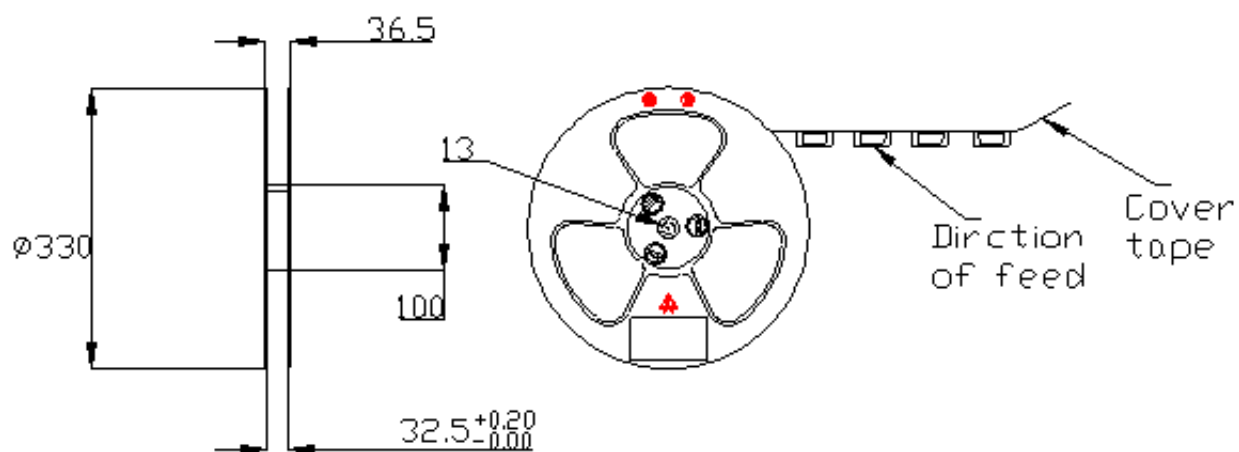


图 36: 卷盘尺寸 (单位: 毫米)

8 附录 A 参考文档及术语缩写

表 23: 参考文档

序号	文档名称	备注
[1]	Quectel_BC26-TE-B_用户指导	BC26-TE-B 用户指导手册
[2]	Quectel_射频 LAYOUT_应用指导	移远通信模块射频 Layout 应用指导
[3]	移远通信模块贴片应用指导	移远通信模块贴片应用指导

表 24: 术语缩写

缩写	描述
ADC	Analog-to-Digital Converter
CoAP	Constrained Application Protocol
DCE	Data Communications Equipment (typically the module)
DTE	Data Terminal Equipment (typically the computer, external controller, etc.)
DTLS	Datagram Transport Layer Security
EMI	Electromagnetic Interference
ESD	Electrostatic Discharge
FOTA	Firmware Over-The-Air
FTP	File Transfer Protocol
H-FDD	Half Frequency Division Duplexing
HTTP	Hyper Text Transfer Protocol
HTTPS	Hyper Text Transfer Protocol over Secure Socket Layer
I/O	Input/Output

kbps	Kilo Bits Per Second
LED	Light Emitting Diode
Li-MnO ₂	Lithium-manganese Dioxide
LTE	Long Term Evolution
LwM2M	Lightweight M2M
MQTT	Message Queuing Telemetry Transport
NB-IoT	Narrow Band- Internet of Things
PCB	Printed Circuit Board
PDU	Protocol Data Unit
PPP	Point-to-Point Protocol
PSM	Power Saving Mode
RF	Radio Frequency
RTC	Real Time Clock
RXD	Receive Data
SMS	Short Message Service
SPI	Serial Peripheral Interface
TCP	Transmission Control Protocol
TE	Terminal Equipment
TXD	Transmitting Data
UART	Universal Asynchronous Receiver & Transmitter
UDP	User Datagram Protocol
URC	Unsolicited Result Code
USB	Universal Serial Bus
USIM	Universal Subscriber Identification Module
VSWR	Voltage Standing Wave Ratio

V_{max}	Maximum Voltage Value
V_{norm}	Normal Voltage Value
V_{min}	Minimum Voltage Value
V_{IHmax}	Maximum Input High Level Voltage Value
V_{IHmin}	Minimum Input High Level Voltage Value
V_{ILmax}	Maximum Input Low Level Voltage Value
V_{ILmin}	Minimum Input Low Level Voltage Value
V_{Imax}	Absolute Maximum Input Voltage Value
V_{Inorm}	Absolute Normal Input Voltage Value
V_{Imin}	Absolute Minimum Input Voltage Value
V_{OHmax}	Maximum Output High Level Voltage Value
V_{OHmin}	Minimum Output High Level Voltage Value
V_{OLmax}	Maximum Output Low Level Voltage Value
V_{OLmin}	Minimum Output Low Level Voltage Value

9 附录 B 复用引脚及其功能

表 25: 多路复用引脚及其功能

引脚号	引脚名称	默认模式	模式 0	模式 1	模式 2	模式 3	模式 4	模式 5	模式 6	模式 7	复位状态 ¹⁾	输出能力
3	SPI_MISO	0	GPIO	/	SPI_MISO	I2S0_MCLK*	/	/	/	EINT	I,PD	4mA
4	SPI_MOSI	0	GPIO	/	SPI_MOSI	/	/	/	/	EINT	I,PD	4mA
5	SPI_SCLK	0	GPIO	/	SPI_SCLK	/	/	/	/	EINT	I,PD	4mA
6	SPI_CS	0	GPIO	/	SPI_CS	/	/	/	/	EINT	I,PD	4mA
16	NETLIGHT	0	GPIO	/	/	I2S0_RX*	/	PWM	/	EINT	I,PU	4mA
20	RI	0	GPIO	/	/	I2S0_WS*	I2C_SCL	/	/	EINT	I,PD	4mA
21	DCD*	0	GPIO	/	/	I2S0_TX*	I2C_SDA	/	/	EINT	I,PD	4mA
22	CTS_AUX*	0	GPIO	/	/	UART1_RTS	/	/	/	EINT	I,PD	4mA
23	RTS_AUX*	0	GPIO	/	/	UART1_CTS	/	PWM	/	EINT	I,PD	4mA
26	GPIO1	0	GPIO	I2S0_MCLK*	/	/	/	/	/	/	I,PD	4mA

28	RXD_AUX ²⁾	3	GPIO	/	/	UART1_RXD	/	/	/	/	I,PD	4mA
29	TXD_AUX ²⁾	3	GPIO	/	/	UART1_TXD	/	/	/	/	I,PD	4mA
30	GPIO2	0	GPIO	I2S0_CK*	UART2_CTS	/	/	/	/	/	I,PD	4mA
31	GPIO3	0	GPIO	I2S0_WS*	UART2_RTS	/	/	PWM	/	/	I,PD	4mA
32	GPIO4	0	GPIO	I2S0_RX*	/	/	/	/	/	/	I,PD	4mA
33	GPIO5	0	GPIO	I2S0_TX*	/	/	/	/	/	/	I,PD	4mA
38	RXD_DBG ²⁾	3	GPIO	/	/	UART2_RXD	/	/	/	/	I,PD	4mA
39	TXD_DBG ²⁾	5	GPIO	/	/	/	/	UART2_TXD	/	/	I,PD	4mA

备注

- ¹⁾ 表示复位后各引脚的状态（“I”表示“输入”，“PD”表示“内部下拉”，“PU”表示“内部上拉”）。
- 除默认模式外，其他模式的引脚功能均需软件配置后才能生效。
- 引脚 22/23 在模块内部进行了方向变换；外部设计时，将引脚 22 (CTS_AUX*) 连接至外部 DTE 的 CTS、将引脚 23 (RTS_AUX*) 连接至外部 DTE 的 RTS 即可。
- “*” 表示正在开发中。
- ²⁾ 表示当前引脚默认被软件配置为串口；上电后，引脚会从低电平变为高电平，并维持高电平状态。