فربد فولادي-98243045

عرفان رفيعي-98243027

مقدمه

هدف این پروژه پیاده سازی الگوریتم Restoring Division Algorithm با استفاده از زبان GEZEL و در انتها تبدیل آن به زبان VHDL است.

توضيح الكوريتم

این الگوریتم تقسیم از دسته الگوریتم های کند به شمار می رود. در ادامه روند اجرای الگوریتم توضیح داده شده است.

- 1. رجیستر ها را مقداردهی اولیه می کنیم.)n هم برابر با تعداد بیت های مقسوم است.(
- 2. محتویات رجیسترهای A و Q را شیفت به چپ می دهیم، به گونه ای که انگار این دو رجیستر با هم یک عدد هستند.
 - 3. مقدار رجیستر M را از مقدار رجیستر A کم میکنیم و در رجیستر A می ریزیم.
- 4. پرارزشترین بیت A چک میشود. اگه صفر باشد، کم ارزشترین بیت Q را برابر با یک قرار میدهیم. در غیر این صورت مقدار Q را برابر با صفر قرار داده و مقدار A را به مقدارش قبل از انجام منها برمیگردانیم.
 - 5. مقدار n را كم مي كنيم.
- A. اگر مقدار n صفر بود الگوریتم به پایان رسیده است. خارج قسمت در رجیستر Q و باقیمانده در رجیستر Q خواهد بود. در غیر این صورت به مرحله Q ۲ برمیگردیم.

بیاده سازی

برای پیاده سازی با استفاده از GEZEL یک FSMD پیاده سازی کردیم و همچنین برای برنامه یک test bench نیز نوشتیم تا صحت آن را بررسی کنیم.

منطق پیاده سازی کد

حالات FSM تقسیم در ادامه توضیح داده شده است.

- SO -> حالت ابتدایی است. قسمت idle از data path تقسیم را اجرا می کند که مقدار رجیستر reg_start را برابر با اجرای این حالت به حالتِ s1 میرویم. با ورودی start قرار میدهد و مقدار done را نیز صفر میکند. بعد از اجرای این حالت به حالتِ s1 میرویم.
 - S1 -> اگر مقدار رجیستر reg_start برابر با یک بود به حالت s2 میرویم. در غیر این صورت به s0 برمیگردیم.
 - را شيفت داده و به حالت 33 ميرويم. < رجيسترِ مربوط به باقيمانده (r_reg) را شيفت داده و به حالت 33 ميرويم.

را شیفت داده و به حالت \sim میرویم. (q_reg) را شیفت داده و به حالت \sim S3

 $r_reg_mreg_r$ را در $r_reg_mreg_r$ بریزیم. چک میکنیم که کدام یک از این دو رجیستر بزرگتر هستند .رجیستر کوچکتر را منهای رجیستر بزرگتر کرده و در صورت لزوم حاصل را منفی میکنیم. در انتها به حالت r_reg_r میرویم.

S5 -> مقدار پرارزشترین بیت r_reg را چک میکنیم و بسته به این که مقدارش صفر است یا یک، به کم ارزشترین بیت q_reg مقدار میدهیم. سپس به حالت S6 میرویم.

مقدار n_reg را یه واحد کم میکنیم و به n_reg میرویم.

S7 \sim اگر مقدار n_reg به صفر رسیده بود یعنی محاسبات به اتمام رسیده است. قسمت n_reg را از data path اجرا میکنیم تا جواب ها روی صفحه چاپ شوند و به حالت s0 برمیگردیم. اگر مقدار n_reg صفر نبود کار خاصی انجام نمی دهیم و به حالت s2 برمیگردیم.

test bench

برای تست کد هم مظابق با کد ارائه شده در صورت تکلیف عمل کردیم.