

- ① ¿Qué es un bus? Desarrolle los mecanismos de Arbitraje y temporizado.
- ② Describa las características que presentan los conjuntos de instrucciones de las arquitecturas RISC.
- ③ Describa la estructura de un módulo E/S. Desarrolle como es el funcionamiento del DMA, los usos que de él se hacen.
- ④ Describa los algoritmos de reemplazo de bloques y las políticas de escritura en una memoria cache.
- ⑤ Describa las limitaciones existentes al paralelismo a nivel de instrucciones.

1. Interrupciones. Concepto. Tratamiento en general de las interrupciones. Métodos de identificación de la fuente de interrupción. Prioridades. Enumeramiento.
2. Puerto E/S. Concepto. Tipos de puertos (paralelo y serie). Concepto de puerto paralelo y serie.
3. DMA. Concepto. Esquema y descripción de un sistema con DMA. Técnicas de transferencia por DMA.
4. Dado un tablo de caracteres que empieza en la dirección TABLA y termina en $4FH$. Eliminar todas las ocurrencias de las secuencias de caracteres $FD-FA$, la longitud final de la tabla debe guardarse en CX.
5. Dado una matriz de bits almacenada en palabras con índices de memoria a partir de la dirección MATRIZ, rotar dicho matriz a 90°. Se contendrá en DX el índice en CL la cont. de palabras que ocupa dicho matriz almacenada en AX.

Final de Spatechura I

Tears

- 1) UART. Descripción y funcionamiento
- 2) Modo de direccionamiento combinados o calculados
- 3) Mapeado asociativo de memoria caché
- 4) Interrupciones por hardware en el 8086

Prüfung:

- 2) Dado una tabla de caracteres que comienza en la dirección `tabla` y termina en el carácter `nulo (00)`, contar la cantidad de veces que ocurre en el carácter de 6 caracteres almacenados a partir de la dirección `apunta` por `SI`. Al terminar el programa `AX` deberá contener la cantidad de coincidencias y `DI` la dirección de la primer ocurrencia o \emptyset .
- 3) Dado una tabla de números con signo (2 bytes) cuya dirección de comienzo está contenida en `BX` y cuya longitud está contenida en `CX`, entonces encontrar el máximo y almacenarlo en `max`, `max + 1` y encontrar el número y almacenarlo en `min`, `min + 1`. Al terminar el programa, `SI` deberá contener la dirección del máximo y `DI` la del número.

Finales de Arquitectura

Mayo del 2003

Teoría:

1. Descripción de la puerta serie asincrónica UART.
2. Memoria caché: concepto, análisis de performance.
3. Interrupciones en el 8086.

Práctica:

1. Dada una tabla de números con signo en doble precisión (16 bits) que comienza en la dirección TABLA, contar la cantidad de números positivos y negativos y guardar los resultados en POS y NEG respectivamente, la longitud de la tabla se encuentra en CX.
2. Dada una tabla de caracteres que comienza en la dirección apuntada por SI y termina con el carácter nulo NULL ($\backslash 0$), contar la cantidad de veces que se da una secuencia de dos caracteres almacenados en SEC y SEC+1 y almacenar el resultado en AX.

Agosto 2004

Teoría:

1. Memoria caché. Análisis de performance.
2. E/S serie sincrónica y asincrónica.
3. Máquina de 3 direcciones.
4. Modos de direccionamiento:
 - Base
 - Relativo al PC
 - Indexado

Práctica:

1. Dados dos vectores A y B de 64 elementos cada uno, escribir un programa que sume los elementos de cada vector y genere un vector C donde $C_i = A_i + B_i$, $0 \leq i \leq 63$.
Los elementos de A y B son números con signo de 2 bytes cada uno y los elementos de C son de 3 bytes cada uno. El vector A está almacenado a partir de la dirección VECTORA, el vector B está en VECTORB y el vector C en VECTORC.
2. Dada una tabla de caracteres que comienza en la dirección TABLA_ORIGEN generar otra tabla que incluya los caracteres comprendidos entre los caracteres 41h y 51h, la longitud de la tabla origen está contenida en CX. La tabla destino deberá comenzar en TABLADES y su longitud deberá quedar en AX.

Febrero 2004

Teoría:

1. Memoria caché. Análisis de performance.
2. Puerta serie. Concepto.
3. DMA. Concepto. Descripción de un sistema con DMA. Técnicas de implementación.
4. Modos de direccionamiento:
 - Base.
 - Indexado.
 - Directo.
 - Vía registro de página.

Práctica:

1. Dada una tabla de caracteres que comienza en la dirección apuntada por SI y cuya longitud esté contenida en LONG (16 bits) insertar en caso de que no exista, un carácter 20h a continuación de cada carácter 0Dh.
2. Dados dos vectores de 32 elementos cada uno, escribir un programa que obtenga el vector $C = A - B$, siendo $C_i = A_i - B_i$, $0 \leq i \leq 31$.
Los elementos A y B son números con signo de dos bytes cada uno almacenados a partir de la dirección apuntada por BX. Los elementos del vector C son números de 3 bytes almacenados a partir de la dirección apuntada por BP.

FINAL de Arquitecturas I

19/04/04

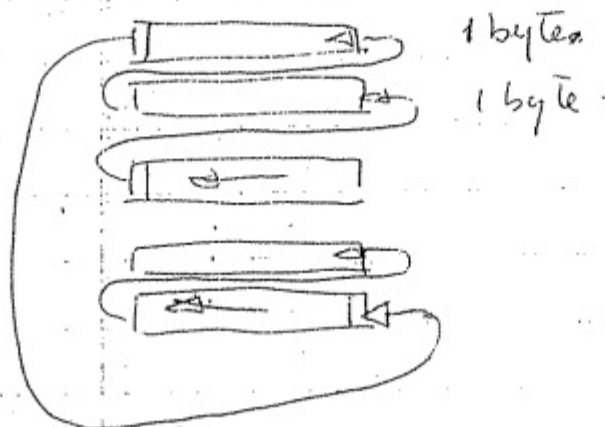
- 1) Puerto Paralelo - Descripción y funcionamiento
- 2) Interrupciones - Concepto - Tratamiento en
gral. de las Interrupciones - Prioridades
- 3) Mem. Caché - Métodos de Implementación
Directo y Asociativo.

Práctica

- 1) Dado una tabla de caracteres z' comienza en la dirección TABLA y termina en el carácter nulo (ϕ), insertar en caso de que no exista un carácter ϕ , antes de el carácter ϕ .

La long. final de la tabla debe quedar en BX.

- 2) Dado una matriz de bits almacenado en 128 bytes consecutivos de mem., a partir de la dir. ~~de~~ MATRIX, rotar a izquierda la cont. de veces indicada en Cant.



1) Memoria cache. Analisis de performance.

2) Puerto serie. Concepto.

3) DMA. Concepto. Descripción de un sistema con DMA. Técnicas de implementación.

4) Modos de direccionamiento base, indexado, directo y registro de índices.

1) Dada una tabla de caracteres que comienza en la dirección apuntada por SI y cuya longitud está contenida en LONG (16 bits) insertar en caso de que no exista, un carácter 20h a continuación de cada carácter 0Dh.

2) Dadas dos vectores A y B de 32 elementos que, escritos un por uno, que obtengo el vector $C = A - B$ siendo $C_i = A_i - B_i$. $0 \leq i \leq 31$. Los elementos de A y B son mas con signo de dos bytes, cada elemento va a partir de la dirección apuntada por BX. Los elementos del vector C son mas de 3 bytes almacenados a partir de la dirección apuntada por BP.

Arquitectura de computadores - Final 11/03/05 (plan 2003)

1) Explique el mecanismo de interrupción. Describa el tratamiento de múltiples interrupciones.

2) Describa las características más comunes de las arquitecturas RISC.

3) Describa la estructura de un módulo de E/S. Relación CPU-E/S: describa los posibles técnicas para realizar operaciones de E/S.

4) Describa los algoritmos de reemplazo de bloques y los políticos de escritura de una memoria cache.

- 1) ¿Cuál es el propósito de permitir interrupciones al ciclo de instrucción? Describa como funcionan y para que pueden utilizarse las instrucciones de interrupción por software.
- 2) ¿Qué es una pila o stack? Describa el funcionamiento de una pila si hay subrutinas anidadas que realizan pasajes de parámetros por referencia.
- 3) ¿Cómo es la estructura de un módulo de E/S? Describa el funcionamiento de DMA y los usos que de él se hacen.
- 4) ¿Cuál es la justificación por la cual 2 niveles de memoria cache son mejores que uno solo?
- 5) ¿Qué características tienen los procesadores superescalares?

FINAL ARQUITECTURA DE COMPUTADORAS (PLAN 2003) 28/3/07

- 1) ¿cuál es el propósito de permitir interrupciones al ciclo de instrucción?. Describa como funcionan y para que pueden utilizarse las instrucciones de interrupción por software?
- 2) ¿qué es una pila o stack? Describa el funcionamiento de una pila si hay subrutinas anidadas que realizan pasajes de parámetros por referencia
- 3) ¿cómo es la estructura de un modulo de E/S?
- 4) ¿cuál es la justificación por la cual 2 niveles de memoria cache son mejores que uno solo?
- 5) ¿qué características tiene los procesadores superescalares?

Examen Final:

temas:

- ① transmisión Asínronica
- ② Mapeo directo en la memoria cache.
- ③ DMA. Concepto. técnicas de transferencias DMA
- ④ Interseccións por shift en el 8086

Práctica

- ① Se tiene una matriz de ~~2048~~⁽²⁰⁴⁸⁾ bits almacenados en 256 palabras de memoria a partir de la dir. apuntada por BP. los bits están numerados en forma consecutiva de manera tal que el bit más significativo en la primer palabra ocupada por la matriz tiene el número de orden 1 y el bit menos significativo de la última palabra el num. 2048.
Escribir un Programa que busque si existe un patrón de 4 bits almacenados en los bits menos significativos de AL.
Al finalizar el Programa CX deberá contener el número de orden donde comienza el patrón o cero en caso contrario.
- ② Dados dos vectores A y B de 16 elementos cada uno hacer un Programa que calcule el vector $C = A + B$ donde $C_i = A_i + B_i$.
Los elementos de los vectores A y B son números con signo en doble precisión (2 bytes) almacenados en forma consecutiva a partir de la dirección vector A. Los elementos del vector C son números en triple precisión (3 bytes) almacenados a partir de la dirección resultante.

2. Sumar todos los números positivos en doble precisión (16 bits) almacenados en un área de memoria apuntada por SI, la longitud está en AX y el resultado debe quedar en cuádruple precisión en DX:AX. Indicar con 00h en FLAG si el resultado fue correcto y con 0FFh si no lo fue.
Suposiciones: no se indica en que formato están los números, por lo tanto son todos BSS de 16 bits.

Abril 2001

Teoría:

1. Puerto paralelo. Descripción y funcionamiento.
2. Interrupciones. Concepto. Tratamiento en general de las interrupciones. Prioridades.
3. Memoria caché. Métodos de implementación directo y asociativo.

Práctica:

1. Dada una tabla de caracteres que comienza en la dirección TABLA y termina en el carácter nulo (00h), insertar en caso que exista un carácter 0Dh antes de cada carácter 0Ah. La longitud final de la tabla debe quedar en BX.
2. Dada una matriz de bytes almacenada en 128 bytes consecutivos de memoria a partir de la dirección MATRIX, rotar a la izquierda la cantidad de veces indicada en CANT.

Marzo 2004

Teoría:

1. Memoria caché. Mapeado directo. Ventajas.
2. Puerto paralelo. Desarrollar.
3. Interrupciones por software en el 8086.
4. Modos de direccionamiento:
 - Directo
 - Via registro de página
 - Indexado

Práctica:

1. Dada una tabla de caracteres que comienza en la dirección 5000 y termina con el carácter nulo (00h), eliminar todas las ocurrencias de las secuencias 0Eh, 0Ah. Al finalizar el programa, la longitud de la tabla deberá quedar en CX.
2. Dados dos vectores A y B de 16 elementos cada uno, hacer un programa que calcule el vector $C = A + B$, donde $C_i = A_i + B_i$, $0 \leq i \leq 15$.
El vector A comienza en la dirección VECTORA, el B en VECTORB y el C en RESULTANTE.
Los elementos de A y B son números con signo de 2 bytes. Los elementos de C son números con signo de 3 bytes cada uno.

Octubre 2004

Teoría:

1. Memoria caché: Mapeado directo. Ventajas. Inconvenientes.
2. Puerto paralelo. Concepto. Descripción.
3. Interrupciones por software del 80386.
4. Direccionamiento
 - Relativo al IP.
 - Directo via registro de página.
 - Indexado

Práctica:

1. Dada una tabla de caracteres que comienza en la dirección A000 y termina en el carácter 00h, eliminar las ocurrencias de 0Dh, 0Ah. Al final del programa, la longitud del programa debe quedar en AX.
2. Dados dos vectores A y B de 16 elementos cada uno, hacer un programa que calcule el vector $C = A + B$, donde $C_i = A_i + B_i$, $0 \leq i \leq 15$.
El vector A comienza en la dirección apuntada por BP, el vector B en la dirección apuntada por BX y el vector C en la dirección apuntada por SI.
Los elementos de A y B son números con signo de 2 bytes (en Cn2). Los elementos de C son números con signo de 3 bytes cada uno.