

Final Arquitectura de Computadoras

1. Describa el mecanismo de interrupción. Explique características y tratamiento de interrupciones múltiples.
2. ¿Qué es segmentación de cauce? ¿Qué ventajas proporciona su implementación?
3. Describa las características funcionales del Acceso Directo a Memoria (DMA).
4. Memoria Caché. Describa el mapeo asociativo por conjuntos. Analice las políticas de escritura desde el punto de vista de la coherencia de datos.
5. Describa tres características que usted considere las más importantes de las arquitecturas RISC.
6. ¿Qué son los procesadores superescalares?

Final Arquitectura de Computadoras

1. Explique los métodos de pasaje de argumentos a procedimientos o funciones. Describa el comportamiento con anidamiento de múltiples procedimiento/funciones.
2. ¿Cómo es la estructura de un módulo de E/S? Describa las características funcionales del Acceso Directo a Memoria (DMA).
3. Describa los elementos a tener en cuenta en el diseño de una memoria caché. Analice ventajas y desventajas de poseer varios niveles de caché.
4. ¿Qué es la segmentación de cauce de instrucciones? ¿Cuanto mejora el rendimiento? Describa al menos 2 técnicas para disminuir la influencia de los saltos de un cauce segmentado.
5. ¿Qué características posee un procesador superescalar?

Final Arquitectura de Computadoras

1. ¿Qué es un bus? describa los diferentes tipos de modos de arbitraje y sincronización. Mencione las principales diferencias entre un bus PCI y SCSI.
2. ¿Qué es una interrupción? ¿Cuál es la función de un controlador de interrupciones?
3. ¿Cómo es la estructura de un módulo de E/S? Describa las posibles técnicas que puede utilizar una CPU para realizar operaciones E/S.
4. Describa los algoritmos de reemplazo de Bloque y políticas de escritura en la cache.
5. ¿Qué es la segmentación de cauce? Describa tipos de dependencias que afectan el funcionamiento de los cauces.
6. Describa las características que diferencian los procesadores RISC respecto a los CISC.