



دانشکده ی مهندسی کامپیوتر



دانشگاه صنعتی امیر کبیر

در صورت داشتن سوال درمورد این

تمرین، سوال خود را با موضوع تمرین

۱۰ با ایمیل زیر در میان بگذارید:

Caspring2020@gmail.com

تمرین دهم درس معماری کامپیوتر

مهلت تحویل ساعت ۵۹:۲۳ روز ۲ خرداد ۹۹

تمرینات را انفرادی حل کرده و در سایت مودل (courses.aut.ac.ir) با

قالب زیر بارگزاری نمایید:

StudentID_Name_Last Name

۱- به سوالات زیر پاسخ داده و دلیل پاسخ خود را بیان کنید.

الف) یک کامپیوتر دارای حافظه به ابعاد 16×16384 است. اگر هر دستور در دو خانه متوالی حافظه قرار گرفته باشد،

اندازه ی ثابت های IR, PC, AC, DR و AR را بیابید.

ب) کدام یک از اعمال زیر در یک پالس ساعت قابل انجام نیستند؟ دلیل خود را نسبت به پاسختان بیان کنید.

a) $IR \leftarrow M[PC]$

b) $AC \leftarrow AC + TR$

c) $DR \leftarrow DR + AC$

d) $AC \leftarrow TR$

e) $AC \leftarrow M[AR]$

۲- مجموعه دستورات عمل های یک پردازنده ۱۶ بیتی در جدول زیر نمایش داده شده است. حافظه بکار رفته در این کامپیوتر

۲۱۰ ردیف به طول ۲ بایت است. قالب دستورالعمل مناسب برای این سیستم را طراحی کنید.

MOV <immediate 8-bit>

ADD <immediate 8-bit>

ADD <memory address>

SUB <register1> ,

<register2>

PUSH <register>

۳- عبارت انتقال ثبات زیر را برای دو ثبات ۴ بیتی $R1$ و $R2$ در نظر بگیرید که این عبارت یعنی هر بار که T برابر ۱ شود و مقدار X نیز

۱ باشد، جمع دو ثبات $R1$ و $R2$ در $R1$ ریخته میشود و اگر مقدار T برابر با ۱ باشد و X مقدار ۰ داشته باشد، مقدار ثبات $R2$ در $R1$

ریخته میشود.

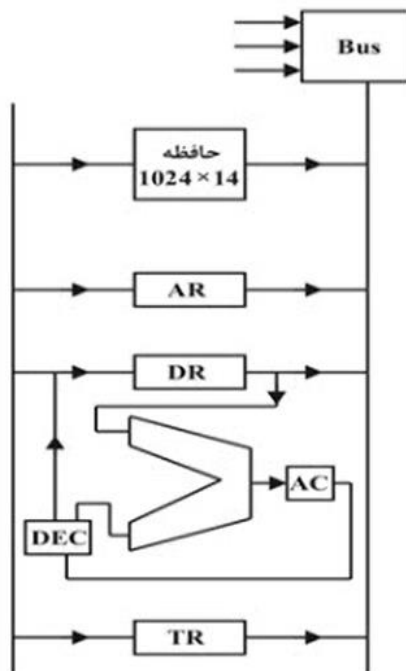
$XT: R1 \leftarrow R1 + R2$

$X'T: R1 \leftarrow R2$

با استفاده از یک جمع کننده ۴ بیتی و یک مالتی پلکسر ۲:۱ (۴ ورودی و ۲ خط انتخاب) دیاگرامی رسم کنید که پیاده سازی سخت افزاری دو عبارت را نشان دهد. در دیاگرام نشان دهید که متغیرهای کنترلی T و X چگونه ورودی های مالتی پلکسر و ورودی پایه $Load$ ثبات $R1$ را تشکیل میدهند.

۴- شکل ۱ ارتباط ثبات ها را در یک کامپیوتر با حافظه و واحد محاسبه و منطق را نشان میدهد. برای انجام عمل زیر به چند پاس ساعت نیاز داریم؟ (توضیح دهید)

$$M[AR] \leftarrow TR + M[AR]$$



شکل ۱