



دانشکده ی مهندسی کامپیوتر



دانشگاه صنعتی امیر کبیر

در صورت سوال داشتن درمورد این
تمرین، آن را با موضوع تمرین ۶ به
ایمیل زیر ارسال کنید:

Caspring2020@gmail.com

تمرین ششم درس معماری کامپیوتر

مهلت تحویل ساعت ۵۹:۲۳ روز ۵ اردیبهشت ۹۹

تمرینات را فردی حل کرده و در سایت مودل (courses.aut.ac.ir) با
قالب زیر بارگزاری نمایید:

StudentID_Name_Last Name

۱- به دو سوال زیر پاسخ دهید.

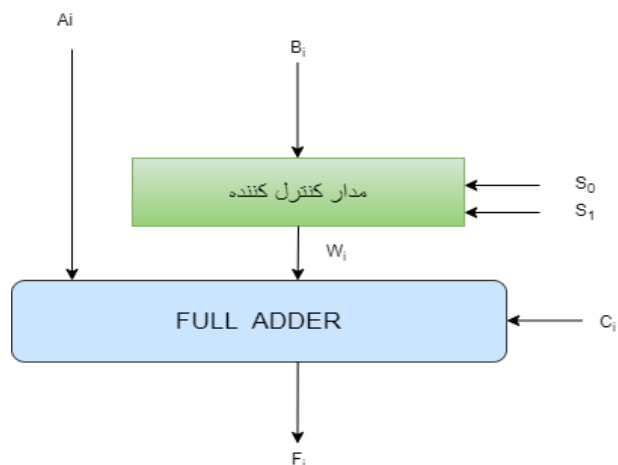
الف) دو عدد $A = 10110010$ و $B = 10011011$ در سیستم نمایش مکمل ۲ در نظر بگیرید. پرچم‌های وضعیت به ترتیب زیر داده شده است. مقدار هر پرچم را پس از عملیات $A - B$ را مشخص کنید.

$$C = 1, V = 0, N = 0, Z = 1$$

ب) سخت‌افزاری قادر به جمع اعداد ۸ بیتی با علامت و بی‌علامت است و پرچم‌های نقلی، علامت و سرریز را تولید می‌کند. اگر دو عدد بی‌علامت $A = 11010101$ و $B = 10011111$ جمع شود، محتویات پرچم‌های فوق را تعیین نمایید.

۲- برای ساخت یک ALU از بلوک شکل ۱ استفاده شده است. مدار کنترل‌کننده را به نحوی طراحی کنید که توابع داخل جدول را تولید کند (C_1 بیت $Carry$ متصل به بلوک است و از S_1 و S_0 برای انتخاب تابع استفاده می‌شود. A_i و B_i هر دو ورودی هستند و W_i خروجی مدار کنترل‌کننده است که به یک $Full adder$ متصل است).

S1	S0	C1	F
0	0	0	A
0	0	1	A+1
0	1	0	A+B
0	1	1	A+B+1
1	0	0	$A+\bar{B}$
1	0	1	$A+\bar{B}+1$
1	1	0	A-1
1	1	1	A



شکل ۱

۳-مدار *Ripple Adder* ۳۲ بیتی مفروض است. چنانچه تاخیر انواع گیت‌ها مطابق جدول زیر باشد، مطلوب است تاخیر کل مدار در بدترین حالت را همراه با توضیح کامل.

تاخیر بر حسب پیکو ثانیه	گیت
20	AND with two input
25	AND with three input
30	AND with four input
30	OR with two input
35	OR with three input
40	OR with four input
60	XOR

۴- یک جمع کننده ۱۶ بیتی که با روش انتخابگر نقلی پیاده‌سازی شده است، مفروض است. این جمع کننده با استفاده از سه جمع کننده ۸ بیتی پیش‌بینی کننده رقم نقلی و هشت تسهیم کننده (*Multiplexer*) دو به یک (2:1) ساخته شده است. این جمع کننده را ترسیم کنید.

۵- (امتیازی) نشان دهید در سیستم نمایش مکمل ۱، مقدار عدد $X = (X_{n-1}, X_{n-2}, \dots, 0)$ از رابطه زیر به دست می‌آید.

$$X = -X_{n-1}(2^{n-1} - 1) + \sum_{i=0}^{n-2} x_i 2^i$$