

ES Concepts :-

Computing System → Processor
→ memory → I/O

(*) General Purpose

لعمل وظائف عامة كثيرة

(*) Specific Purpose

يستخدم لأغراض معينة

Constraints of ES [specific Purpose one]

→ Power → cost → time

المتطلبات الخاصة بالأنظمة المدمجة

How to make an Embedded system?

(1) way (1) SB [system on Board]

(2) way (2) SOC [system on Chip]

مقارنة بين SB و SOC من حيث القيود

المرونة Configurable ومختلفة أن ال system

يمكن تعديلها modified تغير إدخال فيه وظائف

(*) IC: integrated Circuit → single chip has a specific Purpose (small)

(*) VLSI: IC but numbers of gates is bigger has millions of transistors.

MP, MC, SOC, RAM, ROM → ICs

Micro Processor unit

① MPU

→ processor : النوع القديم من التنايب

micro processor

→ MP : new processor → transistors

→ CPU :- Primary Processor (primary) (secondary)

② MCU → Computer system

① MPU ② Memory ③ I/O

CPU [primary] GPU - DSP [secondary]

④ GPU → Graphics

⑤ DSP → العمليات الرياضية المعقدة

⑥ ALU ← عمليات حسابية بسيطة

SOC → MCU (but high performance) عبارة عن

App → Drivers → HW
 ① Bare metal 5W
 ② OS APP → Kernel → Drivers → HW

→ SOC → RPI

[kit] ECU
 [SOC + I/O] + sensors actuator

CPU ≠ Memory
 I/O

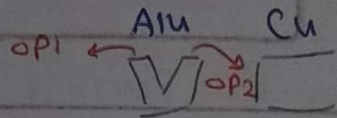
Bus set

↳ Data

↳ Add

↳ Control

(*) Processor :-



Instruction - life - cycle [F - d - e]

← ال ROM بتوى على مجموعة من instructions ذ بيتعمل
Fetch ليهم ل Reg-room عن طريق PC [Program Counter]
← نتا جيتهم من برا (ROM) لجوا (Reg-room) عنان اخرف ارتعاض
مخافهم جوا . بتد لهم في Reg اسما : Instruction Register

Instruction decoder

← بعد كده عاوز نعمل decode باستخدام ID في CU
← ليه بعمل decoder ؟ عنان ابعث signal ل ALU المفروض بعمله
← محتاج نعرف ايه عنان العمله (1) inst-set (2) format
العملية دي ايه ؟ add - sub ... OP-Code
الرقميت الاله حل العملية عليهم OP1, OP2
OP-Code OP1 OP2
[000 | 111 | 101]

← العملية التي بيكملها ALU execution والناتج بيتخزن
في جوا من Reg - File

← عنان نفهم ال instur [ID] How
[Compile] SW

ISA : Instruction - set - Archit

يفهم اذمار قليلة يحتاج SW قوي RISC :- Reduce
يفهم اذمار كثيرة يحتاج SW خفيف عايز CISC :- complex

Hard wired [RISC] (logic gates) IP
فيه طريقين لصناعة

decoder ال memory mapped search
[ID] ال memory
[CISC]

They are the same

General Purpose Register

(*) Reg - file \rightarrow G-PR data store [temp]
 \rightarrow SP / FR (specific Purpose)

\rightarrow (1) PC \rightarrow Program-Counter

\rightarrow next inst

\rightarrow (2) SP \rightarrow stack pointer

\rightarrow (3) ACC \rightarrow Accumulator

\rightarrow (4) IR \rightarrow inst-Reg Reg-8 مؤقت في Reg-8

\rightarrow (5) PSW \rightarrow process - status - word

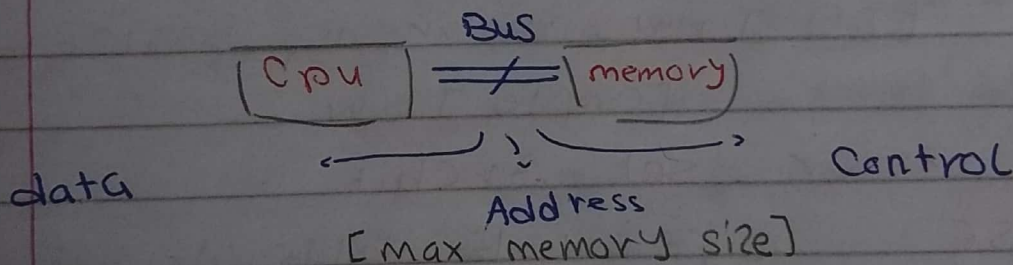
كل واحد منهم له وظيفة \rightarrow Flags \rightarrow يتبع مجموعة من

Flags

(*) Memory :-

\rightarrow Access time [write - Read]

\rightarrow Basic main element \rightarrow Flip / Flop



n (Address line) $\rightarrow 2^n$ (Address location)

(1) \rightarrow add-line \rightarrow add \rightarrow add

Read \rightarrow (2) $R \Rightarrow "0"$ \leftarrow Control

(3) location \rightarrow data \rightarrow location

(1) add - Bus \rightarrow add

Write \rightarrow (2) $w \Rightarrow "1"$ \leftarrow Control

(3) data - Bus \rightarrow data

- (*) **Types of memory**, ① Volatile RAM (Rwm)
 ② non-volatile ROM ③ Hybrid

(*) **RAM**: ① SRAM → static

→ based on transistor

bit JS → 6 Transistor تحتاج

→ Faster than DRAM ← Advan

→ high cost ← disad

(*) **DRAM** → Dynamic

→ based on capacitor مشكلة يفرغ بسرعة

→ Refresh Circuit → CPU لها الخطوات عن

but it has simple HW. وبذلك لا يخلطها الربط

(*) **ROM**: based on FG-M [Floating gate mosfet]

→ Read only بالإنجليزية (MP)

① → mask Programmable ROM → [OTP] one time prog.

② → PROM → Programmable ROM → [OTP] (user)

→ هو الذي يمحى بالبرق الـ prog. ← يمحى الـ Fuse بحولها

③ → EPROM → Erasable by (UV)

[RAM - ROM]

(*) **Hybrid**: E²PROM → Erasable by electricity

→ internal → External

Flash → Block Access [sector by sector]

→ Faster than E²PROM. ↑ reason

NVRAM → SRAM + Battery

SRAM + E²PROM + Battery