# İçindekiler

İçindekiler	1
Spike ile Cosim	3
Giriş	3
Cosim'den kastımız nedir, Amacımız	
Spike nedir kısaca	
Özetle neler yaptık	
Cosim Verilog Tarafı	5
cosim constants pkg:	6
csr ids pkg:	
cosim pkg:	
Fonksiyonlar	
Tür Tanımları	
Cosim Kullanımı	
Verilator	
Testbench'ten Örnek	
args.txt Dosyası	19
RISCV Proxy-Kernel	19
Baremetal Programı Sonlandırma	20
Cosim C++ Tarafı	21
Spike'ın Genel Akışı	21
Kısaca	21
sim_t Sınıfı	21
İlklendirme İşlemleri	22
Host-OS ile İletişim Olmadan (idle Döngüsü)	23
Tohost-Idle-Fromhost Döngüsü	24
Spike'ta Yapılan Değişiklikler	25
Run'ı, ilklendirme ve döngü adımı olarak parçalamak	25
bool htif_t::exit_code_not_zero();	25
bool htif_t::communication_available();	25
<pre>void htif_t::single_step_without_communication();</pre>	25
<pre>void htif_t::single_step_with_communication(std::queue<reg_t>    *fromhost_queue, std::function<void(reg_t)> fromhost_callback);</void(reg_t)></reg_t></pre>	26
void sim_t::prerun();	26

Idle'ın 5000 yerine 1 adım ilerleyen versiyonu	26
İşlemleri string'e çevirmeden yürütme	26
Simülasyonun interactive moda girmesine engel olmak	27
Ctrlc ile interactive moda girme	27
bool disable_interactive_mode parametreli sim_t kurucusu	28
Bazı Değişikliklerin Spike'tan Ayrılamamasının Sebebi	28
1- virtual function table	28
2- volatile bool ctrlc_pressed	28
Eklenen Fonksiyonlar	28
void create_sim_with_args(int argc, char**argv)	28
argv_argc_t *read_args_from_file(const char *filename)	29
void init()	
void step()	32
svBit simulation_completed()	
void get_pc(svBitVecVal* pc_o, int processor_i)	32
void get_log_reg_write(svBitVecVal* log_reg_write_o, int* inserted_elements_o, const int processor_i)	33
void get_log_mem_read(svBitVecVal* log_mem_read_o, int* inserted_elements_const int processor_i)	
void get_log_mem_write(svBitVecVal* log_mem_write_o, int* inserted_elements_const int processor_i)	
DPI ve Verilator	37
Referanslar	38

## Spike ile Cosim

<u>[1]</u>

## Giriş

#### Cosim'den kastımız nedir, Amacımız

Amacımız doğrulama aşamasında zaman kazanabilmek için tasarımımızın ve spike'ın simülasyonlarının ayrı ayrı tamamlanmasını bekleyip sonuçlarını karşılaştırmak yerine tasarımızın simülasyonunu ve spike'ı eşgüdümlü bir şekilde çalıştırarak karşılaştırma yapmak.

#### Spike nedir kısaca

Spike bir RISCV ISA simülatörü, işlemcimizin yürüttüğü buyruklara karşı doğrulamasını yaparken kullandığımız referans model.

ISA simülatörü, buyruk kümesinin simüle edilmesini sağlar. Herhangi bir mikromimarinin benzetimi değildir. ISA simülatörü sayesinde bir buyruk işlemciye girdiğinde etkilerinin neler olacağını ve makinenin durumunu nasıl değiştireceğini gözlemleriz ve bunu kendi tasarımımızı doğrulamak ve onaylamak için kullanırız.

**Kullanımı:** "spike" bir terminal uygulamasıdır. "spike" uygulaması; komut satırı argümanı olarak verdiğimiz, riscv üzerinde koşmak için derlenmiş .elf (executable linkable format) dosyamızın içindeki buyrukları sırayla yürütür. Belirttiğimiz seçeneklere göre yürütme sırasında gerçekleşen durum değişikliklerini belirtilen dosyaya yazar.

#### Özetle neler yaptık

SystemVerilog testbench'lerimizde kullanılabilecek bir arayüz tasarladık. Bu arayüz "SystemVerilog Direct Programming Interface" (DPI¹) ile Spike'ın fonksiyonlarından türettiğimiz fonksiyonlara erişim sağlıyor. Bu arayüz hâlihazırda şunlardan ibaret:

```
// cosim_pkg
import "DPI-C" function void init();
```

<sup>&</sup>lt;sup>1</sup> SystemVerilog'un bir parçası. SystemVerilog ve c/c++ arasında fonksiyon alışverişinin nasıl olacağını ("import" ve "export") belirten bir standart. Sentez araçları tarafından bu standarta göre gerekli bağlantıyı sağlayacak derleme/sentez yapılıyor. Bkz. <u>DPI ve Verilator</u>

```
import "DPI-C" function void step();
import "DPI-C" function bit simulation completed();
import "DPI-C" function void get log reg write(
  output commit log reg item t log reg write o[CommitLogEntries],
  output int inserted elements o,
  input int processor id = 0
);
import "DPI-C" function void get log mem read(
  output commit log mem item t log mem read o[CommitLogEntries],
  output int inserted elements o,
  input int processor id = 0
);
import "DPI-C" function void get log mem write(
  output commit log mem item t log mem write o[CommitLogEntries],
  output int inserted elements o,
  input int processor id = 0
);
import "DPI-C" function void get pc(
  output reg_t pc_o,
  input int processor id = 0
);
```

init bir dosyadan² Spike'a verilecek komut satırı argümanlarını okur ve simülasyonu oluşturur.

step fonksiyonu simülasyonu bir adım³ ilerletmeye yarar.

simulation\_completed fonksiyonu, spike tarafında çalışan kodun çıkış sinyali üretip üretmediğini

kontrol etmek için kullanılır. (bkz. baremetal programı sonlandırma)

<sup>2</sup> Bu dosyanın konumu **spike-cosim/cosim/src/cpp/cosimif.cc** kodunun içerisinde **ARGS\_FILE\_PATH** makrosu ile varsayılan bir değere tanımlanmıştır. Buradan elle değiştirilebilir. **spike-cosim/cosim/makefile** içerisindeki örnek testbench için derleme kurallarında **spike-cosim/log/args.txt**'yi kullanacak Şekilde ayarlanmaktadır. Bkz. <u>args.txt dosyası</u>

<sup>&</sup>lt;sup>3</sup> Simülasyon adımı. Spike tarafında sıradaki işlemcinin (Spike'ta çekirdekler sırayla ilerletiliyor. Sıradaki çekirdek 5000 adım ilerledikten sonra sıra sonraki çekirdeğe geçiyor.) bir buyruk yürütmesi ve Spike'ta canlandırılan diğer cihazlardan (ns16550, plic, clint, varsa remote\_bitbang) bir adım ilerletilmesi.

get\_log\_reg\_write fonksiyonu simülasyonun son adımında register'l(ar)a yapılan yazma işlemlerini log\_reg\_write\_o dizisi içerisine yazar, eklenen eleman sayısını inserted\_elements\_o'ya yazar. processor\_id parametresi ile çok çekirdekli bir simülasyon yapıyorsak hangi çekirdeğin yazma/okuma işlemini kontrol etmek istediğimizi seçiyoruz.

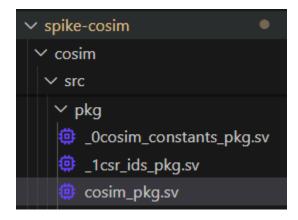
get\_log\_mem\_read fonksiyonu benzer şekilde son adımda yapılan bellek okuma işlemlerini,
get\_log\_mem\_write fonksiyonu da belleğe yazma işlemlerini verilog tarafına çekmeye yarar.

commit\_log\_mem\_item\_t ve commit\_log\_reg\_item\_t, nereye ne yazılmış, nereden ne okunmuş gibi bilgileri tutan SystemVerilog struct'larıdır.

get\_pc fonksiyonu, processor\_id ile belirttiğimiz işlemcinin pc'sini okumaya yarar.

## **Cosim Verilog Tarafı**

Bu bölümde verilog tarafında cosim'in yapısını, fonksiyonlarını ve tanımlanan türleri anlatacağız.



Cosim'in verilog tarafını SystemVerilog package'leri şeklinde oluşturduk. Birkaç pakete ayrılmasının sebebi, cosim\_pkg4'in import'landığında kullanan kişiyi ilgilendirmeyen fonksiyon, tür, sabitleri gösterip import'landığı yerde isim kalabalığı yapmasını istememem. cosim\_pkg'de sadece son kullanıcıyı ilgilendiren fonksiyon, tür ve sabitler var. Bir çeşit kapsülleme5.

Dosyaların isimlendirilmesindeki \_0, \_1 gibi önekler dikkatinizi çekmiştir. Çok önemli bir nokta olmamakla birlikte kısaca açıklayalım:

<sup>&</sup>lt;sup>4</sup> Cosim'i kullanacak testbench'in import'layacağı paket

<sup>&</sup>lt;sup>5</sup> "herhangi bir nesnenin metotlarını, verilerini ve değiskenlerini diğer nesnelerden saklayarak ve bunlara erişimini sınırlandırarak yanlış kullanımlardan koruyan bir konsepttir." [3]

lowRISC'e göre [2] paket A, paket B'yi kullanıyorsa B, A'yı kullanmamalı. Ama normalde SystemVerilog'da böyle bir kısıt yok. Dolayısıyla verilator'de<sup>6</sup> paketler arası bağımlılık ilişkisini<sup>7</sup> otomatik olarak çözmek gibi bir kavram yok (modüller için olmasının aksine). Ben de burada verilator'e yardımcı olmak için paketleri bağımlılık ilişkisine göre isimlendirdim ki makefile'da paket dosyalarını dizinden çekerken doğru sırayla çeksin, derlenirken doğru sırayla derlesin, bir paketten diğerine atıf olduğunda kendisine atıfta bulunulan paketin henüz derlenmemiş olma durumu olmasın.

Paketleri tek tek acıklamak gerekirse:

#### cosim constants pkg:

( Ocosim constants pkg.sv dosyasında) Cosim'de kullanılan türlerin bit genişliklerini bulundurur.

#### csr\_ids\_pkg:

(\_lcsr\_ids\_pkg.sv dosyasında) CSR isimlerinin Spike tarafında hangi id'lerle (sayılarla) eşleştirildiği bilgisini taşıyan csr\_id\_e isimli bir enum'u içeriyor. Normalde bu enum'un cosim\_pkg'de bulunması gerekiyordu, ayrı dosyada olmasının tek sebebi çok uzun olması. Bu enum, cosim\_pkg'da typedef csr\_ids\_pkg::csr\_id\_e csr\_id\_e şeklinde dışarıya (cosim\_pkg'ı importlayan tarafa) sunuluyor.

#### cosim pkg:

(cosim\_pkg.sv dosyasında) Son kullanıcının import'laması gereken<sup>8</sup> tek paket. Burada Spike ile etkileşimde bulunacak fonksiyonlar ve bu fonksiyonların çıktılarını kullanıma uygun şekilde sunmak için struct ve enum'ların tanımları var. Bu fonksiyon ve türleri tek tek açıklayalım.

#### **Fonksiyonlar**

**void init()**: simülasyonu yürütmeye hazır bir vaziyette ilklendirmek için kullanılıyor. Spike'ın simülasyon oluşturması için normalde komut satırından verdiğimiz argümanları<sup>9</sup>, önceden belirtilmiş<sup>10</sup> bir dosyadan okuyor.

<sup>&</sup>lt;sup>6</sup> Simülasyon yapmak ve DPI bağlantısını gerçeklemek için kullandığımız araç. Verilog kodlarını c++'a çevirip gcc ile derleme ve link'leme işlemlerini otomatikleştiriyor. Son çıktı olarak bir executable oluşturuyor, bunu koşarak simülasyonu çalıştırmış oluyoruz.

<sup>&</sup>lt;sup>7</sup> Hangi paketin hangi paketi kullandığı ilişkisi.

<sup>8</sup> Cosim tasarımında önemli bir tasarım hatası yoksa cosim pkg'ın import'lanması yeterli olmalı

<sup>&</sup>lt;sup>9</sup> Mesela normalde spike'ı çalıştırırken verdiğimiz: spike <flag'ler, seçenekler> hello.elf gibi komut satırı argümanları.

Argümanların okunduğu dosyanın yolu, spike-cosim/cosim/makefile dosyasında gcc derleyicisine -DARGS\_FILE\_PATH=\"<dosya yolu>\" Şeklinde geçiliyor. İstenilirse spike-cosim/cosim/src/cpp/cosimif.cc dosyasında kodun içinde ARGS FILE PATH macro'suna elle de girilebilir.

Komut satırı argümanları ile ilgili ayrıca Şunlara değinmek isterim, spike'ta seçenek olarak bırakılmış ama cosim'de seçenek olması mantıklı olmayan:

```
    -d<sup>11</sup>: (interactive mod<sup>12</sup>) devre dışı.
    --log-commits<sup>13</sup>: her türlü aktif.
    Bunlar kodun içinde macro<sup>14</sup> tanımlamalarıyla kontrol ediliyor.
```

**void step ()**: simülasyonu bir "adım" ilerletir. Bu bir adım, bir buyruğun tamamlanması ve gerekli cihazların<sup>15</sup> ilerletilmesinden oluşur. Buyruk yürütülmesi, çok işlemcili bir simülasyonda "sıradaki" işlemci tarafından yapılır. Spike'ta çok işlemcili bir simülasyonda sıradaki işlemci 5000 buyruk yürüttükten sonra sıra bir sonraki işlemciye devredilir.

```
function void get_log_reg_write(
   output commit_log_reg_item_t log_reg_write_o[CommitLogEntries],
   output int inserted_elements_o,
   input int processor_id = 0
);
function void get_log_mem_read(
   output commit_log_mem_item_t log_mem_read_o[CommitLogEntries],
   output int inserted_elements_o,
   input int processor_id = 0
);
function void get_log_mem_write(
   output commit_log_mem_item_t log_mem_write_o[CommitLogEntries],
   output int inserted_elements_o,
   input int processor_id = 0
);
```

Bu fonksiyonlar Spike tarafında en son adımda ne olup bitmiş takip etmek için kullanılıyor.

<sup>&</sup>lt;sup>11</sup> –d seçeneği (interactive mod) ihtiyaç olmadığı için devre dışı bırakıldı. Ayrıca Spike'ın simülasyon sırasında ctrl+c ile interactive mod'a girme özelliği de devre dışı.

Eğer -d seçeneğini komut satırı argümanı olarak **ARGS\_FILE\_PATH**'ta belirtilen dosyanın içine eklerseniz uyarı mesajı verir ve devam eder.

<sup>&</sup>lt;sup>12</sup> Spike'ta koşan kodumuzu komut satırından adım adım ilerleterek register'ların ve belleğin durumunu inceleyebileceğimiz etkileşimli mod.

<sup>&</sup>lt;sup>13</sup> **--log-commits** seçeneği, simülasyon adımlarında gerçekle**ş**en olayların kayıt altında tutulması için her türlü -girseniz de girmeseniz de- aktif oluyor.

<sup>&</sup>lt;sup>14</sup> Bu özellikler, **spike-cosim/cosim/src/cpp/cosim\_conf.h** dosyası içinde tanımlanan macro'larla kontrol ediliyor

<sup>&</sup>lt;sup>15</sup> (atladıklarım olabilir) plic, clint, ns16550 ve komut satırı argümanı olarak belirtilmişse remote\_bitbang

get\_log\_reg\_write, simülasyonun son adımında yürütülen buyruk hangi register(lar)a ne yazmışsa log\_reg\_write\_o dizisi içine yazıyor. get\_log\_mem\_read bellek okuma, get\_log\_mem\_write da bellek yazma işlemlerini sırasıyla log\_mem\_read\_o ve log\_mem\_write\_o dizilerine yazıyor. Fonksiyonlar, eklenen eleman sayısını inserted\_elements\_o'ya yazar. Dizilerin "unpacked" boyutunun uzunluğunu, fonksiyonlardan dinamik diziler¹6 döndüremediğim için CommitLogEntries¹7 Şeklinde bir sabit olarak tanımladım.

```
function bit simulation_completed(); Bu fonksiyon,
htif_t::exitcode != 0<sup>18</sup> mı diye kontrol etmeye yarıyor. Bu koşulu kontrol ederek
testbench'imizi sonlandırmaya karar verebiliriz.
```

NOT: <a href="http://exitcode">httf\_t::exitcode</a> != 0 olması için Spike'ta koşan kodun (test girdimizin) bellekteki belli allanlara belli değerler yazması gerekiyor. Normalde bu olay proxy-kernel<sup>19</sup> tarafından hallediliyor. Spike üzerinde baremetal kod çalıştırırken bu işlemin nasıl yapılacağına <a href="mailto:baremetal programı sonlandırma">baremetal programı sonlandırma</a> bölümünde bahsedeceğiz.

#### Tür Tanımları

C++ tarafından SystemVerilog tarafına çektiğimiz simülasyona dair kayıtları uygun Şekilde temsil edebilmek için yapılan tür tanımları.

```
typedef struct packed {
   reg_t addr;
   reg_t wdata;
   bit [55:0] reserved; // c tarafindaki alignment'a uydurmak icin
   byte len;
} commit_log_mem_item_t;
```

Spike tarafında bir işlemcinin en son adımda yaptığı bellek okuma/yazma işlemleri, her işlemci (processor\_t türünden nesne) için state\_t²0 türünden state isimli alanı içerisindeki commit\_log\_mem\_t türünden log\_mem\_write ve log\_mem\_read alanlarında kayıt altında tutulur. commit\_log\_mem\_t²¹ türü aslında bir listedir²². Bu listenin her bir elemanı²³ 1/2/4/8 byte'lık

<sup>&</sup>lt;sup>16</sup> Uzunluğu değişebilen diziler. SystemVerilog Language Standard 7.5

<sup>&</sup>lt;sup>17</sup> Bu değer 16, fazlasıyla yetiyor. Şu ana kadar en fazla eleman eklendiğini gördüğüm durum: illegal bir buyruk koşmaya çalıştığımızda şu 6 tane register'a bazı değerler yazılıyor: CSR\_MTINST, CSR\_MTVAL2, CSR MTVAL, CSR MCAUSE, CSR MSTATUS, CSR MEPC.

<sup>&</sup>lt;sup>18</sup> Spike'ta simülasyonu bitirmek için kontrol edilen koşul.

<sup>&</sup>lt;sup>19</sup> riscv-pk, spike'ta koştuğumuz kod ile host-os arasında tercümanlık yapan bir yazılım. Bkz. RISCV proxy-kernel

<sup>&</sup>lt;sup>20</sup> Hart'ların durumlarıyla ilgili her türlü bilgiyi içeren bir struct. Register file'lar, çsr'lar, pç,...

<sup>&</sup>lt;sup>21</sup> "Bellek işlem kaydı" şeklinde çevirebiliriz.

typedef std::vector<std::tuple<reg\_t, uint64\_t, uint8\_t>> commit\_log\_mem\_t;
vani, commit\_log\_mem\_t türü, elemanları 3'lü tupple'lar olan bir vector (c++'ta bir liste)

<sup>23</sup> std::tuple<reg\_t, uint64\_t, uint8\_t>,ilk eleman (reg\_t) adres, ikincisi (varsa) yazılan değer, üçüncüsü yazılan/okunan uzunluk (1, 2, 4, 8'den biri).

okuma/yazma işlemini tutar. Verilog tarafında da bu listenin elemanlarını saklamak için tanımladığımız tür commit log mem item t'dır.

Burada bit aralıkları:

```
addr: 191:128 wdata:127:64 reserved: 63:8 len: 7:0
```

Okuma işleminde **wdata** alanı 0 olarak kalır. Okuma ve yazma işlemleri için **len** alanı; 1 (byte okuma/yazma), 2 (half), 4 (word), 8(double word) değerlerinden birini alır. Reserved alanı, c tarafındaki 64 bit hizalamaya uydurmak için bulunmakta.

```
typedef struct packed {
  reg_key_t key;
  freg_t value;
} commit_log_reg_item_t;
```

Spike tarafında işlemcinin en son adımda yaptığı register yazma işlemleri, her işlemci (processor\_t türünden nesne) için state\_t türünden state alanı içerisindeki commit\_log\_reg\_t türünden log\_reg\_write alanında kayıt altında tutulur. commit\_log\_reg\_t aslında bir sözlüktür<sup>24</sup>. Bu sözlüğün elemanları olan anahtar-değer çiftlerinde anahtar hangi register'a yazıldığını, değer de ne yazıldığını ifade eder. Yukarıdaki commit\_log\_reg\_item\_t türü de bu anahtar değer çiftlerini verilog tarafında saklamak için tanımlandı.

Burada bit aralıkları: key: 191:128 value: 127:0

Spike tarafındaki register yazma kayıtlarında, register isimlerinin kodlamasını okunabilir şekilde verilog tarafında aktarabilmek için **reg\_key\_t** tanımlandı.

```
typedef struct packed {
   reg_id_t reg_id;
   reg_key_type_e reg_type;
} reg_key_t;
```

reg\_type: 3:0 bitler. burada reg\_key\_type\_e hangi tür register olduğu bilgisini (integer, float, vector, csr) tutan bir enum.

reg\_id: 63:4 bitler. Bir türe ait hangi register olduğu bilgisini tutar. integer'ın hangi register'ı, float'ın hangi register'ı gibi. Burada reg\_id\_t bir union. integer, float ve vector register'lar için düz sayı<sup>25</sup>; csr'lar için spike'ta makrolarla kodlandığı<sup>26</sup> Şekilde bir enum.

Burada kullanılan reg id t, reg key type e ve csr id e türleri de Şu Şekilde tanımlanır:

```
typedef enum bit [REG_KEY_TYPE_W-1:0] {
    XREG = 'b0000,
```

typedef std::unordered\_map<reg\_t, freg\_t> commit\_log\_reg\_t; anahtar-değer ikililerini saklamaya yarayan yapılardan biri. Saklamak istediğimiz değerlere, anahtarları kullanarak bir takım hash işlemleriyle hızlı erişim sağlar. Değerleri indislemek istediğimiz anahtarların seyrek dağılım göstermesi tercih edilme sebeplerinden biridir. [] []

<sup>&</sup>lt;sup>25</sup> **reg\_id**, x0 için 0, x1 için 1, x2 için 2 gibi.

<sup>&</sup>lt;sup>26</sup> riscv-isa-sim/riscv/encoding.h içerisinde

```
FREG = 'b0001,

VREG = 'b0010,

VREG_HINT = 'b0011,

CSR = 'b0100

} reg_key_type_e
```

**REG\_KEY\_TYPE\_W** = 4, **REG\_KEY\_ID\_W** = 60, bu değerler spike'ta register yazma işlemlerini kaydederken<sup>27</sup> anahtar-değer ikililerinde anahtarın oluşturulma şeklinden geliyor.

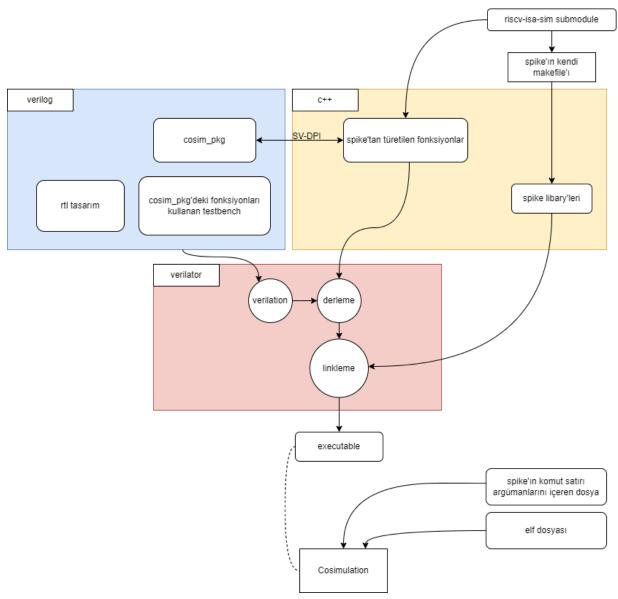
```
// csr'larin ozel id'leri var
// diger id'ler duz 0'dan 31'e.

typedef union packed {
  bit [REG_KEY_ID_W-1:0] xr_fr_vr_id;
  csr_id_e csr_id;
} reg_id_t;
```

```
typedef enum bit [REG KEY ID W-1:0] {
 // riscv/encoding.h
 CSR FFLAGS
                    = REG_KEY_ID_W'('h1),
 CSR FRM
                    = REG_KEY_ID_W'('h2),
 CSR FCSR
                    = REG KEY ID W'('h3),
 CSR VSTART
                    = REG_KEY_ID_W'('h8),
 CSR VXSAT
                    = REG KEY ID W'('h9),
 CSR VXRM
                    = REG KEY ID W'('ha),
 CSR VCSR
                    = REG KEY ID W'('hf),
                    = REG_KEY_ID_W'('h15),
 CSR SEED
devam ediyor
```

<sup>27</sup> riscv-isa-sim/riscv/decode\_macros.h

## Cosim Kullanımı



Özet: Riscv-isa-sim submodule'ünü derleyin. verilator ile ARGS\_FILE\_PATH makrosunu tanımlayarak ve gcc include path'ine gerekli eklemeleri<sup>28</sup> yaparak; riscv-isa-sim/build/libriscv.so ve riscv-isa-sim/build/libdisasm.a library'lerini, cosim/src/cpp ve cosim/src/pkg'yi, rtl tasarımınızı ve cosim\_pkg fonksiyonlarını kullandığınız testbench'i derleyin/link'leyin. (spike-cosim reposunda bu işlemi örnek bir testbench için yapan bir makefile<sup>29</sup> mevcut)

<sup>28</sup> SPIKE:=spike-cosim/riscv-isa-sim # gosterecek sekilde tanimlanmissa

<sup>-</sup>I\$(SPIKE)/build -I\$(SPIKE)/riscv -I\$(SPIKE)/fesvr -I\$(SPIKE)/

<sup>-</sup>I\$(SPIKE)/softfloat -I\$(SPIKE)/fdt

<sup>29</sup> spike-cosim/cosim/makefile

**ARGS\_FILE\_PATH** makrosu ile gösterilen dosyanın<sup>30</sup> içindeki komut satırı argümanlarını koşmak istediğiniz .elf dosyasını gösterecek şekilde değiştirin. Verilator'un oluşturduğu executable'ı çalıştırın. Örnek kullanım için detaylı talimatlar README.md<sup>31</sup>de mevcut. Burada verilator'un kullanımıyla ilgili kısaca bahsedeceğiz.

#### Verilator

Aşağıda makefile<sup>32</sup> içindeki derleme kuralını çalıştırdığımda çalışan komutu açıklıyorum:

optimizasyon seviyesi (verilator'den gcc'ye gönderiliyor)

—CFLAG ile verilator'e gcc'ye göndermesi gereken flag'leri/ayarları/seçenekleri belirtiyoruz. Bu turuncunun içindeki kullanımda −ASRGS\_FILE\_PATH makrosunu tanımladığımız tek bir flag gönderiyoruz. Bu makronun, makefile³³ içerisinde CURDIR³⁴ değişkenini kullanarak makefile'ın konumuna göre hesaplanmasının daha evrensel olduğunu düşündüğüm için derleme kuralına bu şekilde ekledim.

Yazım Şeklindeki gariplik (tekrar eden "\"lar) Şundan kaynaklanıyor:

shell, komutları parse ederken tırnak (") işaretlerini ve ters eğik çizgiyi (\) kaldırıyor. Shell bu tırnak işaretlerini çağrılan executable'a tırnak işareti şeklinde aktarsın diye \" şeklinde veriyoruz. Burada iki seviye<sup>35</sup> parse'lama olduğu için ters eğik çizgileri korumak için onları da \\ olarak veriyoruz.

<sup>30</sup> Cosim reposundaki örnekte spike-cosim/cosim/log/args.txt

<sup>31</sup> spike-cosim/README.md

<sup>32</sup> spike-cosim/cosim/makefile

<sup>33</sup> spike-cosim/cosim/makefile

<sup>34</sup> Makefile dosyasının konumunu taşıyan bir makefile değişkeni

<sup>35</sup> Birincisi verilator'u çağırırken yapılan parse'lama, ikincisi verilator'un gcc'yi çağırdığı komutta yapılan parse'lama

**ARGS\_FILE\_PATH**'i derleme komutunda tanımlamaya alternatif olarak cosimif.cc<sup>36</sup>de kullanıldığı yerde de tanımlanabilir.

- Burada yine verilator'un -CFLAGS flag'iyle gcc'ye include path'lerini gönderiyoruz. -CFLAGS'in buradaki kullanımında gcc'ye birden fazla flag gönceriyoruz. Onun için "flag1 flag2" Şeklinde tırnak içerisinde sıralıyoruz. Spike'tan türettiğimiz fonksiyonlar, spike'taki header'ları #include'layarak spike'taki fonksiyonları kullanıyor.
- --Mdir flag'ini, verilator'e ürettiği çıktıları koyacağı dizini bildirmek için kullanıyoruz. Dizin mevcut değilse oluşturuluyor. Varsayılan olarak bu dizinin ismi obj dir
- --binary executable bir çıktı oluştur demek. --binary yerine kullanabileceğimiz seçeneklerden bazıları şunlar:
- --cc: verilog kodlarını c++'a dönüştür.
- --sc: verilog kodlarını systemC'ye dönüştür.
- --lint-only: verilog kodlarının içerisinde uyarıya [4] sebep olabilecek herhangi bir nokta var mı kontrol et. Tamamı için Şuraya bakabilirsiniz: [5]
- burada sv uzantılı dosyaları 1800-2017 verilog standartına göre okumasını belirtiyoruz.
- SystemVerilog paketlerini barındıran dosyalar. Verilator'de A paketini kullanan paket/modülü derlerken Paket A'nın, komut satırı argümanı olarak daha önce yazılması gerekiyor. Paket A, paket B'yi kullanıyorsa B'nin tanımlandığı dosyayı A'nınkinden önce yazmamız gerekiyor.
- cosim\_pkg'deki fonksiyonları kullandığım bir testbench.

<sup>36</sup> spike-cosim/cosim/src/cpp/cosimif.cc

- cosim\_pkg'de SV-DPI ile importlanan fonksiyonların ve bazı yardımcı fonksiyonların tanımlandığı c++ dosyaları.<sup>37</sup>
- Spike'ın cosim için değiştirilmiş hâlinin derlenmesiyle oluşturulmuş library'lerden ikisi<sup>38</sup>
- çıktı oluşturulacak top modül olarak **tb\_spike\_link**<sup>39</sup> modülünü seçiyoruz. Aslında benim örneğimde sadece bir tane top modül adayı<sup>40</sup> (**tb\_spike\_link**) mevcut olduğu için bu Şekilde belirtmeme gerek yoktu. Fakat birden fazla top modül adayı olduğunda eğer **--top** ile hangi top modül için çıktı oluşturulmasını istediğimizi belirtmezsek verilator bütün top modül adayları için gerekli çıktıları<sup>41</sup> oluşturur.
- --prefix flag'i ile verilator'un oluşturduğu çıktılarda yapacağı isimlendirme için kullanacağı ön eki belirtiyoruz. Aşağıdaki resimde bu çıktılardan bazılarının isimleri mevcut:

```
    ✓ spike-cosim
    ✓ cosim
    ✓ obj_dir_tb_spike_link
    = tb_spike_link__ALL.o
    G tb_spike_link__Dpi.cpp
    C tb_spike_link_Dpi.h
    G tb_spike_link__main.cpp
    C tb_spike_link__pch.h
```

o flag'i ile oluşturulacak çalıştırılabilir dosyanın ismini belirtiyoruz.

<sup>37</sup> cosim/src/cpp içerisinde

<sup>&</sup>lt;sup>38</sup> Cosim için sadece bu library'lere ihtiyaç duyuluyor.

<sup>39 (</sup>yeniadı cosim ornek kullanim)

<sup>&</sup>lt;sup>40</sup> Verilator, başka modüller tarafından örneklenmeyen modülleri top modül adayı olarak belirler.

<sup>&</sup>lt;sup>41</sup> Bahsedilen çıktı: **—-binary** flag'iyle kullandıysak çalıştırılabilir dosya, **—-cc** flag'i ile çalıştırdıysak c++ dosyaları gibi.

#### Testbench'ten Örnek

Bu bölümde testbench içerisinde cosim\_pkg fonksiyon ve türlerini nasıl kullandığımıza dair örnek mevcut.

Modülümüzün içinde cosim pkg'nin bütün tanımlarını import'luyoruz.

```
import cosim_pkg::*;
```

Simülasyon döngüsü boyunca Spike tarafından çektiğimiz verileri tutmak için 3 tane dizi tanımlıyoruz.

```
commit_log_reg_item_t log_reg_write_from_c [CommitLogEntries];
commit_log_mem_item_t log_mem_read_from_c [CommitLogEntries];
commit_log_mem_item_t log_mem_write_from_c [CommitLogEntries];
int num_elements_inserted_from_c_side; // 3'u icin de kullaniliyor.
```

Simülasyon döngüsü içerisinde kullanılacak bazı değişkenler.

```
reg_t temp_key;
freg_t temp_value;
reg_t temp_pc;
```

İlk önce cosim\_pkg'de tanımlanan init() fonksiyonunu çağırmamız gerekiyor.

```
initial begin: cosimulation
  init();
  // bu arada simulation_loop olacak
  $finish;
end: cosimulation
```

Simülasyon döngüsü genel hatlarıyla.

```
for (;;) begin: simulation_loop
   if (simulation_completed()) begin // htif_t::exitcode != 0
        $display("simulation completed");
        break;
   end
   get_pc(temp_pc);
   $display("pc before execution: %0h", temp_pc);

   step();
   // kontroller, karsilastirmalar.
   wait_key();

end: simulation_loop
```

**cosim\_pkg**'de tanımlanan **bit simulation\_completed()** fonksiyonu ile spike tarafında simülsayonun tamamlanıp tamamlanmadığını kontrol ederek simülasyon döngüsünü kırmaya karar verebiliriz.

void get\_pc(output reg\_t pc\_o, input int processor\_id = 0) ile temp\_pc
değişkeninin içine o anki pc'yi yazıyoruz.

void step() fonksiyonuyla spike tarafında bir adım ilerlemesini söylüyoruz.
wait\_key yine DPI ile c++ tarafından importlanıyor, cosim'in kritik bir parçası değil. Sadece bir adım ilerledikten sonra ekrana basılan çıktıları takip edebilmek için yürütmeyi bekletmeye yarıyor.

Spike tarafından veri çekme. RTL'imizin oluşturduğu çıktılarla karşılaştırma burada yapılabilir.

```
get_log_reg_write(log_reg_write_from_c,
num_elements_inserted_from_c_side);

for (int ii = 0; ii < num_elements_inserted_from_c_side; ii = ii + 1)

begin: log_reg_write_itr

$display("log_reg_write_from_c[%0d] reg_type: %0s",
    ii, log_reg_write_from_c[ii].key.reg_type.name);

if (log_reg_write_from_c[ii].key.reg_type == CSR) begin
    $display("log_reg_write_from_c[%0d] csr name: %0s",
    ii, log_reg_write_from_c[ii].key.reg_id.csr_id.name);
end else begin
    $display("log_reg_write_from_c[%0d] reg_id: %0d",
    ii, log_reg_write_from_c[ii].key.reg_id);
end

$display("log_reg_write_from_c[%0d].value: %0h", ii,
log_reg_write_from_c[ii].value);
end</pre>
```

**get\_log\_reg\_write** ile simülasyon döngüsü içerisinde register yazma olaylarına göz attığımız bir kod parçası.

```
get_log_mem_read(log_mem_read_from_c, num_elements_inserted_from_c_side);

for (int ii = 0; ii < num_elements_inserted_from_c_side; ii = ii + 1)

begin: log_mem_read_itr
    $display("log_mem_read_from_c[%0d].addr: %0h", ii,

log_mem_read_from_c[ii].addr);
    $display("log_mem_read_from_c[%0d].wdata: %0h", ii,

log_mem_read_from_c[ii].wdata);
    $display("log_mem_read_from_c[%0d].len: %0d", ii,

log_mem_read_from_c[ii].len);
    end</pre>
```

Bellek okuma olaylarına bakıyoruz.

Bellek yazma olaylarına bakıyoruz.

Bu testbench'i (systemVerilog paketleri ve gerekli c++ kaynak dosyaları ve kütüphanelerle birlikte) verilator ile derleyip oluşan çıktıyı çalıştırdığımızda yandaki çıktıyı oluşturur. Sarıyla işaretlenen

```
--compilation done--
./obj_dir_cosim_ornek_kullanim/cosim_ornek_kullanim.exe
../src/cpp/cosimif.cc:33: reading args from file: /home/u
sr1/spike-cosim/cosim/log/args.txt
--running cosim with arguments (the first line of the fil
spike /home/usr1/spike-cosim/ornek_test_girdileri/pk_olm
adan/outputs/hello.elf
sim.cc/ sim_t::set_rom()/ start pc val: 2147483784
communication_available() is true
pc before execution: 1000
log_reg_write_from_c[0] reg_type: XREG
log_reg_write_from_c[0] reg_id: 5
log_reg_write_from_c[0].value: 1000
press any key to continue...
pc before execution: 1004
log_reg_write_from_c[0] reg_type: XREG
log_reg_write_from_c[0] reg_id: 11
log reg write from c[0].value: 1020
press any key to continue...
pc before execution: 1008
log_reg_write_from_c[0] reg_type: XREG
log_reg_write_from_c[0] reg_id: 10
log_reg_write_from_c[0].value: 0
press any key to continue...
pc before execution: 100c
log_reg_write_from_c[0] reg_type: XREG
log_reg_write_from_c[0] reg_id: 5
log_reg_write_from_c[0].value: 80000088
log_mem_read_from_c[0].addr: 1018
log_mem_read_from_c[0].wdata: 0
log_mem_read_from_c[0].len: 8
press any key to continue...
```

makefile'ın içinden @echo komutuyla yapılan bildirim. Kırmızı işaretlenen, makefile'ın executable dosyayı çalıştırdığı komut.

#### args.txt Dosyası

Daha önceki bölümlerde bahsedildiği gibi, bu dosya spike'ın komut satırı argümanlarını yazdığımız **void cosim\_pkg::init()** 42 fonksiyonu tarafından okunan dosya. Aşağıdaki resimde dosya içeriği iki satırdan oluşuyor. Sadece ilk satırı okunuyor. İkinci satırı örnekler arasında hızlı geçiş yapabilmek için ekledim.

Bu dosyanın yolu cosim'in örnek testbench için hazırlanmış makefile'ındaki<sup>43</sup> derleme kuralında verilator'e -CFLAGS -DARGS\_FILE\_PATH=\\\"\$ (CURDIR) <sup>44</sup>/log/args.txt\\\" olarak ondan da gcc'ye -DARGS\_FILE\_PATH=\"<dosya yolu>\" olarak veriliyor. İstenilirse cosimif.cc<sup>45</sup>de

```
#ifndef ARGS_FILE_PATH
#define ARGS_FILE_PATH "args.txt"
#warning ARGS_FILE_PATH is not defined. Using default value: "args.txt"
#endif
```

Şu satırlar değiştirilerek girilebilir.

#### **RISCV Proxy-Kernel**

Spike üzerinde her zaman baremetal kod çalıştırmak istemeyebiliriz. Bazen printf, fopen, fgets, fclose, scanf, fprintf, fscanf gibi işletim sistemi kullanan fonksiyonları da kullanmamız gerekebilir. Gelgelelim spike, üzerinde işletim sistemi koşabilecek bir simülatör değil. Sadece processor, ns16550<sup>46</sup>, plic, clint, remote\_bitbang gibi bazı temel cihazlar modellenmiş. O yüzden işletim sistemi gerektiren fonksiyon çağrıları yapmak istediğimizde bu çağrılar aslında host-os'e yönlendiriliyor. Bu çağrılar proxy-kernel tarafından host-os'in anlayacağı bir dile çevriliyor ve bellekte belli alanlara yazılıyor. Daha sonra Spike'ın fesvr (front end server) kütüphanesi içerisindeki htif\_t<sup>47</sup> sınıfı, proxy-kernel'in, host-os'in anlayacağı dile çevirdiği bu çağrıları host-os'e iletiyor ve gerekli işlemler host-os tarafından yapılıyor. riscv proxy-kernel, riscv simülatörleri üzerinde koşar. riscv için derlenir (riscv-gnu-toolchain ile). Spike üzerinde koşarız. Sistem çağrıları yaptığımız bir kodu derleyip spike üzerinde koşmak için spike [diger komut satiri argumanlari] pk dosya.elf şeklinde çalıştırırız. Burada aslında spike'a elf dosyası olarak pk'yi vermiş oluyoruz. Pk'ye de girdi olarak dosya.elf'i vermiş oluyoruz. Spike pk'yi çalıştırmaya başladığında pk, dosya.elf'i belleğe map'liyor, ve kontrolü dosya.elf'e devrediyor.

<sup>&</sup>lt;sup>42</sup> Fonksiyonun esas tanımı **spike-cosim/coim/src/cpp/cosimif.cc** dosyasında.

<sup>&</sup>lt;sup>43</sup> spike-cosim/cosim/makefile

<sup>44</sup> makefile'ın konumunu tutan built-in bir makefile değişkeni.

<sup>45</sup> spike-cosim/cosim/src/cpp/cosimif.cc

<sup>&</sup>lt;sup>46</sup> Bir uart

<sup>&</sup>lt;sup>47</sup> Host target interface. Host: host i\$letim sistemi. Target: spike (spike'taki processor)

dosya.elf içerisinde sistem çağrısı yaptığımız yerlerde kontrol bizim kodumuzdan pk'ye geçiyor. pk, bellekte magic\_mem<sup>48</sup> isimli global array'e gerekli mesajı yazıyor ve magic\_mem'in adresini bellekte tohost<sup>49</sup> isimli global değişkene yazıyor. Daha sonra spike'ın host-target arayüzü, tohost'un sıfırdan farklı bir değer aldığını görüyor. Onu okuyup yerine sıfır yazıyor. Sonra tohost'tan okuduğu değere göre sistem çağrılarını oluşturuluyor.

#### **Baremetal Programi Sonlandirma**

Cosim\_pkg>Fonksiyonlar bölümünde simülasyonun Spike tarafında tamamlandığını kontrol etmek için kullandığımız cosim\_pkg::simulation\_completed fonksiyonunu anlatırken htif\_t::exitcode'un sıfırdan farklı bir değer almasından, bunun için de bellekte belli alanlara belli değerler yazılması gerektiğinden bahsetmiştik. Spike'ı Riscv-pk ile kullanırken<sup>50</sup> test girdimizde<sup>51</sup> programın sonlandığı kısımda belleğin belli alanlarına belli değerler yazarak programın sonlandığını host-target-interface'e bildirme işlemini proxy-kernel hallediyor. Dolayısıyla, spike üzerinde baremetal kod çalıştırırken host-target-interface'e programı sonlandırma mesajını iletecek işlemleri kendimiz yapmıyorsak cosim\_pkg::simulation\_completed fonksiyonu hiç bir zaman true (= 1) döndürmeyecek.

htif'e bu çıkış mesajını iletmek için baremetal kodumuzda şunları yapmamız gerekiyor: Şu üç alanı tanımlıyoruz:

```
volatile static long long int magic_mem[8]; // bunun ismi onemli degil.
volatile static long long int* tohost __attribute__((used));// bunlarin
volatile static long long int* fromhost __attribute__((used));// onemli
```

Bu alanlar üzerinde aşağıdaki işlemleri yapan fonksiyonu tanımlıyoruz:

```
void baremetal_exit(long long int exit_code) {
  magic_mem[1] = exit_code;
  magic_mem[0] = 93; // 93: exit see riscv-isa-sim/fesvr/syscall.cc }
syscall_t::syscall_t
  for (int i = 2; i < 8; i++)
     magic_mem[i] = 0;

tohost = magic_mem;
  while (!fromhost);
  fromhost = 0;
  while (1);
}</pre>
```

<sup>&</sup>lt;sup>48</sup> Spike'ı pk ile çalıştırdığımızda bu alan pk tarafından tanımlanıyor.

<sup>&</sup>lt;sup>49</sup> Spike'ı pk ile çalıştırdığımızda bu alan pk tarafından tanımlanıyor.

<sup>50</sup> spike pk spike-cosim/ornek\_test\_girdileri/fromhost\_tohost\_test/a.out

<sup>&</sup>lt;sup>51</sup> Spike'ta koşan kod. Simülasyonun girdisi. .elf dosyası

**baremetal\_exit** fonksiyonunu, test girdimizde<sup>52</sup> programı sonlandırmak istediğimiz yerde çağırarak htif'e programı sonlandırma mesajı göndermiş oluyoruz ve <a href="http://exitcode">htif\_t::exitcode</a> != 0<sup>53</sup> koşulu gerçekleşmiş oluyor.

### Cosim C++ Tarafı

#### Spike'ın Genel Akışı

Bu bölümde Spike'ın nasıl çalıştığını önce kısaca anlatıp daha sonra spike üzerinde yaptığımız değişikliklere temel oluşturması için ayrıntılı bir Şekilde anlatacağız.

#### Kısaca

main fonksiyonunda komut satırı argümanları çözümlendikten sonra bu argümanlarda belirttiğimiz şekilde bir simülasyon nesnesi oluşturulur.

Sonra bu simülasyon nesnesinin **run** metodunu çağırır. **run** metodunda ilk olarak test girdimiz olan .elf dosyası okunup spike'ta modellenen belleğe yüklenir. Daha sonra simülasyon döngüsü başlar. Simülasyon döngüsü; .elf dosyamızda **fromhost** ve **tohost**<sup>54</sup> denilen iletişim kanalları tanımlanmışsa target<sup>55</sup> ile host<sup>56</sup> arasında iletişim<sup>57</sup> kurulacak şekilde, bu kanallar tanımlı değilse host ve target arasında iletişim kurulmadan gerçekleşir.

sim t Sınıfı

sim\_t<sup>58</sup> Spike'ta modellenen cihazların bulunduğu kısımdır. Bu cihazlar şunlardan ibarettir:

processor\_t sınıfından nesne(ler), ns16550\_t, plic\_t ve clint\_t türünden birer tane
nesne ve komut satırı argümanlarında belirtilmişse remote\_bitbang\_t türünden bir nesne ve
bellek(ler). Bu cihazlar arasındaki iletişim memory-mapped-io şeklinde gerçekleşir. sim\_t sınıfı,
htif t<sup>59</sup> sınıfını kalıtır<sup>60</sup>. htif t temel olarak host ile target arasındaki iletişimi sağlamakla görevlidir.

<sup>&</sup>lt;sup>52</sup> Spike'ta ko**ş**an kod. Simülasyonun girdisi. .elf dosyası

<sup>53</sup> cosim\_pkg::cosim\_completed tarafından kontrol edilen koşul.

<sup>&</sup>lt;sup>54</sup> Spike'ı proxy-kernel ile çalıştırdığımızda bu kanallar proxy-kernel tarafından tanımlanıp işletiliyor.

<sup>&</sup>lt;sup>55</sup> spike'taki processor'ler ve spike üzerinde koştuğumuz test girdisi

<sup>&</sup>lt;sup>56</sup> host-os

<sup>&</sup>lt;sup>57</sup> Host-os'e sistem çağrıları yapmak ve bu çağrıların dönüşlerini almak

<sup>58</sup> Tanımı Şu dosyalarda: riscv-isa-sim/riscv/sim.h riscv-isa-sim/riscv/sim.cc

<sup>&</sup>lt;sup>59</sup> Host target interface

<sup>&</sup>lt;sup>60</sup> Yani **sim\_t**, **htif\_t**'nin özelliklerinden public ve protected olanları alır. Ayrıyeten **sim\_t** kendisi de ba**ş**ka özellikler ekler. Örnek olarak, **dunya\_t** ve **gezegen\_t** olarak iki farklı sınıf tanımlıyor olsak **dunya\_t** sınıfı **gezegen t** sınıfını kalıtıyor olurdu.

#### İlklendirme İşlemleri

main<sup>61</sup> fonksiyonunda komut satırı argümanları çözümlenip belirtilen konfigürasyona<sup>62</sup> göre bir simülasyon nesnesi oluşturuluyor. Daha sonra bu nesnenin run metodunu çağırıyor.

**NOT:** "sinif\_ismi::metod\_ismi" gösteriminde bahsi geçen metod, aksi belirtilmediği sürece (metod static olarak tanımlanmadığı sürece veya metin içerisinde açıkça sınıf metodu olarak belirtilmediği sürece) nesne metodudur. Yani bir nesne üzerinden çağrılan, bir nesneye iliştirilmiş bir metod. "... nesnesinin ... metodu" gibi bir ifadede metod yine nesne metodudur.

sim\_t::run metodu, sim\_t::set\_procs\_debug metodu ile processor(ler)e işlem kayıtlarının
tutulup tutulmayacağı bilgisini gönderir. Sonra htif\_t::set\_expected\_xlen metodu ile
htif\_t nesnesine .elf dosyasında hedef mimarinin belirtildiği bölümde bulunması gereken xlen'i<sup>63</sup>
gönderir. Daha sonra da htif t::run<sup>64</sup> metodunu çağırır.

Burada htif\_t::run metodu aslında bir sim\_t nesnesi üzerinden çağrıldığı için mevzubahis htif t nesnesi gerektiğinde polimorfizm<sup>65</sup> ile bir sim t nesnesi olarak muamele görebilir.

htif\_t::run metodu, önce htif\_t::start metodunu çağırır. Bu metod komut satırı argümanlarında belirtilen .elf dosyasını simülasyonun bellek alanına map'leyip<sup>66</sup> bu .elf dosyasındaki sembol<sup>67</sup> isimlerini ve program giriş adresini kaydettikten sonra virtual void htif t::reset() metodunu çağırır.

reset metodu, htif\_t'de virtual<sup>68</sup> olarak tanımlandığı ve htif\_t'yi kalıtan sim\_t'de override<sup>69</sup> edildiği ve mevzubahis htif\_t nesnesi, "sim\_t ile polimorfik" olduğu için reset metoduna yapılan çağrı aslında sim\_t'nin reset metoduna yapılan bir çağrı oluyor.

<sup>61</sup> riscv-isa-sim/spike main/spike.cc'de tanımlı

<sup>&</sup>lt;sup>62</sup> pmp granüleritesi, önbellek ayarları, processor sayısı, isa-spec, i**ş**lem kaydı yapılacak mı, hangi dosyaya yapılacak gibi ayarlar.

<sup>63</sup> integer register'ların bit genişliği.

<sup>64</sup> C++ syntax'ında htif t türünün run metodu

<sup>&</sup>lt;sup>65</sup> Polimorfizm: nesne yönelimli programlamada ata sınıfın nesnesinin, hem ata sınıf hem alt sınıf nesnesi olarak muamele görebilmesi

<sup>&</sup>lt;sup>66</sup> mmap diye bir standard c library fonksiyonu ile bir dosya, içeriği kopyalanmak zorunda kalmadan sanal bir şekilde erişilebilir oluyor.

<sup>&</sup>lt;sup>67</sup> Kodumuzun içerisindeki değişken, fonksiyon, sınıf, metot isimleri; kod derlendikten sonra binary dosyasının içinde <adres> <sembol\_ismi> [<tanım>] Şeklinde birer sembol olarak yer alır.

<sup>&</sup>lt;sup>68</sup> ata sınıf'ın, tanımı kalıtan sınıflar tarafından "override" edilebilecek metodu.

<sup>69</sup> ata sınıftaki tanımı geçersiz kılıp yeniden tanımlamak

sim\_t::reset'te pc'nin DEFAULT\_RSTVEC<sup>70</sup> değerinden .elf entry değerine zıplamasını sağlayan
boot kodlarını bus'ta<sup>71</sup> boot\_rom isimlendirilen böylege rom\_device\_t<sup>72</sup> olarak ekleyen
sim\_t::set\_rom metodu çağrılır.

htif\_t::run'da, htif\_t::start'tın tamamlanmasından<sup>73</sup> sonra simülasyon döngüsü dediğimiz aşama başlayacaktır. Bundan önce simülasyon döngüsünde host-target mesajlaşmasında host'tan gelen mesajları tutan, fromhost\_queue denilen bir kuyruk ve bu kuyruğa mesaj eklemek için fromhost\_calback denilen bir callback<sup>74</sup> oluşturulur.

```
auto enq_func = [](std::queue<reg_t>* q, uint64_t x) { q->push(x); };
std::queue<reg_t> fromhost_queue;
// !!! fromhost_calback bir std::function. reg_t parametre alip void
donduruyor.
// asagida
// enq_func'in ilk parametresi fromhost_queue'ya baglaniyor.
// 2. parametresi fromhost_callback'in 1. (_1'den dolayi) parametresi
icin bir placeholder
std::function<void(reg_t)> fromhost_callback =
   std::bind(enq_func, &fromhost_queue, std::placeholders::_1);
// !!! yani fromhost_callback, fromhost_queue'ye
// reg_t turunden bir seyler push'lamaya yariyor.
// fromhost_callback(16) ⇔ (&fromhost_queue)->push(16)
```

Daha sonra simülasyon döngüsü başlar. Bu döngü iki farklı şekilde işleyebilir:

- 1- host-os ile iletişim olmadan (idle döngüsü)
- 2- host-os ile iletişim hâlinde (tohost-idle-fromhost döngüsü)

#### Host-OS ile İletişim Olmadan (idle Döngüsü)

Spike'a girdi olarak verdiğimiz .elf dosyasında fromhost ve tohost<sup>75</sup> sembolleri mevcut değilse diğer bir deyişle .elf dosyasını oluşturmak için derlediğimiz kodda fromhost ve tohost alanları tanımlı değilse<sup>76</sup> simülasyon döngüsü; spike'ta koşan kodumuz ve spike processor'lerinin (target), host-os (host) ile iletişimi (sistem çağrıları) olmadan gerçekleşir. Bu döngüde sadece simülasyon nesnesinin içerisinde modellenen cihazlar (başlıca processor'ler ve bellek) çalışmaktadır.

<sup>&</sup>lt;sup>70</sup> riscv-isa-sim/riscv/platform.h dosyasında tanımlı. Processor'un state'inin içindeki pc değişkeni, state\_t::reset fonksiyonunda bu değeri (0x1000) alıyor.

<sup>&</sup>lt;sup>71</sup> Simülasyon cihazlarından bir tanesi

<sup>72</sup> riscv-isa-sim/riscv/devices.h dosyasında tanımlı

<sup>&</sup>lt;sup>73</sup> .elf yükleme ve boot yükleme işlemleri bittikten sonra

<sup>&</sup>lt;sup>74</sup> In computer programming, a callback or callback function is any reference to executable code that is passed as an argument to another piece of code; that code is expected to call back (execute) the callback function as part of its job. []

<sup>75</sup> Tohost ve fromhost, bellekte target ve host arasında iletişimi sağlamakta kullanılan alanlar.

<sup>&</sup>lt;sup>76</sup> Spike'ı riscv-pk ile çalıştırırsak pk bu işi bizim için yapar. []

htif\_t::run() metodu içinde,

```
if (tohost_addr == 0) {
  while (!signal_exit)
   idle();
}
```

Kod parçası, bu döngüden sorumludur. Burada htif\_t::idle, virtual olarak tanımlanan bir metoddur. Mevzubahis htif\_t nesnesi, polimorfik bir sim\_t nesnesi olduğu için ve sim\_t'de idle override edildiği için htif\_t::idle'a yapılan çağrı aslında sim\_t::idle'a yapılan bir çağrıdır.

sim\_t::idle, eğer komut satırı argümanı olarak belirtilmişse veya ctrl+c ile spike'ı kesmişsek simülasyonu interactive modda çalıştırır. Aksi takdirde (hızlı mod) simülasyonu sim\_t::step metodu ile 5000 adım ilerletir. Ve her 5000 adımda diğer simülasyon cihazlarından gerekli olanlar birer adım ilerletilir (ns16550, plic, clint)

#### Tohost-Idle-Fromhost Döngüsü

Spike'a girdi olarak verdiğimiz .elf dosayasında fromhost ve tohost sembolleri tanımlıysa simülasyon döngüsü bu Şekilde ilerler. Bu döngü üç fazın arka arkaya tekrar etmesinen ibarettir.

- 1- tohost
- 2- idle
- 3- fromhost

Tohost fazında spike'ın host-target arayüzü, belleğin tohost bölgesine (64 bitlik bir alan, aslında bir pointer) sıfırdan farklı bir değer yazılmış mı diye kontrol eder, yazıldıysa o değeri okuyup yerine sıfır yazar. Tohost'tan okuduğu değer için gerekli komutları oluşturur, ve <u>ilkendirme işlemleri bölümü</u>nde bahsettiğimiz fromhost\_callback ile birlikte front end server'daki araçlara<sup>77</sup> gönderir. Fromhost\_callback, host-os'in gerçekleştirdiği işlemlerin spike işlemcisine geri döndürülmesi gereken cevapları host-target arayüzündeki fromhost queue'ye ekleyebilmeleri için vardır.

Idle fazı, idle döngüsü bölümündekiyle aynı işler.

Fromhost bölümünde htif, fromhost\_queue'ya front-end server'daki diğer araçlar tarafından bir şey eklenmiş mi diye bakar. Eklenmişse eklenen şeyi spike işlemcisinde koşan kodun okuyabilmesi için bellekteki fromhost bölgesine yazar.

Pekiyi, idle fazında 5000 simülasyon adımı yürütüldüğünü söylemiştik. Aşağıdaki gibi bir durum oluşursa ne olacak?

Spike'ta koşan kodumuz bir sistem çağrısı yapmış ve proxy-kernel'in ilgili fonksiyonları da bu sistem çağrısını bellekte gerekli yerlere yazmış olsun. Simülasyon tarafında bu olayların olması 500 buyruk sürdüğünü varsayalım. yani 500 simülasyon adımında tamamlanmış olsunlar. Kalan 4500 adımda ne olacak?

Burada pk'in ilgili fonksiyonu fromhost bölgesini dinlemektedir. Fromhost'a bir şey yazılıncaya kadar boş bir döngüde takılı vaziyette bekler.

<sup>&</sup>lt;sup>77</sup> device\_list\_t htif\_t::device\_list. device\_list\_t risv-isa-sim/fesvr/device.h'ta tanımlı. Bu listedeki en önemli araç syscall\_t syscall\_proxy.

#### Spike'ta Yapılan Değişiklikler

Spike'taki değişiklikler genel olarak

- sim t::run ve htif t::run metodunu ilklendirme ve döngü adımı olarak parçalamak
- sim\_t::idle metodunun 5000 adım yerine 1 adım ilerleyen eşdeğerini tanımlamak
- iŞlemcinin yürütme sırasında iŞlem kayıtlarını output stream'e string'e çevrilerek eklemesini iptal etmek
- simülasyonun interactive moda girmeyecek bir Şekilde oluŞturulmasını sağlamak Çevresinde Şekillendi.

Başta spike'ı yeniden derlemeye gerek olmasın, tanımlanacak fonksiyonların sadece imzalarını spike'ın header'larına ekleyelim ve fonksiyon tanımları tamamen ayrı dosyalarda bulunsun ve sadece o dosyaları derlemeye gerek olsun şeklinde istemiştik. Fakat daha sonra teknik kısıtlardan [] dolayı bu mümkün olmadı, ve spike'ın bazı fonksiyon tanımları ve imzalarını içererek derlenmesini gerektirecek bir tasarım oldu.

#### Run'ı, ilklendirme ve döngü adımı olarak parçalamak

sim\_t::run, ufak bir ilklendirme işlemi yaparak htif\_t::run'ı çağırıyordu. htif\_t::run, spike'ta simülasyon (bkz <u>ilklendirme işlemleri</u>, <u>tohost-idle-fromhost döngüsü</u>) sınıfıyla host-os arasında bağlantı kurup simülasyon sınıfıyla idle metodu vasıtasıyla etkileşimde bulunarak simülasyonun yürütülmesinden sorumluydu. Fakat ilklendirme, döngü adımı, döngüyü kırma kontrolü gibi bizim testbench'ten ayrı ayrı çalıştırmak isteyeceğimiz işlemlerin hepsi bu run metodunun içerisinde yapılıyordu. Dolayısıyla run metodunu parçalamak gerekti. Bunun için aşağıdaki fonksiyon/metodlar tanımlandı.

#### bool htif\_t::exit\_code\_not\_zero();

Bu metodun imzası htif\_t sınıfının tanımında<sup>78</sup> public olarak eklendi. Bu metodun tanımı spike-cosim/cosim/ src/cpp/cosim\_htif.cc dosyasındadır. Simülasyon döngüsünün tamamlandığı kontrolünü yapmaya yarayan metoddur. simulation\_completed [] tarafından kullanılmaktadır.

#### bool htif\_t::communication\_available();

Bu metodun imzası htif\_t sınıfının tanımında public olarak eklendi. Bu metodun tanımı spike-cosim/cosim/ src/cpp/cosim\_htif.cc dosyasındadır. Elf dosyasında fromhost -tohost sembollerinin tanımlı olup olmadığını, yani elf dosyasında koşan kod ile htif vasıtasıyla iletişimin mümkün olup olmadığını kontrol etmeye yarar. init'in [] içerisinde kullanılmaktadır.

#### void htif\_t::single\_step\_without\_communication();

Bu metodun imzası htif\_t sınıfının tanımında public olarak eklendi. Bu metodun tanımı spike-cosim/cosim/src/cpp/cosim\_htif.cc dosyasındadır. init, [] communication\_available metodu ile iletişimin mümkün olmadığını tespit ederse (bkz. Idle döngüsü) step\_callback<sup>79</sup> olarak single\_step\_without\_communication'u seçer.

<sup>&</sup>lt;sup>78</sup> risc v-isa-sim/fesvr/htif.h'de

<sup>&</sup>lt;sup>79</sup> Step [] tarafından çağrılan callback

single\_step\_without\_communication'un tek yaptığı Şey, idle\_single\_step'i (bkz. <u>Idle'ın 5000 yerine ...</u>) çağırmaktır.

void htif\_t::single\_step\_with\_communication(std::queue<reg\_t> \*fromhost\_queue, std::function<void(reg\_t)> fromhost\_callback);

Bu metodun imzası htif\_t sınıfının tanımında public olarak eklendi. Bu metodun tanımı spike-cosim/cosim/src/cpp/cosim\_htif.cc dosyasındadır. init, [] communication\_available metodu ile iletişimin mümkün olduğunu tespit ederse (bkz. Tohost-idle-fromhost döngüsü) step\_callback [] olarak single\_step\_with\_communication'u seçer. Single\_step\_with\_communication, htif\_t::run'daki tohost - idle - fromhost aşamalarını içeren bir metoddur. Yalnız idle yerine idle single step'i (bkz. Idle'ın 5000 yerine ...) kullanır.

#### void sim\_t::prerun();

Bu metodun imzası sim\_t sınıfının tanımına public olarak eklendi. Bu metodun tanımı spike-cosim/cosim/src/cpp/cosim\_sim.cc dosyasındadır. İlklendirme işlemlerinde bahsedilen set procs debug ve set expected xlen işlemlerini yapar. init [] tarafından çağrılır.

#### Idle'ın 5000 yerine 1 adım ilerleyen versiyonu

Spike'ta idle dediğimiz simülasyonun kendi kendine çalıştığı aşamayı temsil eden metod, simülasyonu 5000 adım ilerletmektedir. Yani 5000 buyruk ilerletilir. Fakat biz her bir buyruğun sonucunu görebilmek istiyoruz. Bu yüzden bu idle'ın tek adım ilerleten bir versiyonu olan idle\_single\_step metodu tanımlandı. Bunu tanımlarken spike'taki mekanizmadan sapmamak için aynı idle'ın kendisinde olduğu gibi, htif\_t'de protected virtual, sim\_t'de private override şeklinde tanımlandı.

#### İşlemleri string'e çevirmeden yürütme

Spike'ta işlemci tarafından yapılan işlemler, --log-commits komut satırı argümanıyla çalıştırdıysak her bir buyruk için kaydedilir. Cosim'de adım adım karşılaştırabilmek için bu değerlere ihtiyacımız var. Bu kayıt varsayılan olarak stderr dosyasına bastırılır. Fakat bu çıktı insan tarafından okunabilir string formatındadır. biz zaten cosim arayüzünde bu değerlere doğrudan sayısal olarak erişime sahip olduğumuz için<sup>80</sup> bunların string'e dönüştürülüp stderr dosyasına bastırılması gereksiz bir angaryadır. Ayrıyeten bu çıktılar stderr ve stdout'a kendi bastırmak istediğimiz mesajların arasında gözükmektedir. Dolayısıyla cosim'de kullanılmak üzere şu fonksiyonlar tanımlanmıştır:

void processor\_t::step\_without\_print(size\_t n);<sup>81</sup>

void sim\_t::step\_without\_print(size\_t n);82

static inline reg\_t execute\_insn\_logged\_without\_print(processor\_t\* p, reg\_t pc, insn\_fetch\_t fetch);<sup>83</sup> Bunların spike'taki asıl muadillerinden tek farkı string'e dönüştürme ve log\_file'a bastırma işlemlerinin kaldırılmış olmasıdır.

<sup>&</sup>lt;sup>80</sup> cosim pkg fonksivonları bölümü, get log reg write, get log mem read, get log mem write

<sup>81</sup> Imzası riscv-isa-sim/riscv/processor.h, tanımı processor.cc

<sup>82</sup> Imsası riscv-isa-sim/riscv/sim.h, tanımı sim.cc

<sup>83</sup> Imzası riscv-isa-sim/riscv/processor.h, tanımı riscv-isa-sim/riscv/execute.cc

Simülasyonun interactive moda girmesine engel olmak

Daha önceki bölümlerde spike'ın interactive modunu cosim'de kullanmanın gereksiz olacağından bahsetmiştik. Interactive mod'un kullanılabilir veya kullanılamaz olmasını spike-cosim/src/cpp/cosim\_conf.h dosyasındaki DISABLE\_INTERACTIVE\_MODE makro tanımıyla değiştirebiliriz. Eğer bu makro tanımlıysa, diğer bir deyişle interactive mode devre dışı bırakılmışsa, komut satırı argümanlarının çözümlendiği create\_sim\_with\_args [] fonksiyonunda -d (interactive mod'da çalıştıran komut satırı argümanı) seçeneği etkisizdir, uyarı mesajı verip devam eder. Yine eğer interactive mod devre dışı bırakılmışsa ctrl+c ile de interactive moda giremeyiz. Bu noktada ctrl+c ile interactive moda girme olayına bir parantez açalım.

#### Ctrlc ile interactive moda girme

riscv-isa-sim/riscv/sim.cc dosyasında tanımlanan volatile bool ctrlc\_pressed değişkeni, simülasyon sınıfının interactive modda başlatılmamış hâlde de (-d komut satırı argümanı kullanılmadan) interactive mod'a geçebilmesini sağlayan mekanizmanın bir parçası.

Ctrlc\_pressed'in okunduğu kısım:

sim\_t::idle, eğer ctrlc\_pressed ise interactive modu çalıştırıyor, ctrlc\_pressed değilse sim\_t::step(5000) yürütüyor.

Ctrlc\_pressed'e yazılan kısım:

handle\_signal diye bir <u>fonksiyon'da</u> (metod değil, nesneye veya sınıfa ait değil, global bir fonksiyon) ilk girişte true'ya çevriliyor (ctrl+c'ye bir kere basınca ctrlc\_pressed true oluyor) ikinci girişte (ctrlc\_pressed true iken girişte) process abort ediliyor.

```
void sim_t::idle()
{
    if (done())
        return;

    if (debug || ctrlc_pressed)
        interactive();
    else{
        // std::cout << "sim.cc/ step(INTERLEAVE);
}</pre>
```

```
volatile bool ctrlc_pressed = false;
static void handle_signal(int sig)

{
   if (ctrlc_pressed)
        exit(-1);
   ctrlc_pressed = true;
   signal(sig, &handle_signal);
}
```

Handle\_signal ise sim\_t constructor'ında<sup>84</sup> spike process'ine gelen interrupt'larda ne yapılacağını bildirmek için signal diye bir sistem fonksiyonuna gönderiliyor.

```
signal(SIGINT, &handle_signal);
```

<sup>&</sup>lt;sup>84</sup> Bir sınıfın nesnesini oluşturmak için var olan metod. kurucu.

#### bool disable\_interactive\_mode parametreli sim\_t kurucusu

Bu kurucu, disable\_interactive\_mode parametresine göre handle\_signal fonksiyonunun process'e gelen kesme sinyali ile ilgilenip ilgilenmeyeğinin seçimini yapıyor:

```
if (!disable_interactive)
    signal(SIGINT, &handle_signal);
```

#### Bazı Değişikliklerin Spike'tan Ayrılamamasının Sebebi

#### 1- virtual function table

Spike'ta yapılan bazı değişikliklerin spike'ın kaynak kodlarından ayrılamamasının sebebi, idle\_single\_step metodunu spike'taki mekanizmadan sapmamak için virtual-override şeklinde tanımlamak istememdi. Bu şekilde yapmak isteyince ayrı dosyaya koyamıyoruz, çünkü virtual function table<sup>85</sup> sınıf tanımı yapılırken oluşturuluyor, yani spike derlenirken oluşturuluyor. Idle\_single\_step'in sadece imzasını header'lara (htif\_t ve sim\_t header'ına) ekleyip sim\_t::idle\_single\_step tanımını ayrı bir kaynak dosyasına koyup bu ayrı kaynak dosyasını derleyip spike library'lerine karşı linklesek bile virtual function table güncellenmiyor, sim\_t::idle\_single\_step kendi başına bir metod gibi duruyor. Dolayısıyla idle\_single\_step'in spike kaynak kodlarında bulunup spike'la beraber derlenmesi gerekiyordu. Bunun sonucu olarak da idle\_single\_step'in kullandığı diğer metodların da (execute\_insn\_logged\_without\_print, processor\_t::step\_without\_print, sim\_t::step\_without\_print) spike kaynak kodlarında tanımlanması gerekiyordu.

#### 2- volatile bool ctrlc\_pressed

Ctrl+c ile interactive moda girme bölümünde bahsedilen volatile static bool ctrlc\_pressed ve void handle\_signal sim.cc dosyasında tanımlı oldukları için bool disable\_interactive mod parametreli sim\_t constructor'unun da sim.cc dosyasında bulunması gerekti. Çünkü handle\_signal fonksiyonunu kullanıyordu. Aslında bunun etrafından dolaşmak mümkündü, ama zaten spike'ın cosim fork'unun virtual function table bölümünde bahsettiğimiz sebepten dolayı yeniden derlenmesi gerekecekti.

#### **Eklenen Fonksiyonlar**

Bu bölümde bahsedilecek olan fonksiyonlar, spike-cosim/cosim/src/cpp dizini altındaki kaynak dosyalarında tanımlanmıştır.

void create\_sim\_with\_args(int argc, char\*\*argv)

Bu fonksiyon, argc ve argv argümanlarında verilen değerleri komut satırı argümanlarıymış gibi çözümler, bir simülasyon nesnesi oluşturup nesnenin pointer'ını döndürür. riscv-isa-sim/spike\_main/spike.cc dosyasındaki main'in sim\_t nesnesi oluşturan kısmına eşdeğer.

spike-cosim/cosim/src/cpp/cosim\_create\_sim.cc dosyasında tanımlıdır. spike.cc dosyasında bulunan yardımcı fonksiyonlar da cosim\_create\_sim.cc dosyasına kopyalanmıştır. Bu fonksiyonun spike'ın main'inden farkları şöyle:

<sup>85</sup> Bir programlama dilinin runtime'da nesnelere metod bağlamasını sağlayan yapı []

- Sim\_t nesnesini oluşturup run metodunu çağırmak yerine sim\_t nesnesini oluşturup pointer'ını döndürüyor. Bu pointer, init'te [] global bir değişkene kaydedilip diğer fonksiyonlar tarafından kullanılıyor.
- sim\_t nesnesinin pointer'ını döndürebilmek için, nesne stack'te değil heap'te oluşturuluyor. (stack'te oluşturulan bir nesnenin pointer'ını döndürürsek, fonksiyon döndükten sonra stack başka fonksiyonlara ayrılacağı için nesnenin üzerine yazarlar)

sim\_t <nesne\_ismi> (<constructor parametreleri>); Şeklinde oluŞturmak yerine "new" ile oluŞturuluyor.

- main'in dump\_dts yaptığı<sup>87</sup> yerde return 0 yerine exit(0) yapıyor.
- --log-commits komut satırı argümanı verilsin verilmesin i**ş**lem kaydının tutulması için bool log\_commits true olarak ayarlanıyor.
- sim\_t'nin "simülasyonun interactive moda girmesine engel olmak" bölümünde bahsettiğimiz kurucusunu kullanıyor.
- cfg\_t<sup>88</sup> türünden nesne, stackte oluşturulmak yerine heap'te oluşturuluyor. Yani cfg\_t <nesne ismi>(<kurucu argümanları>) şeklinde değil cfg\_t\* cfg\_ptr = new cfg\_t(<kurucu argümanları>); Ve #define cfg (\*cfg\_ptr) şeklinde oluşturuluyor.

```
argv_argc_t *read_args_from_file(const char *filename)
```

Filename olarak verilen dosyanın ilk satırını okur, (birden fazla satır varsa görmezden gelir) argv\_argc\_t denilen int argc ve char \*\*argv alanlarını içeren bir struct pointer'ı döndürür. Daha sonra bu döndürülen değerler, init [] fonksiyonu tarafından create\_sim\_with\_args [] fonksiyonuna verilir.

#### void init()

(**NOT:** init'ten itibaren anlatılan fonksiyonların imzaları verilator tarafından verilog kodundaki DPI import ifadelerine göre otomatik oluşturulmuştur. Bu fonksiyonlar spike-cosim/cosim/src/cpp/cosimif.cc'de tanımlanmıştır.)

DPI ile import'lanan void cosim\_pkg::init() fonksiyonunun tanımlandığı kısımdır. Görevi <u>args.txt</u> dosyasından spike'a verilecek komut satırı argümanlarını okuyup simülasyonu oluşturup diğer ilklendirme işlemlerini yaparak adım adım ilerletmeye hazır hâle getirmektir. Sırayla yaptığı işler şu şekildedir:

1- ARGS FILE PATH makrosuyla belirtilen dosyanın içeriğini read args from file fonksiyonu ile okur.

```
#ifndef ARGS_FILE_PATH
#define ARGS_FILE_PATH "args.txt"
#warning ARGS_FILE_PATH is not defined. Using default value: "args.txt"
#endif
const char *args_filepath = ARGS_FILE_PATH;
printf(__FILE__ ":%d: reading args from file: %s\n", __LINE__,
args_filepath);
```

<sup>&</sup>lt;sup>86</sup> İşletim sisteminden nesnenin kaplayacağı alan kadar heap'ten alan isteyip verilen kurucu argümanlarını kullanarak o alanda bir nesne inşaa ettirerek o alanın pointer'ını döndürtmek için kullanılan bir c++ özelliği.

<sup>&</sup>lt;sup>87</sup> --dump-dts komut satırı argümanıyla çalıştırınca oluyor. anladığım kadarıyla simülasyonun device tree'sini bastırıp bitirme

<sup>88</sup> Simülasyon konfigürasyonlarını paketleyen sınıf

argv\_argc\_t \*argc\_argv = read\_args\_from\_file(args\_filepath);

2- okunan argümanları <u>create\_sim\_with\_args</u> fonksiyonuna vererek create\_sim\_with\_args'ın döndürdüğü pointer'ı simulation\_object isimli global bir değişkene kaydeder. Daha sonra bu değişken, init fonksiyonu döndükten sonra da simülasyon nesnesine erişebilmek için kullanılacaktır.

```
/* global scope */
sim_t *simulation_object;

/* inside init function */
   simulation_object = create_sim_with_args(argc_argv->argc,
argc_argv->argv);
```

**NOT:** c/c++ dillerinde<sup>89</sup> global scope'ta değişken/nesne tanımlamanın, değişken/nesne'nin aynı dosyadaki bütün fonksiyonlar tarafından görülebiliyor olmasının yanında ima ettiği diğer bir anlam da şudur:

Değişken/nesne stack'te değil bss'te veya sıfırdan farklı ilk değer alıyorsa data segmentinde bulunur. Bu da fonksiyon çağrıları arasında değerinin korunmasını sağlamış olur. Stack'ta dursaydı, yani bir fonksiyona ait lokal ve static<sup>90</sup> olmayan bir değişken/nesne olsaydı, o fonksiyon döndükten sonra çağrılan fonksiyonlar kendilerine ayırdıkları stack'te daha önceden bırakılmış bir değişken/nesne olduğunun farkında olmadan üzerine yazacaklardı.

**NOT:** burada simülasyon nesnesi create\_sim\_with\_args fonksiyonunun içerisinde "new" ile oluşturulduğu için heap'te bulunur. Bahsi geçen global scope kavramı "simulation\_object" pointer'ı için geçerlidir. Fakat heap'teki bir nesne de "delete" veya "free" kullanılarak işletim sistemine serbest bırakılması söylenene kadar data ve bss'te olanlar gibi fonksiyon çağrıları arasında korunur.

3- bu pointer üzerinden <u>prerun</u> ve sim\_t'nin kalıttığı htif\_t'nin start (bkz. <u>Ilklendirme</u> <u>islemleri</u>)metodunu çağırır.

```
simulation_object->prerun();
((htif_t*)simulation_object)->start();
```

Yukarıda gördüğümüz ((htif\_t\*) simulation\_object) yazım Şekli, sim\_t\* (sim\_t pointer'ı) türünden simulation\_object'i htif\_t\* (htif\_t pointer'ı) türüne "type-casting" yapmak için kullanılmıŞtır. Start metodu, bir htif\_t nesnesi üzerinden çağrılabildiğinden (çünkü htif\_t içerisinde tanımlı) bunu yapmak gerekiyor.

**NOT:** bir nesne pointer'ından başka nesne pointer'ına yapılan "type-casting", sadece aşağıdan yukarıya<sup>92</sup> veya yukarıdan aşağıya olduğu durumda yani htif\_t nesnesine olan bir pointer'ı sim\_t pointer'ına dönüştürüyorsak sadece mevzubahis htif\_t nesnesi gerçekten bir sim\_t nesnesinin "base" nesnesi ise yapılabilir. Yoksa runtime'da hata alırız.

<sup>&</sup>lt;sup>89</sup>Emin olmamakla birlikte "global scope kavramı olan dillerde" diye genelleyebilirim.

<sup>&</sup>lt;sup>90</sup> Static olursa yine data veya bss'te

<sup>&</sup>lt;sup>91</sup> Bir türden diğerine dönüştürme, bir türe diğeriymiş gibi muamele etme, bir türün elemanını diğer bir türdenmiş gibi algılamak

<sup>92</sup> Kalıtan sınıftan ata sınıfa

4- htif::run'ın ilk kısımlarında yapılana benzer Şekilde (bkz. <u>Ilklendirme iŞlemleri</u>) global scope'ta tanımlanan fromhost\_queue'ya ekleme yapan bir fonksiyon oluŞturulur ve global scope'ta tanımlanan fromhost\_callback'e kaydedilir. Burada fromhost\_queue ve fromhost\_callback'ın htif\_t::run'dakinin aksine lokal değil global scope'ta tanımlanmasının sebebi, init fonksiyonu döndükten sonra da kullanılabilir olmalarını istememizdir.

```
/* global scope */
std::queue<reg_t> fromhost_queue;
std::function<void(reg_t)> fromhost_callback;
   /* inside init function */
   auto enq_func = [](std::queue<reg_t> *q, uint64_t x)
   { q->push(x); };
   fromhost_callback = std::bind(enq_func, &fromhost_queue,
std::placeholders::_1);
```

NOT: c++ dilinde diğer nesne yönelimli dillerin aksine,

std::queue<reg\_t> fromhost\_queue;

ifadesi boş bir referans<sup>93</sup> oluşturmak yerine aslında "varsayılan ilklendirilmiş" [] bir nesne oluşturmaktadır.

5- host ile target arasında iletişimin mümkün olup olmamasına (bkz. <u>communication\_available</u>) göre global'de tanımlanan step\_callback isimli callback belirlenir. Step\_callback, daha sonra step [] fonksiyonu tarafından çağrılacaktır.

IletiŞim mümkünse single\_step\_with\_communication metodunun, birinci argümanı (hemen aşağıdaki NOT'a bakınız) simulation\_object, ikincisi fromhost\_queue'nun adresi, üçüncü argümanı da fromhost\_callback'e bağlanmış hâli step\_callback olarak belirlenir.

Iletişim mümkün değilse single\_step\_without\_communication metodunun birinci argümanı (hemen aşağıdaki <u>NOT</u>'a bakınız) simulation\_object'e bağlanmış hâli step\_callback olarak belirlenir.

```
/* global scope */
std::function<void()> step_callback;
    /* inside init function */
    if (((htif_t*)simulation_object)->communication_available())
    {
        printf("communication_available() is true\n");
        // htif_t pointer'ine type-cast yapmaya gerek yoktu muhtemelen ama
        acik acik gostermek istedim
            step_callback = std::bind(&htif_t::single_step_with_communication,
        (htif_t*)simulation_object, &fromhost_queue, fromhost_callback);
    }
    else
    {
        printf("communication_available() is false\n");
        step_callback = std::bind(&htif_t::single_step_without_communication,
        (htif_t*)simulation_object);
    }
}
```

**NOT:** nesne metodları aslında hangi nesne üzerine çağrıldıklarını söyleyen gizli bir argümana sahiptirler. Derleyici, "nesne1.metod1()" veya "nesne\_ptr1->metod1()" ifadesinde, metod1 isimli metodun gizli argümanına nesne1'in pointer'ını veya nesne\_ptr1'i geçer.

\_

<sup>&</sup>lt;sup>93</sup> Hiç bir nesneye i**Ş**aret etmeyen bir referans

#### void step()

DPI ile importlanan void cosim\_pkg::step() fonksiyonunun tanımlandığı kısımdır. <u>Init</u>tarafından belirlenen step\_callback'i çağırır.

```
void step()
{
   step_callback();
}
```

#### svBit simulation\_completed()

DPI ile importlanan bit cosim\_pkg::simulation\_completed() fonksiyonunun tanımlandığı kısımdır. <u>Init</u> tarafından kaydedilen sim\_t pointer'i üzerinden sim\_t'nin kalıttığı htif\_t'nin exit\_code\_not\_zero metodunu çağırır, döndürdüğü değeri döndürür.

```
svBit simulation_completed()
{
   return ((htif_t*)simulation_object)->exitcode_not_zero();
}
```

svBit, DPI'ın c/c++ header'ında SystemVerilog'un "bit" türüne eşdeğer olarak tanımlanmıştır.

```
void get_pc(svBitVecVal* pc_o, int processor_i)
```

DPI ile importlanan void cosim\_pkg::get\_pc(output reg\_t pc\_o, input int processor\_id = 0) fonksiyonunun tanımlandığı kısımdır. Simülasyon nesnesine <u>init</u> tarafından kaydedilen global simulation\_object isimli pointer üzerinden erişerek simülasyonun processor\_i argümanı ile verilen processor'ünün pc'sini pc\_o pointer'ı ile gösterilen yere yazar.

```
void get_pc(svBitVecVal* pc_o, int processor_i)
{
   *((reg_t*)pc_o) =
simulation_object->get_core(processor_i)->get_state()->pc;
}
```

Burada svBitVecVal, DPI'ın c/c++ header'ında SystemVerilog'daki 32 bitlik 2-state (0-1) veriyi göstermek için tanımlanmış tür. Verilator'de [] (DPI ve Verilator kısmında daha detaylı anlatılacak) bir fonksiyon parametresi, 2-state bir packed/unpacked array ve output yönlü verilmişse c/c++ tarafına svBitVecVal pointer'ı olarak dönüştürülüyor. Ben burada (reg\_t\*) ifadesi ile pc\_o ile gösterilen alana 64 bitlik yazma yapacağımı bildiğimden pc\_o adlı pointer'ı 64 bitlik bir tür olan reg\_t türünü gösteren bir pointer'a dönüştürüyorum. Daha sonra "\*(pointer) =" ifadesiyle o pointer'ın gösterdiği yere bir değer yazıyorum. Bu pointer, SystemVerilog tarafında importlanan fonksiyonun çağrısının yapıldığı yerde output yönlü argümanı göstermekte (bu işi verilator hallediyor). Yani verilog tarafında şu şekilde çağrı yapıldığı zaman:

```
reg_t temp_pc;
initial begin: cosimulation
  init();
  for (;;) begin: simulation_loop
    get_pc(temp_pc);
```

C++ tarafında pc\_o isimli pointer, verilog tarafındaki temp\_pc adlı değişkeni gösterir durumda.

NOT: reg\_t türü, verilog ve c++ taraflarında ayrı ayrı tanımlanmıştır.

void get\_log\_reg\_write(svBitVecVal\* log\_reg\_write\_o, int\* inserted\_elements\_o, const int processor\_i)

DPI ile importlanan cosim\_pkg::get\_log\_reg\_write fonksiyonunun tanımlandığı kısımdır. processor\_i ile belirtilen işlemcinin son buyruk yürütmede yaptığı register yazma işlemlerini <u>init</u> tarafından kaydedilen simulation\_object pointer'ı üzerinden erişerek log\_reg\_write\_o adlı pointer ile gösterilen alana yazar, kaç tane işlem eklenmişse inserted\_elements\_o adlı pointer ile gösterilen int türünden değişkene yazar. Yaptığı işlemler şu şekilde:

```
void get_log_reg_write(svBitVecVal* log_reg_write_o, int*
inserted_elements_o, const int processor_i)
{
   auto map_from_c_side =
   simulation_object->get_core(processor_i)->get_state()->log_reg_write;
   int& num_entries = *inserted_elements_o;
   num_entries = 0;

auto item_ptr = (commit_log_reg_item_t*) log_reg_write_o;

for (auto x: map_from_c_side) {
   item_ptr[num_entries].key = x.first;
   item_ptr[num_entries].value = x.second;
   num_entries++;
   }
}
```

C'de karşılığı olan türler<sup>94</sup> de output yönlüyse , <türün c tarafındaki karşılığı>\* <parametre ismi> olarak dönüştürülüyor.

```
commit_log_reg_item_t log_reg_write_from_c [CommitLogEntries];
int num_elements_inserted_from_c_side;

initial begin: cosimulation
    init();
    for (;;) begin: simulation_loop

        get_log_reg_write(log_reg_write_from_c,
num_elements_inserted_from_c_side);
```

Bu örnekte verilog tarafında dpi ile importlanan get\_log\_reg\_write fonksiyonu çağrıldığında c++ tarafındaki fonksiyonun log\_reg\_write\_o isimli pointer'ı verilog tarafında log\_reg\_write\_from\_c olarak geçilen argümanı gösterir. (bu işi verilator hallediyor.) benzer durum inserted elements o için de geçerli.

.

<sup>&</sup>lt;sup>94</sup> Int, shortint, longint, byte, real, shortreal gibi

Fonksiyonu açıklamaya tekrar geri dönecek olursak:

"auto map\_from\_c\_side =" ifadesi ile "map\_from\_c\_side isimli değişkenin türünü sağ taraftaki ifadeden çıkar" demiş oluyoruz. (type inference []) sağ tarafta ise spike simülasyonunun ilgili processor'un state'inde tutulan son buyruk tarafından yapılan register yazma işlemlerine erişiyoruz.

**int& num\_entries = \*inserted\_elements\_o;** ifadesinde inserted\_elements\_o pointer'ının gösterdiği int türünden değişkene "referans" olacak num\_entries diye bir referans oluşturuyoruz.

C++'da referans, [] yazımı kolaylaştırmak için sürekli pointer "dereference" etmemek için ortaya çıkarılmış özel bir türdür. Tanımlandıkları yerde referans olacakları değişkenle eşleştirilecek şekilde ilklendirilmek zorundalardır.

<referans olunacak tür>& <referans olacak değişken ismi> = <referans olunacak değişken>; Yazımıyla oluşturulurlar. Kullanımı şu şekildedir, referans'a yapılan her değişiklik referans olunan değişkeni etkiler. (ters yönde de geçerli)

Başka bir deyişle,

int& referans\_olacak\_degisken = referans\_olunacak\_degisken;

ile

#define referans\_olacak\_degisken (\*(&referans\_olunacak\_degisken))

Eşdeğer ifadeler. (ilk ifadede & sembolü, takip eden türün bir referans olduğu anlamına geliyor.

Ikincisinde & sembolü özel bir unary operator, takip eden değişkenin adresini döndürüyor.)

Ikisini de yazdıktan sonra

referans olacak degisken = <deger>;

Ifadesi, referans\_olunacak\_degisken'i etkileyecek.

auto item\_ptr = (commit\_log\_reg\_item\_t \*) log\_reg\_write\_o; ifadesinde log\_reg\_write\_o isimli pointer'ı commit\_log\_reg\_item\_t pointer'ına "type-cast" ediyoruz. Auto, sol taraftaki değişkenin türünü sağ taraftaki ifadeden çıkarmaya (type-inference []) yarıyor.

log\_reg\_write\_o, register yazma işlemlerini verilog tarafına aktarmak için içerisine veri yazacağımız diziyi gösteren bir pointer. Bu dizinin elemanları verilog tarafında commit\_log\_reg\_item\_t isimli bir türdür. (bkz. Cosim\_pkg > tür tanımları) Dolayısıyla bu diziye yazma yapmak için "dereference" edeceğim pointer'ın türü de commit\_log\_reg\_item\_t'nin c++ tarafındaki muadili olmalı. Çünkü hem yazma işlemini o türün bellekteki yerleşimine göre yapsın, hem pointer aritmetiğini [] doğru yapsın. Yani item\_ptr[num\_entries] ifadesini kullandığımda dizinin başını (yani ilk elemanın yerini) gösteren item\_ptr'ye (her bir elemanın boyutuna göre) doğru kayma miktarını eklesin.

```
for (auto x: map_from_c_side) {
   item_ptr[num_entries].key = x.first;
   item_ptr[num_entries].value = x.second;
   num_entries++;
}
```

Soldaki döngüde spike tarafından ulaştığımız register yazma işlemlerini içeren map'in tüm elemanlarını dönerek item\_ptr vasıtasıyla yazmamız gereken yere yazıyoruz.

**NOT:** Burada değinmemiz gereken diğer bir kavram, c tarafından verilog tarafına doğrı bir Şekilde yazma yapabilmek için **verilog tarafındaki ve c++ tarafındaki commit\_log\_reg\_item\_t türlerinin bellek yerleŞimlerini** birbirine nasıl uydurduğumuzdur.

Verilog tarafında commit\_log\_reg\_item\_t bir packed struct. Verilog'da packed struct'ın alanları bellekte yerleşirken önce yazılan alan büyük adreste duruyor. C'de olanın tam tersi. Unpacked struct kullanabilseydim bir ayarlama yapmama gerek olmayacaktı:

"A packed structure is a mechanism for subdividing a vector into subfields, which can be conveniently accessed as members. Consequently, a packed structure consists of bit fields, which are packed together in memory without gaps. An unpacked structure has an implementation-dependent packing, normally matching the C compiler" SystemVerilog language standard 7.2.1 []

Fakat verilator, unpacked struct için pointer dereference ile doğrudan bir atama yapmayı desteklemiyor. Dolayısıyla verilog tarafında packed struct'la devam ettim, c tarafında da verilog tarafındaki yerleşime benzetmek için struct'ın alanlarını sondan başa doğru yazdım:

Verilog tarafında:

c++ tarafında:

```
typedef struct packed {
    reg_key_t key;
    freg_t value;
    } commit_log_reg_item_t;
} typedef struct {
    freg_t value;
    uint64_t key;
} commit_log_reg_item_t;
```

void get\_log\_mem\_read(svBitVecVal\* log\_mem\_read\_o, int\* inserted\_elements\_o, const int
processor\_i)

DPI ile importlanan cosim\_pkg::get\_log\_mem\_read fonksiyonunun tanımlandığı kısımdır. Processor\_i ile belirtilen işlemcinin son buyruk yürütmede yaptığı bellek okuma işlemlerini log\_mem\_read\_o ile gösterilen dizi'ye kaydeder. Kaç tane eleman eklenmişse inserted\_elements\_o ile gösterilen int türünden değişkene yazar. Bellek okuma işlemlerine init tarafından kaydedilen simulation\_object pointer'ı üzerinden erişir.

Şu şekilde çalışır:

```
void get_log_mem_read(svBitVecVal* log_mem_read_o, int*
inserted_elements_o, const int processor_i) {
    auto mem_read_vector =
    simulation_object->get_core(processor_i)->get_state()->log_mem_read;
    int& num_entries = *inserted_elements_o;
    num_entries = 0;
    auto item_ptr = (commit_log_mem_item_t*) log_mem_read_o;
    for (auto x: mem_read_vector) {
        item_ptr[num_entries].addr = std::get<0>(x);
        item_ptr[num_entries].wdata = std::get<1>(x);
        item_ptr[num_entries].len = std::get<2>(x);
        // item_ptr[num_entries].reserved = {0, 0, 0, 0, 0, 0, 0};
        num_entries++;
    }
}
```

"auto mem\_read\_vector = ..." ile spike tarafındaki bellek okuma işlemlerine erişiyoruz. (ayrıntılı anlatımı için <u>get\_log\_reg\_write</u> bölümüne bakınız.)

"int& num entries = ..." ile inserted elements o pointer'ının gösterdiği int'e bir referans oluşturuyoruz.

```
commit_log_mem_item_t log_mem_read_from_c [CommitLogEntries];
int num_elements_inserted_from_c_side;

initial begin: cosimulation
   init();
   for (;;) begin: simulation_loop
      get_log_mem_read(log_mem_read_from_c,
num_elements_inserted_from_c_side);
```

C++ tarafında log\_mem\_read\_o pointer'ı ile gösterilen dizi, verilog tarafında fonksiyon çağrısında fonksiyonun output yönlü parametresine verilen (bu örnekte log\_mem\_read\_from\_c) argümandır. Bu diziye uygun yerleşimde/formatta erişmek için log\_mem\_read\_o pointer'ını verilog tarafındaki commit\_log\_mem\_item\_t türüne eşdeğer türün pointer'ına type-casting yapıyoruz:

"auto item\_ptr = (commit\_log\_mem\_item\_t\*) log\_mem\_read\_o;"

```
for (auto x: mem_read_vector){
  item_ptr[num_entries].addr = std::get<0>(x);
  item_ptr[num_entries].wdata = std::get<1>(x);
  item_ptr[num_entries].len = std::get<2>(x);
  // item_ptr[num_entries].reserved = {0, 0, 0,
   num_entries++;
}
```

Yandaki döngü ile spike'tan eriştiğimiz mem\_read\_vector'deki elemanları tek tek gezerek item\_ptr ile hedef alana yazıyoruz. std::get<0>(x) ifadesi, tupe'ın 0. Elemanına erişmek anlamına geliyor.

Reserved alanına O yapmak zaten verilog

tarafında okunmayacağı için gereksizdi.

**NOT:** get log reg write'ın son kısmında da bahsettiğimiz gibi c tarafından verilog tarafına doğru bir şekilde yazma yapabilmek için verilog tarafında tanımlanan commit\_log\_mem\_item\_t türü ile bunun c tarafındaki eşdeğerinin bellek yerleşimlerinin birbirine uygun olması gerekiyor. Bunun için:

Verilog tarafında: c++ tarafında:

```
typedef struct packed {
    reg_t addr;
    reg_t wdata;
    bit [55:0] reserved; //
    byte unsigned len;
} commit_log_mem_item_t;
} typedef struct {
    uint8_t len;
    uint8_t reserved[7];
    uint64_t wdata;
    reg_t addr;
} commit_log_mem_item_t;
```

Şeklinde türler tanımlandı. Struct'ların alanlarının sırasının ters olması get\_log\_reg\_write'ın son kısmında not'ta bahsettiğimiz sebepten dolayı. Verilog tarafındaki struct'ta len ile wdata arasında 56 bitlik boşluk bırakılmasının sebebi, c++ tarafında wdata'nın (uint8\_t reserved[7] alanını koymasam da) 64 bit hizalanmasına uydurmak için. C++ tarafında reserved'in bulunması sadece açık açık göstermek için.

void get\_log\_mem\_write(svBitVecVal\* log\_mem\_write\_o, int\* inserted\_elements\_o, const int
processor\_i)

DPI ile importlanan cosim\_pkg::get\_log\_mem\_write fonksiyonunun tanımlandığı kısımdır.
Log\_mem\_read ile tek farkı, onun okuma işlemlerini spike'tan çekip verilog tarafına aktarmak için yaptıklarını bu fonksiyon yazma işlemlerini spike'tan çekip verilog tarafına aktarmak için yapıyor.

## **DPI ve Verilator**

## Referanslar

[1]: Spike-cosim reposu, Şuradan eriŞilebilir:

https://github.com/farukyld/spike-cosim

[2]: lowRISC package cyclic dependency, §uradan eri§ilebilir: <a href="https://github.com/lowRISC/style-guides/blob/master/VerilogCodingStyle.md#package-depend">https://github.com/lowRISC/style-guides/blob/master/VerilogCodingStyle.md#package-dependencies</a>: encies: ":text=there%20must%20not%20be%20any%20cyclic%20dependencies

[3]: Wikipedia kapsülleme, Şuradan eriŞilebilir: https://tr.wikipedia.org/wiki/Kaps%C3%BClleme

[4]: Verilator warnings, Şuradan eriŞilebilir:

https://verilator.org/guide/latest/warnings.html

[5]: verilator kullanım çeşitleri, şuradan erişilebilir:

 $\frac{\text{https://verilator.org/guide/latest/verilating.html}\#: \sim : text = Verilator \% 20 may \% 20 be \% 20 used \% 20 in \% 20 five \% 20 major \% 20 ways \% 3A$ 

https://github.com/farukyld/spike-cosim/issues/1

C++ unordered map, Şuradan erişilebilir:

https://en.cppreference.com/w/cpp/container/unordered\_map

Wikipedia associative array, Suradan erişilebilir:

https://en.wikipedia.org/wiki/Associative\_array#:~:text=empty%20associative%20array.-,Example,-%5Bedit%5D

Wikipedia callback, Şuradan erişilebilir:

https://en.wikipedia.org/wiki/Callback (computer programming)

Wikipedia virtual method table, Şuradan erişilebilir: <a href="https://en.wikipedia.org/wiki/Virtual method table">https://en.wikipedia.org/wiki/Virtual method table</a>

C++ default initialization, şuradan erişilebilir:

https://en.cppreference.com/w/cpp/language/default\_initialization

Wikipedia type inference, Şuradan eriŞilebilir: <a href="https://en.wikipedia.org/wiki/Type">https://en.wikipedia.org/wiki/Type</a> inference#:~:text=Type%20inference%20is%20the%20ability,type%20annotatio ns%20having%20been%20given.