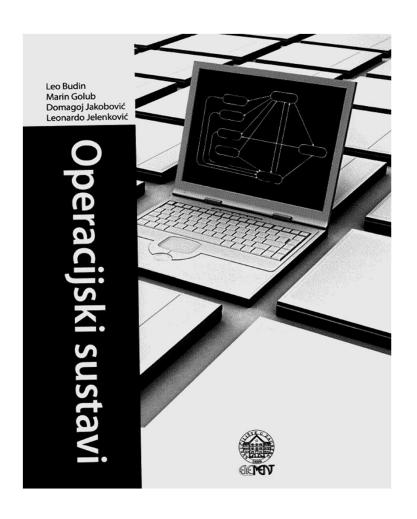
Operacijski sustavi Operativni sustavi

Sveučilište Jurja Dobrile u Puli

Studijski programi:

- Informatika,
- Poslovna informatika



Operacijski sustavi Operativni sustavi

Literatura:

- Budin, Golub, Jakobović, Jelenković: **Operacijski sustavi**, Element
- Slideovi kolegija
- Ostala dokumentacija sa e-učenja

Organizacija kolegija:

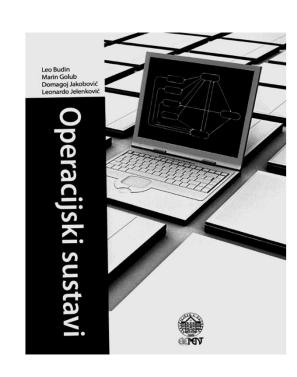
- Predavanje
- Obavezne vježbe u laboratoriju
- Neobavezne vježbe u laboratoriju

Provjera znanja:

- aktivnost & izrada zadataka
- pismeni ispit (e-učenje)
- · usmeni ipit

Komunikacija:

- e-učenje obavijesti i teme
- E-mail: wstemb@unipu.hr

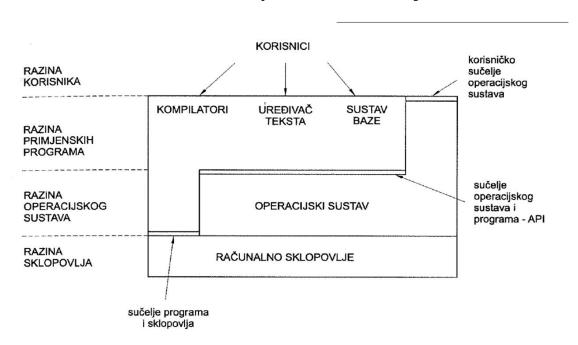


Operacijski sustavi: Uvod

Odgovor na pitanja o operacijskim sustavima:

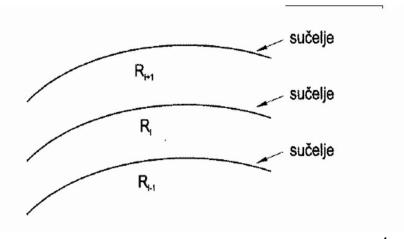
- Što su?
- Čemu služe?
- Kako rade?

Generička obrada pojedinih funkcionalnosti, kolegij se izvan primjera i zadataka ne bavi implementacijom u konkretne OS



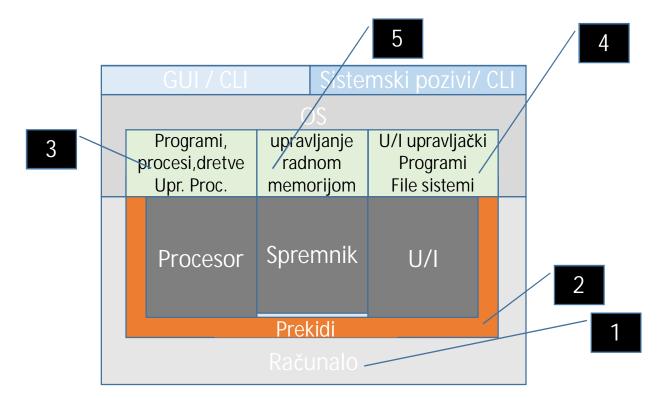
Operacijski sustavi: Uvod

- Potpora korisniku i aplikativnim programima
- Omogućuje provođenje radnih zahvata na računalu
- Jednostavno korištenje računala
- Efikasno korištenje računala
- Strategija "Podijeli, pa vladaj" -> slojeviti pristup:
 - sustav se izgrađuje po razinama
 - svaka se razina sastoji od objekata i operacija nad tim objektima
 - objekti i operacije neke razine izgrađuju se samo pomoću objekata i operacija prve neposredne niže razine
 - detalji ostvarenja objekata i operacija pojedine razine su skriveni



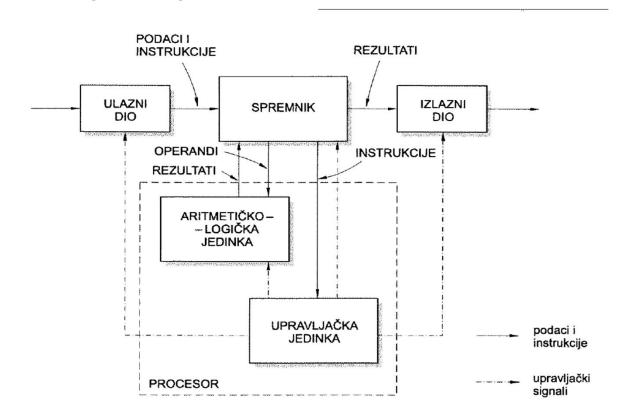
Operacijski sustavi: Uvod

- Jednostavno računalo izvođenje strojnog jezika
- Prekidni mehanizmi
- Programi, procesi, dretve, jezgra OS-a
- Upravljanje spremnikom
- file sistemi



Von Neumannov model (1945):

- Ulazni dio
- Izlazni dio
- Spremnik
- . ALJ
- . UJ

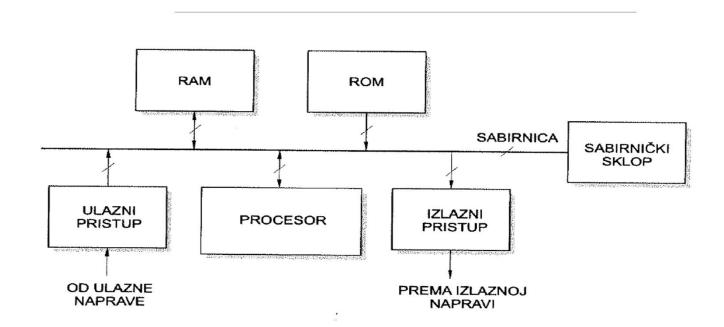


Karakteristike:

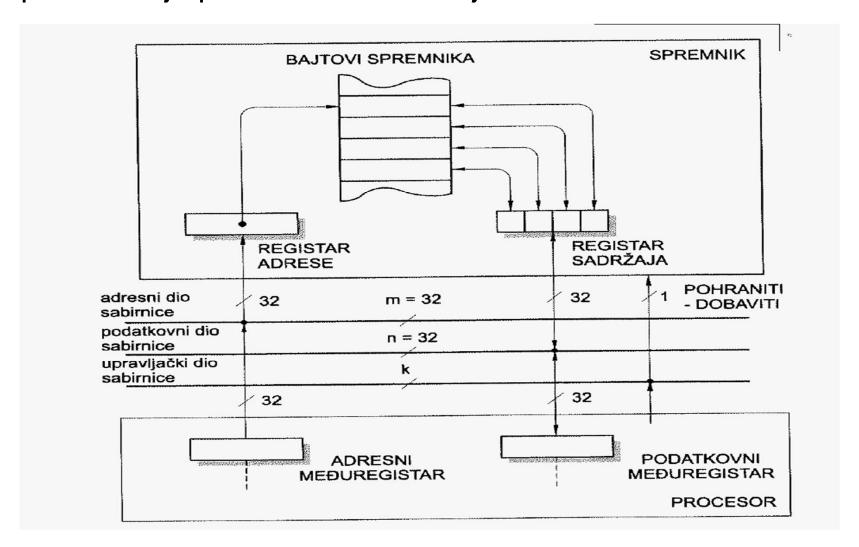
- programi i podaci koriste jedinstvenu glavnu memoriju
- glavnoj se memoriji pristupa kao jednodimenzionalnom nizu
- značenje (semantika) ili način primjene podataka nije spremljeno s podacima

Sabirnička građa računala

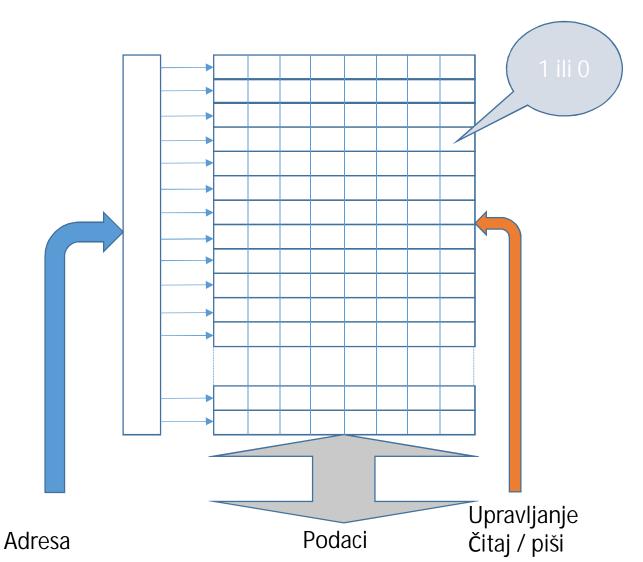
- Za prijenos svakog bita potreban je jedan vodič (paralelni spoj)
- · Sabirnica: zajednički snop vodiča na koji su spojeni svi dijelovi računala
- time-share dijeljenje vremena za uspostavu veza među dijelovima računala



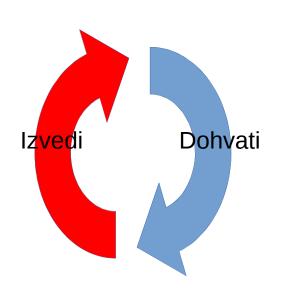
Način povezivanja procesora i memorije na sabirnicu

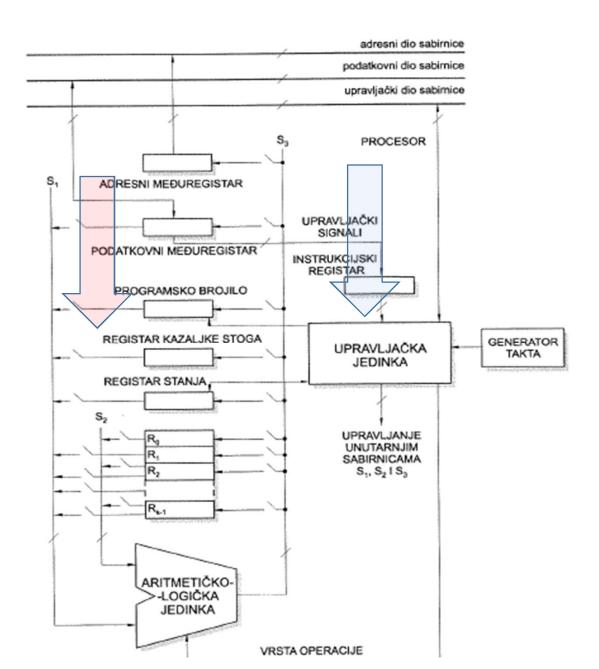


Spremnik:



Struktura procesora





Ponavljati {

dohvatiti iz spremnika instrukciju na koju pokazuje programsko brojilo;

dekodirati instrukciju, odrediti operaciju koju treba izvesti;

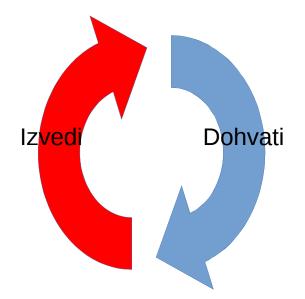
povećati sadržaj programskog brojila tako da pokazuje na slijedeću instrukciju;

odrediti odakle dohvatiti operande i gdje pohraniti rezultat;

dovesti operande na ALJ, izvesti zadanu operaciju;

pohraniti rezultat u odredište;

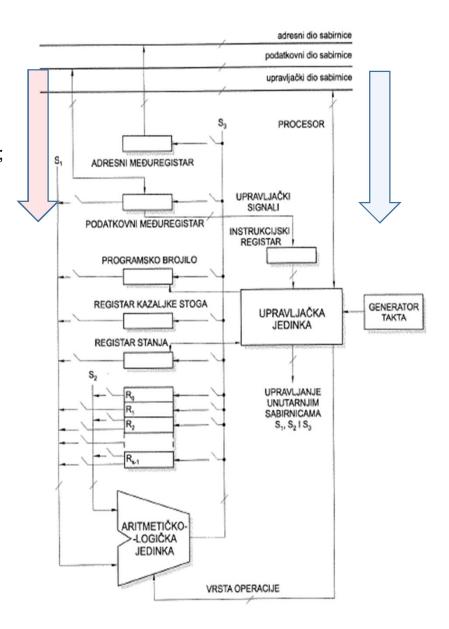
dok je (procesor uključen);



Ponavljati {

dohvatiti iz spremnika instrukciju na koju pokazuje PB; dekodirati instrukciju, odrediti operaciju koju treba izvesti; povećati sadržaj PB tako da pokazuje na slijedeću instrukciju; odrediti odakle dohvatiti operande i gdje pohraniti rezultat; dovesti operande na ALJ, izvesti zadanu operaciju; pohraniti rezultat u odredište;

dok je (procesor uključen);



Instrukcijski skup procesora (Instruction Set)

- RISC Reduced Instructions Set Processor
- CISC Complex Instructions Set Processor
- instrukcije za premještanje sadržaja između memorije i registara (move / load / store)
- instrukcije za obavljanje A / L operacija
- instrukcije za programske skokove ili grananja
- instrukcije za posebna upravljačka djelovanja

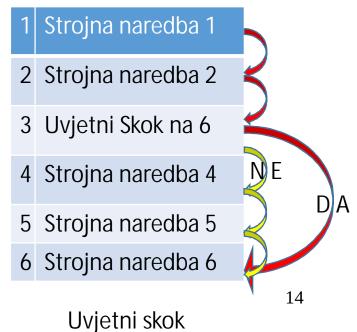
Operacijski kod	Operand(i)
Što?	Nad čime?

Instrukcijski skup procesora (Instruction Set)

- instrukcije za premještanje sadržaja između memorije i registara (move / load / store)
- instrukcije za obavljanje A / L operacija
- instrukcije za programske skokove ili grananja
- · instrukcije za posebna upravljačka djelovanja

1	Strojna naredba 1
2	Strojna naredba 2
3	Strojna naredba 3
4	Strojna naredba 4
5	Strojna naredba 5
6	Strojna naredba 6

1	Strojna naredba 1	
2	Strojna naredba 2	K
3	Skok na 6	~
4	Strojna naredba 4	`
5	Strojna naredba 5	
6	Strojna naredba 6	



Sekvenca Skok

Instrukcija bezuvjetnog skoka



dohvatiti iz spremnika instrukciju na koju pokazuje programsko brojilo; dekodirati instrukciju, odrediti operaciju koju treba izvesti;

povećati sadržaj programskog brojila da pokazuje na slijedeću instrukciju;

ako je (dekodirana instrukcija skoka)

iz pomaknuća zapisanog u instrukciji izračunati adresu i pohraniti tu adresu u PB; inače

obaviti instrukciju na način određenim dekodiranim operacijskim kodom;

dok je (procesor uključen);

Instrukcija uvjetnog skoka



dohvatiti iz spremnika instrukciju na koju pokazuje programsko brojilo;

dekodirati instrukciju, odrediti operaciju koju treba izvesti;

povećati sadržaj programskog brojila da pokazuje na slijedeću instrukciju;

ako je (dekodirana instrukcija skoka <u>I</u> uvjet ispunjen)

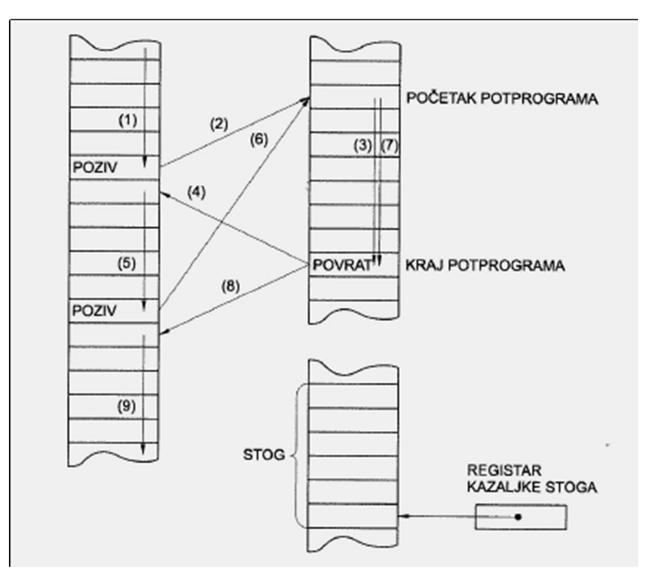
iz pomaknuća zapisanog u instrukciji izračunati adresu i pohraniti tu adresu u PB;

<u>inače</u>

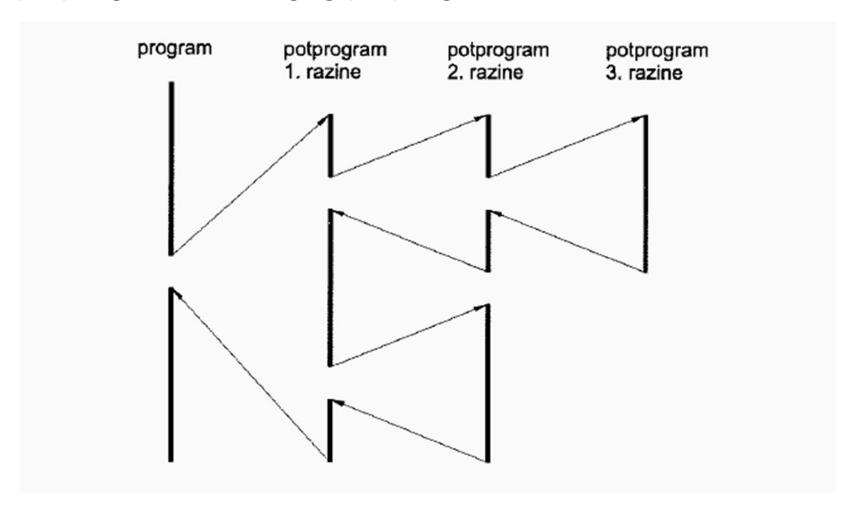
obaviti instrukciju na način određenim dekodiranim operacijskim kodom;

dok je (procesor uključen);

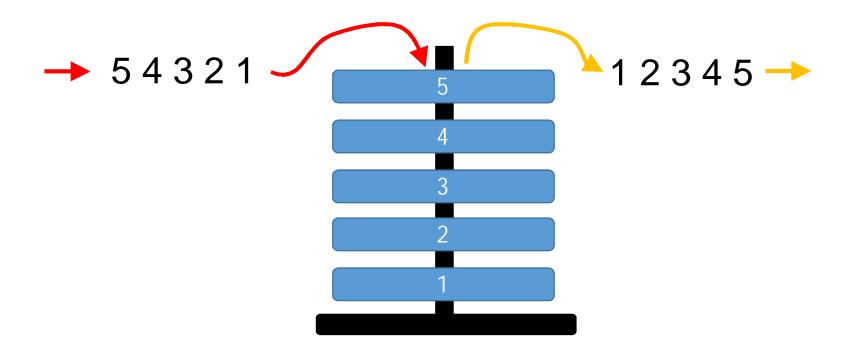
Poziv potprograma



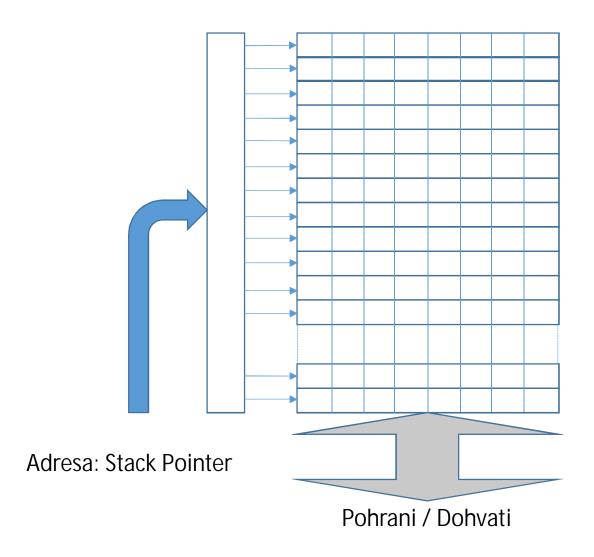
Poziv potprograma iz drugog potprograma



Struktura stoga (Stack) – LIFO struktura



Struktura stoga (Stack) – LIFO struktura



Pohrani gdje pokazuje SP Dekrement SP



Inkrement SP Dohvati gdje pokazuje SP

Poziv potprograma

Ponavljati {

dohvatiti iz spremnika instrukciju na koju pokazuje programsko brojilo; dekodirati instrukciju, odrediti operaciju koju treba izvesti; povećati sadržaj programskog brojila da pokazuje na slijedeću instrukciju; ako je (dekodirana instrukcija poziva potprograma)

pohraniti sadržaj programskog brojila na stog; smanjiti sadržaj pokazivača stoga tako da pokazuje na slijedeće prazno mjesto; iz adresnog dijela instrukcije odrediti adresu početka potprograma pohraniti tu adresu u programsko brojilo;

<u>inače</u>

obaviti instrukciju na način određenim dekodiranim operacijskim kodom; dok je (procesor uključen);

Povratak iz potprograma



dohvatiti iz spremnika instrukciju na koju pokazuje programsko brojilo;

dekodirati instrukciju, odrediti operaciju koju treba izvesti;

povećati sadržaj programskog brojila da pokazuje na slijedeću instrukciju;

ako je (dekodirana instrukcija povratka iz potprograma)

povećati sadržaj pokazivača stoga SP;

Premjestiti sadržaj sa vrha stoga na koji pokazuje SP u programsko brojilo;

<u>inače</u>

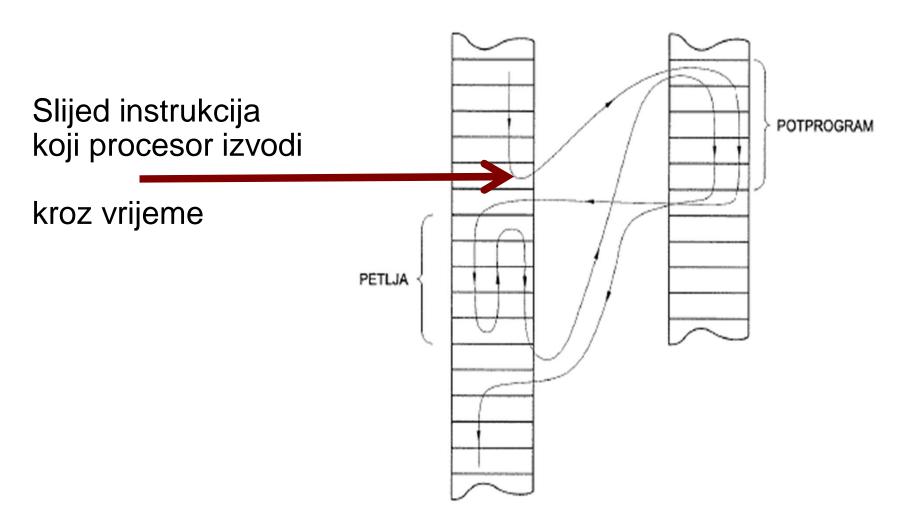
obaviti instrukciju na način određenim dekodiranim operacijskim kodom;

<u>dok je (procesor uključen);</u>

Prenos podataka u potprogram:

- prenošenjem vrijednosti parametara (call by value)
 - registri procesora
 - > na stogu
- prenošenje adrese parametara (call by reference)

Instruction thread (instrukcijska dretva)



VisuSim:

Java applet sa simulatorom jednostavnog računala po Von Neumannovoj

arhitekturi: Clear Text ... Read It! mem[0] Programsko brojilomem[1] Instrukcijski registar operand[] Registar stanja operand[[EffectiveAddr I mem[8] mem[9] mem[10] mem[11 mem[12] mem[13] Kazaljka stoga (GR7) mem[14] CR -.Z mem[15] mem[16] mem[17 mem(18) mem[19] mem[20] Get Asm ... mem[21 mem[22] mem[23 Initial... LoadP... Step... Automati. mem[24] mem[25] ProgFromTextArea: finished mem[26] From Text Area | HeLP! mem[27] Memorija

VisuSim: simulacija jednostavnog procesora

- 7 općih registara R0-R6, R7 je kazaljka stoga
- Dvoadresna instrukcija
- Mogući načini adresiranja operanda:
 - > Direktno adresiranje
 - > ID registra (R0-R7)
 - Indirektno adresiranje
 - kao pomak na sadržaj registra
 - (konstanta)
- CCR (Registar stanja):
 - Z zero flag
 - N − negative flag

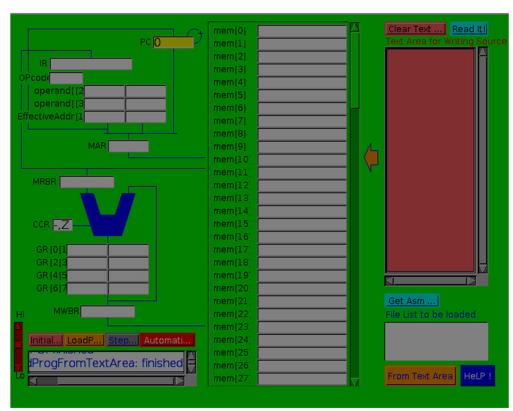


Table 1: Instruction Set of Computer Simulator

	OPcode	1st Operand		OPcode	1st Operand	2nd Operand
Control Instruction	halt noop	None		move	Direct Addr RegId IndirAddr(Reg)	RegId
Jump Instruction	jump					
	jpgt jpge jplt jple	Direct Addr* RegId**	Binary Operation		RegId	Direct Addr RegId IndirAddr(Reg)
	jpeq jpne call	IndirAddr(Reg)***	eration Instruction	add sub	Direct Addr RegId IndirAddr(Reg) Immed Val****	RegId
	ret	None		mul	RegId	RegId
Unary	neg	Direct Addr		div	Immed Val	regiu
Operation Instruction	push pop	RegId IndirAddr(Reg)		and or xor	Direct Addr RegId IndirAddr(Reg)	RegId
				AUI	Immed Val	11.7

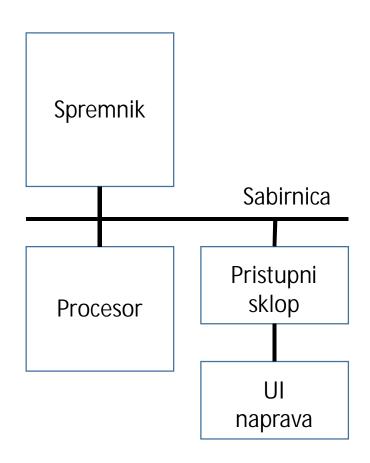
^{*}direct addressing, ** register identification, ***indirect addressing with register modification ****immediate value addressing

Ulazno-izlazni uređaji:

- tipkovnica, miš
- monitor, pisač
- vanjski memorijski uređaji
- ...

vrste pristupnih sklopova:

- prijenos pojedinačnih znakova
- prijenos blokova



Svaki I/O uređaj zauzima određene adrese iz I/O adresnog seta za svoje registre

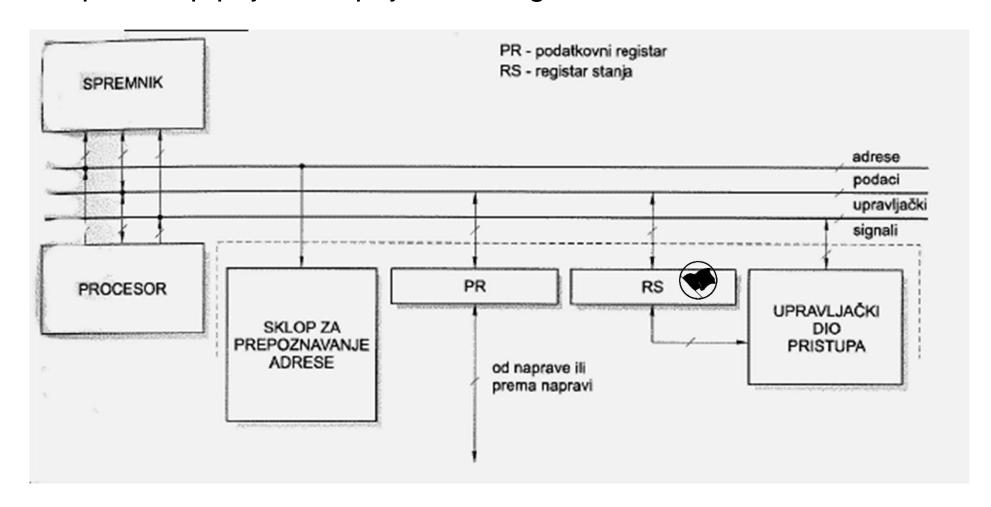
Memory Mapped I/O (1) vs. Port mapped I/O (2)

- (1) Adresno područje je dijeljeno
- (2) Arhitektura predviđa preklapanje I/O i memorijskog adresnog podučja: "Nove" instrukcije u instrukcijskom setu:

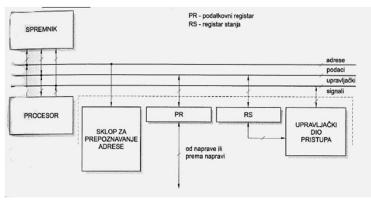
Ulazno izlazne instrukcije (IN, OUT)

https://en.wikipedia.org/wiki/Memory-mapped_I/O

Pristupni sklop prijenosa pojedinačnog znaka

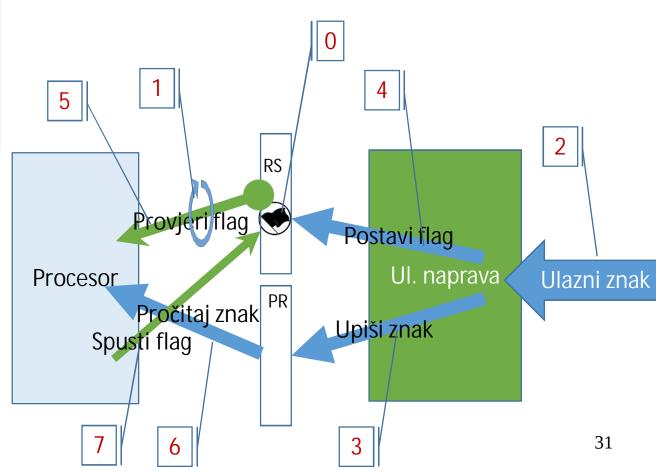


Pristupni sklop prijenosa pojedinačnog znaka

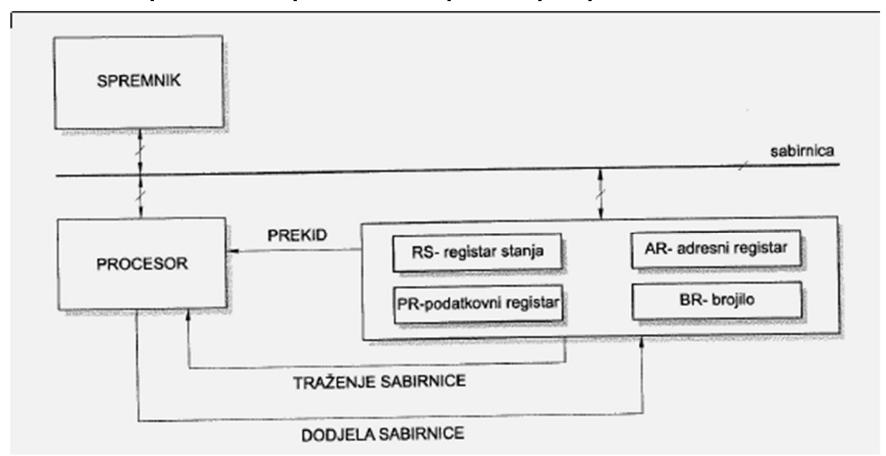


- 0: Početno stanje zastavica spuštena
- 1: Petlja čekalica na zastavicu
 - 2: Znak stigao iz okoline
 - 3: UI upr. jedinica upisuje znak u PR
 - 4: postavlja se zastavica
- 5: Iskače se iz unutarnje petlje čekalice
- 6: Spušta se zastavicu
- 7: Učitava se znak u procesor

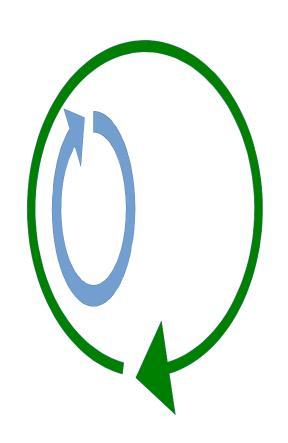
Vrati se na 1 ili nastavi



Model sklopa za neposredni pristup spremniku



```
Čekanje znaka u petlji:
<u>ponavljaj</u> {
        ponavljaj {
                pročitaj zastavicu stanja u RS
        dok zastavica stanja u RS nije postavljena
        pročitaj znak iz PR
        poništi zastavicu stanja u RS
        pohrani znak
dok znak nije "oznaka kraja"
```

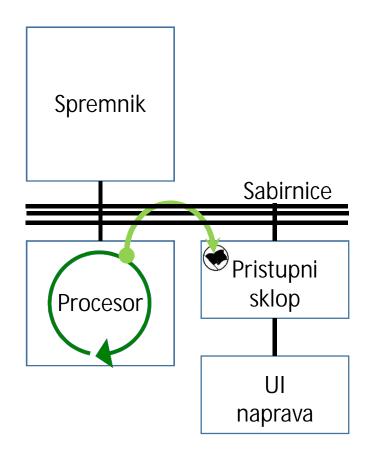


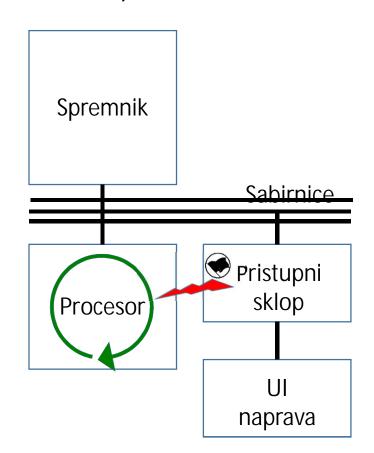
Procesor većinu vremena provjerava da li je znak stigao: Petlja čekalica! Rad procesora izgubljen na čekanje, ne na koristan rad

Prekidni način rada procesora

čekanje na asinkroni događaj dolaska znaka – iracionalno!

Prekidni mehanizam (interrupt mechanism)





Dva načina rada:

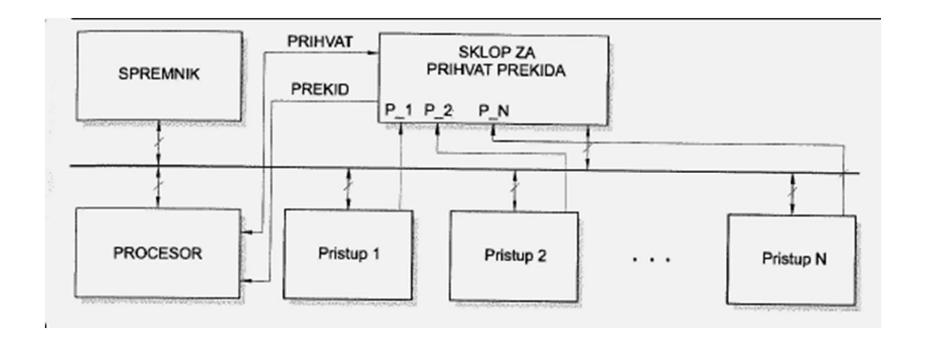
- Korisnički (user)
 - ograničen pristup sistemskim resursima
 - Podskup instrukcijsog seta procesora
- Sistemski
- .Sistemski način rada -> jezgreni način rada

```
<u>Ponavljati</u> {
    dohvatiti iz spremnika instrukciju na koju pokazuje programsko brojilo;
    dekodirati instrukciju, odrediti operaciju koju treba izvesti;
    povećati sadržaj programskog brojila da pokazuje na slijedeću instrukciju;
    odrediti odakle dohvatiti operande i gdje pohraniti rezultat;
    dovesti operande na ALJ, izvesti zadanu operaciju;
    pohraniti rezultat u odredište;
    ako je (prekidni signal postavljen) i (omogućeno je prekidanje) {
        onemogući prekidanje;
         prebaci adresiranje u sistemski adresni prostor i aktiviraj sistemsku kazaljku stoga;
         pohrani programsko brojilo na sistemski stog;
        stavi u programsko brojilo adresu potprograma za obradu prekida;
```

dok je (procesor uključen);

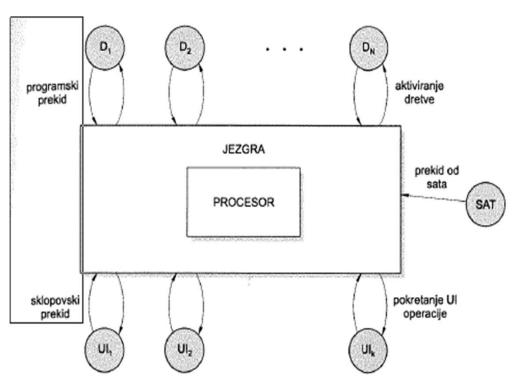
Operacijski sustavi: U/I

Sustav sa sklopom za prihvat prekida



Jezgra: prvi sloj OS iznad procesora

- Upravljanje dretvama i sistemskim resursima
- Skupina funkcija koje se pozivaju sklopovskim ili softverskim prekidima:
 - prekidi U/I naprava (HW)
 - prekidi sata (HW)
 - prekidi dretvi (SW)



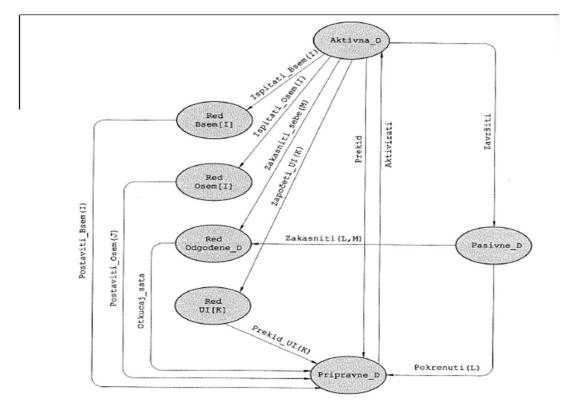
Struktura podataka jednostavnog modela jezgre:

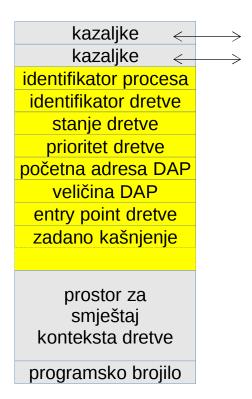
pohranjuju se sve inf. o dretvama potrebne za donošenje odluka o njihovom

izvođenju

opisnik dretve (thread descriptor)

zaglavlja listi

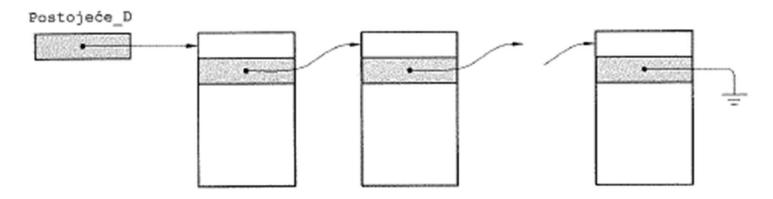




DAP – Dretveni adresni prostor

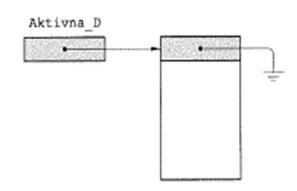
Lista postojećih dretvi

- omogućava pregled svih deskriptora, bez obzira na kojoj se listi trenutno nalazi
- dretva čiji je deskriptor samo na listi postojećih dretvi nalazi se u pasivnom stanju



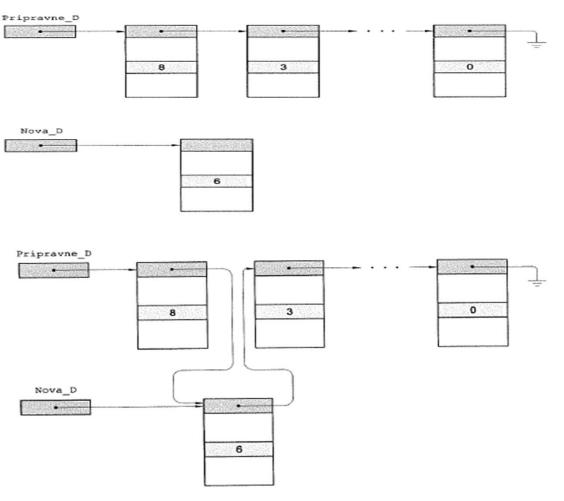
Aktivno stanje dretve

 u jednoprocesorskom sustavu samo jedna dretva može biti aktivna: ona čije se instrukcije upravo izvode u procesoru



Pripravno stanje dretve

- sve one dretve koje bi se mogle izvoditi, ali moraju čekati na dodjelu procesora
- dodjeljivanje dretvi:
 - > po redoslijedu dolaska?
 - > po prioritetu?

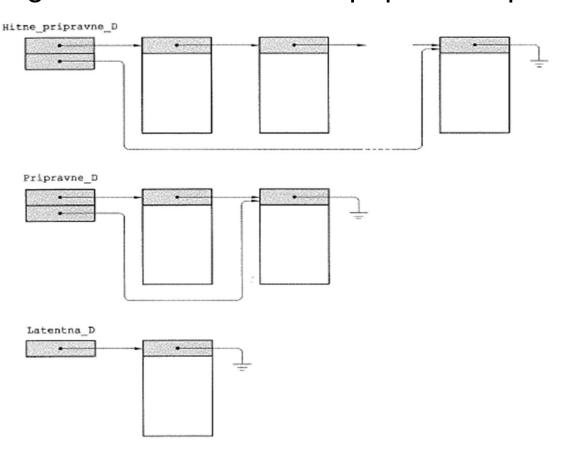


Pretraživanje i insertiranje deskriptora dretvi po prioritetu može biti kompleksan posao, pa je moguće formirati više listi pripravnih, po

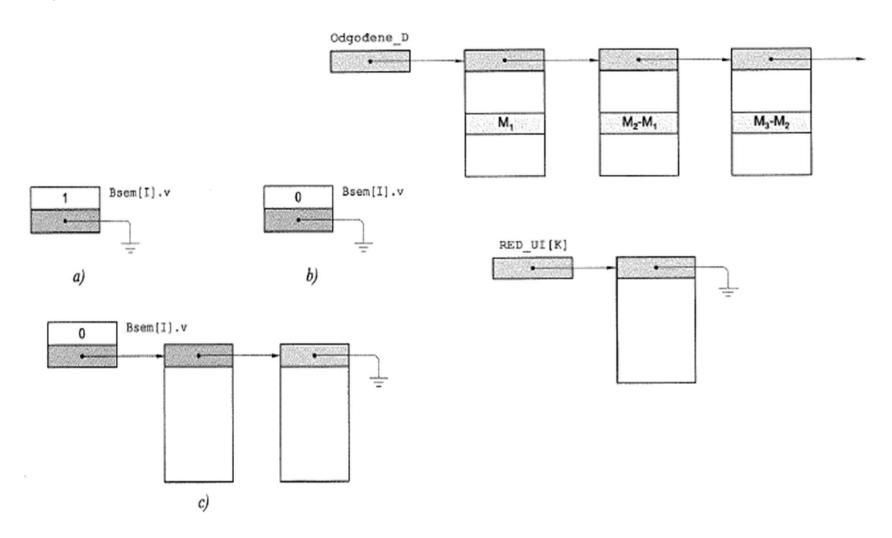
diskretnim prioritetima

Latentna dretva:

 ona koja se izvodi kada sistem nema što raditi

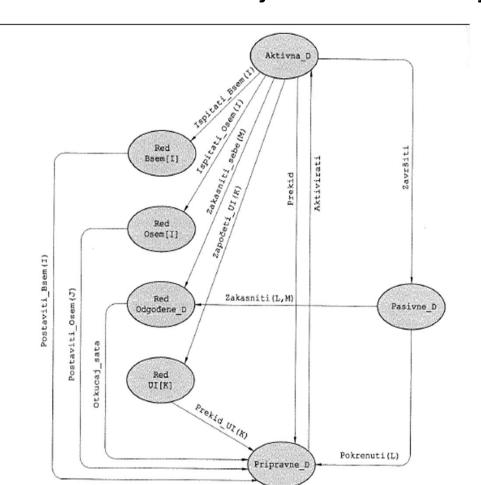


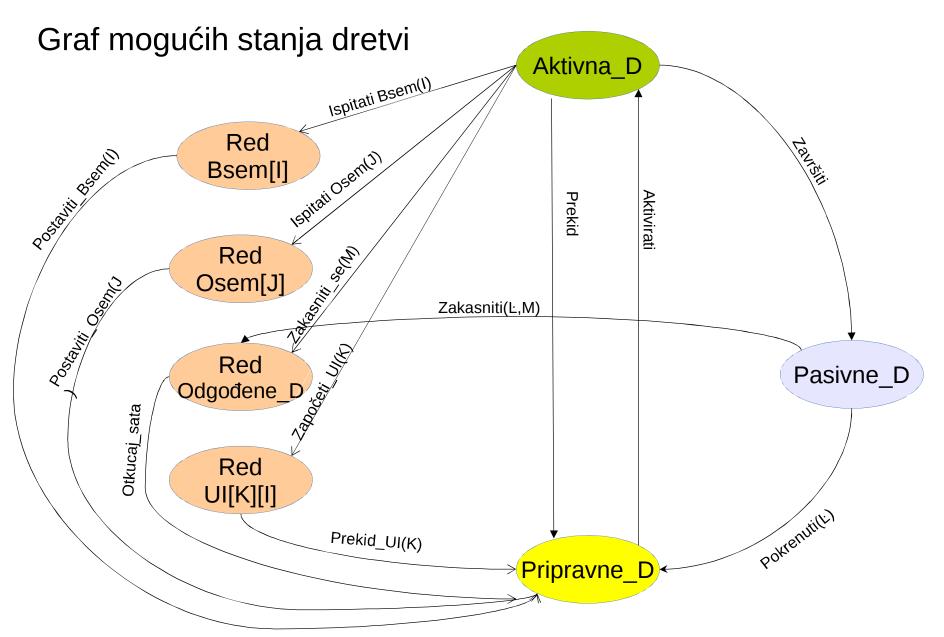
Primjeri blokiranih listi



Graf mogućih stanja dretvi

- Dretva se istovremeno može nalaziti samo u jednom od stanja:
 - > lista u kojoj se nalazi i/ili
 - > varijabla deskriptora
- Prijelazi
 - > pozivom jezgrinih funkcija,
 - > prekidi

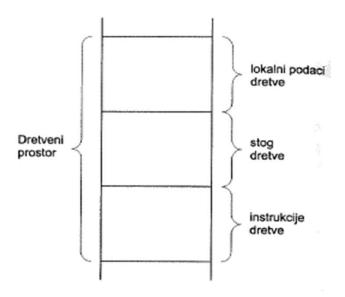




- Višedretvenost (multithreading):
 - svaki se proces sastoji od barem jedne dretve

dretve unutar jednog procesa dijele sva sredstva koje je OS stavio na

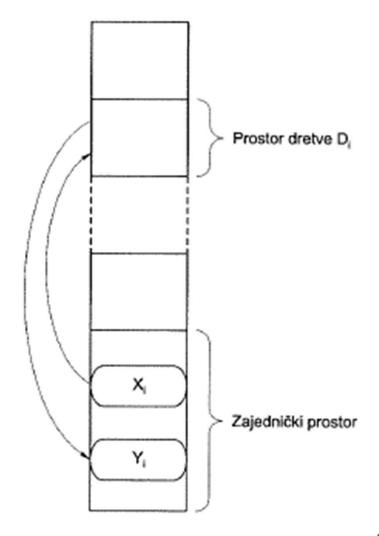
raspolaganje tom procesu



• dretve se mogu izvoditi istodobno (paralelno) na više procesora ili prividno istodobno (prividno paralelno) ako se izvode na istom procesoru (dretve se izvode naizmjenično)

Višedretvenost:

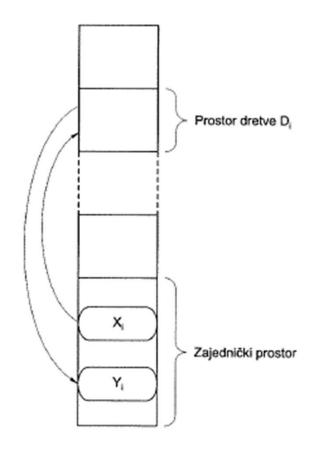
- Pretpostavke (pojednostavljenja):
- \cdot D_i čita podatke iz X_i (domena)
- D_i piše podatke u Y_i (kodomena)
 - $\cdot \quad f_i : X_i \ \rightarrow \ Y_i$
 - $. Y_i = f_i (X_i)$



- Međusobno nezavisni zadaci:
 - nemaju dodirnih točaka
 - ako pojedini zadaci samo čitaju sa pojedinih lokacija svoje ulazne podatke

$$(X_i \cap Y_j) \cup (X_j \cap Y_i) \cup (Y_i \cap Y_j) = 0$$

piše gdje drugi čita pišu na isto mjesto $(X_i \cap X)$ - smije se čitati sa iste lokacije



Višedretvenost:

• $\underline{D} = \{ D_1, D_2, D_3, \dots, D_N \}$

Sustav dretvi je najlakše predočiti usmjerenim grafom:

· čvorovi: pojedine dretve

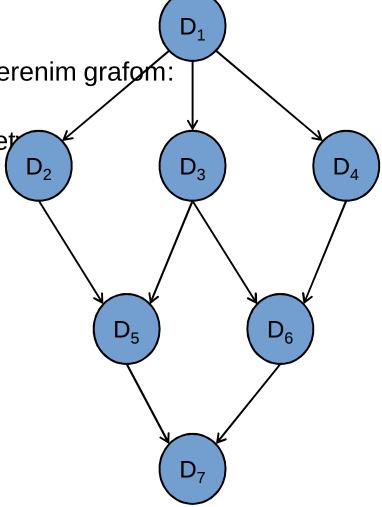
strelice (grane): redoslijed izvođenja dret

< - treba se izvesti prije

.
$$D_1 < D_2$$
, $D_1 < D_3$, $D_1 < D_4$

. $D_2 < D_5 ...$

• $(D_i < D_j) i (D_j < D_k)$ onda (Di < Dk)



Višedretvenost:

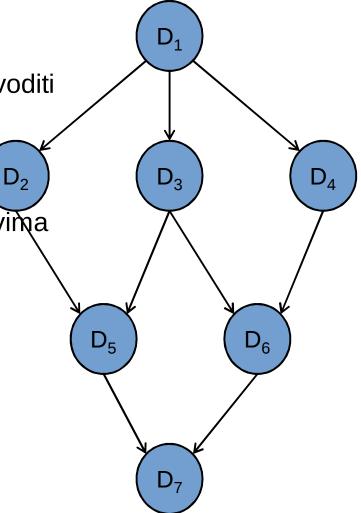
Međusobno nezavisne dretve mogu se izvoditi proizvoljnim redoslijedom, i istodobno

Dretve koje se ne nalaze na istom putu moraju biti međusobno nezavisne

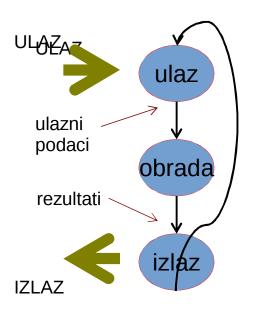
Dretve koje se nalaze na paralelnim putovima mogu se izvoditi paralelno:

istodobno (više fizičkih procesora)

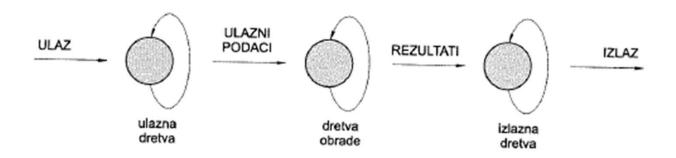
prividno istodobno (isti procesor)



Višedretvenost:



- · cikličke dretve trajno se ponavljaju
- cjevovodna obrada



- kritični odsječak:
 - dijelovi dretvi koji koriste neko zajedničko sredstvo
 - kroz kritični odsječak smiju prolaziti samo pojedinačno

```
dok je (1) {
    K.O. // Kritični odsječak (critical section)
    NK.O. // Ne-Kritični odsječak
```

- Algoritam međusobnog isključivanja dretvi mora zadovoljiti:
 - Samo jedna dretva u nekom trenutku može biti u K.O.
 - Algoritam međusobnog isključivanja mora djelovati i onda kada su brzine izvođenja dretvi različite.
 - Ako neka dretva zastane u N.K.O. to ne smije spriječiti drugu dretvu da uđe u K.O.
 - Izbor koja dretva treba ući u K.O. mora se obaviti u konačnom vremenu.

Ograničeni spremnik

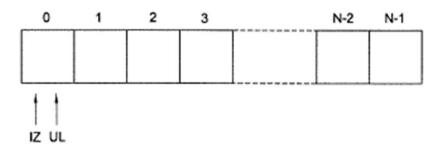
Pomicanje kazaljki:

$$UL = (UL + 1) \mod N$$

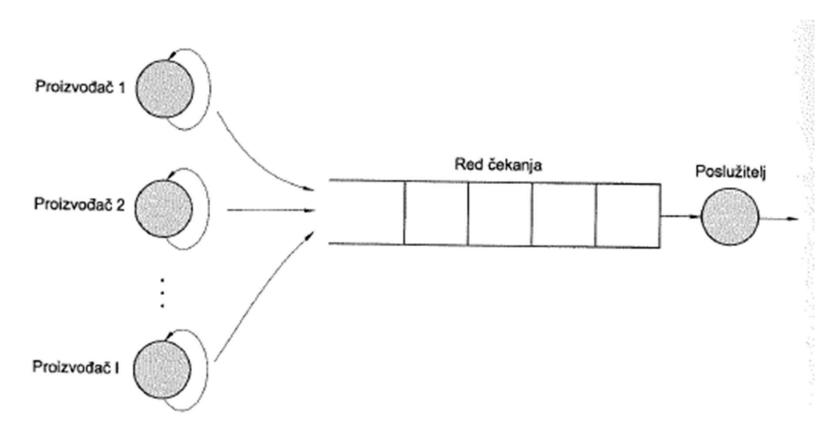
$$IZ = (IZ + 1) \mod N$$

N – veličina spremnika

Uz postojeći "brojač poruka", potrebno uvesti novi brojač (opći semafor) praznih pretinaca, kako ne bi došlo do prepunjavanja!

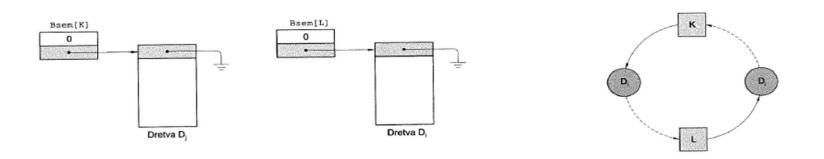


- Sustav sa više proizvođača
 - Pristup do kazaljke UL u ovakvom slučaju postaje kritični odsječak za sve proizvođače i moguće je riješiti binarnim semaforom.



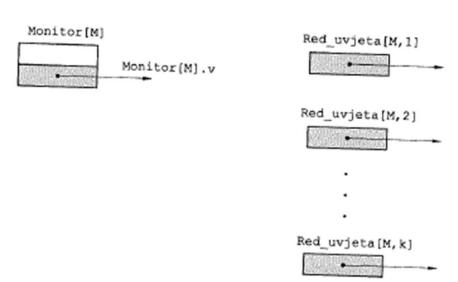
- Potpuni zastoj (Deadlock)
 - Pojedinačnim ispitivanjem jednostavnih uvjeta (i nepažljivim korištenjem istih moguć je slučaj potpunog zastoja:
 - najmanje dvije dretve se moraju takmičiti za najmanje dva sredstva koja se moraju upotrebljavati međusobno isključeno
 - Primjer "filozofa" iz knjige!
 - Nužni uvjeti:
 - neko sredstvo u istom trenutku može upotrebljavati samo jedna od dretvi
 - dretvi se sredstvo ne može oduzeti
 - dretva drži dodijeljeno sredstvo dok čeka na dodjelu dodatnog sredstva

56

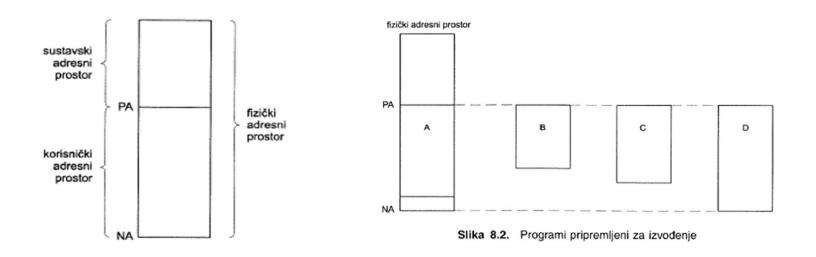


Monitor

- Mehanizmi suradnje dretvi objediniti u prikladne nakupine funkcija za razrješavanje cjelovitih problema.
- Objedinjeni nadzorni program koji nadzire ovu nakupinu nazivamo *monitor*
- Monitor se sastoji od svoje strukture podataka i funkcija koje djeluju nad tom strukturom.
- · Izvođenje monitorskih funkcija mora biti pojedinačno
 - pozivanje funkcija je kritični odsječak

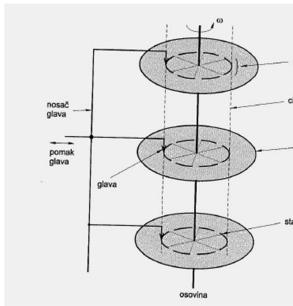


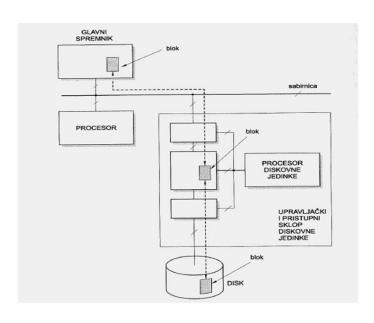
- •Adresni prostor:
- •PA početna adresa korisničkog adresnog prostora
- NA najveća adresa korisničkog adresnog prostora



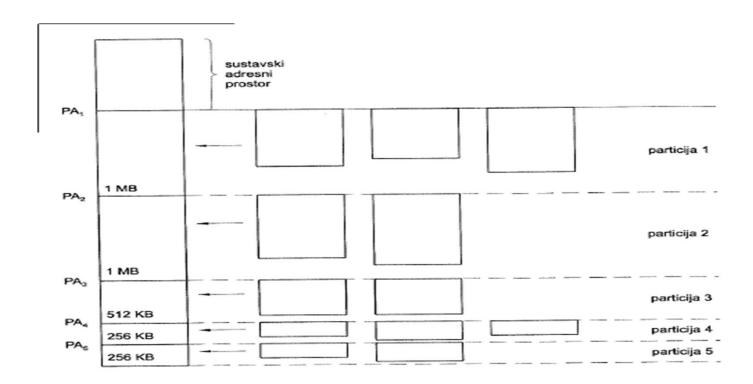
Disk

- •trajanje postavljanje glave (head positioniong time)
- •trajanje traženje staze (seek time)
- •rotacijsko kašnjenje (rotational latency)
- trajanje prijenos podataka (data transfer time)
- •Disk se može koristiti kao dopunski spremnik radnom spremniku:
- •swap zamjena programa

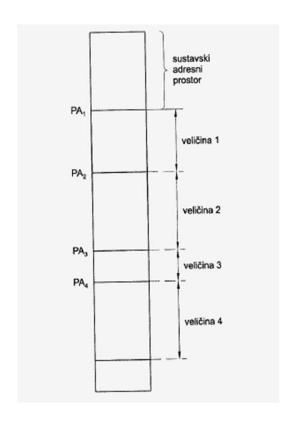


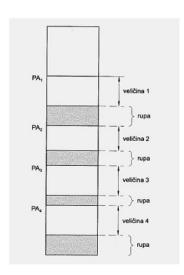


- •Statičko dodjeljivanje radnog spremnika
- •fixed partitions

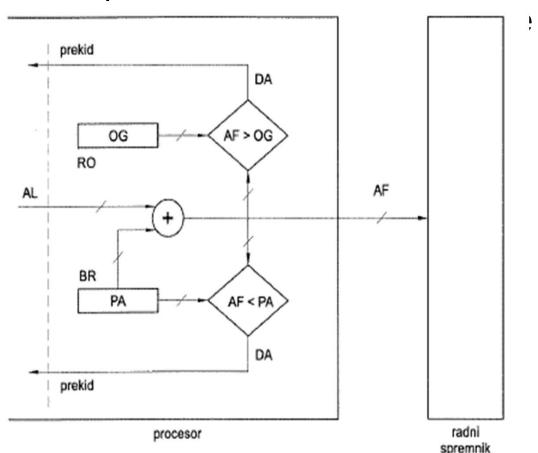


- Dinamičko dodjeljivanje spremničkog prostora
- •Ograda sprečava izlazak iz particije u "tuđi" adresni prostor
- Fragmentacija

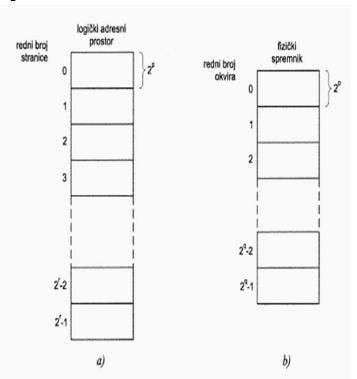




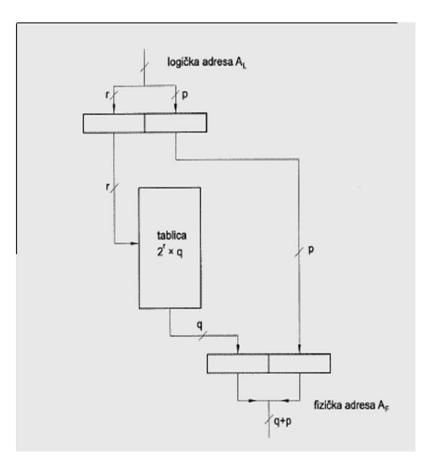
- Dinamičko dodjeljivanje spremničkog prostora
- Ograda sprečava izlazak iz particije u "tuđi" adresni prostor
- Sklopovski realizirana pretvorba
- logičke adre



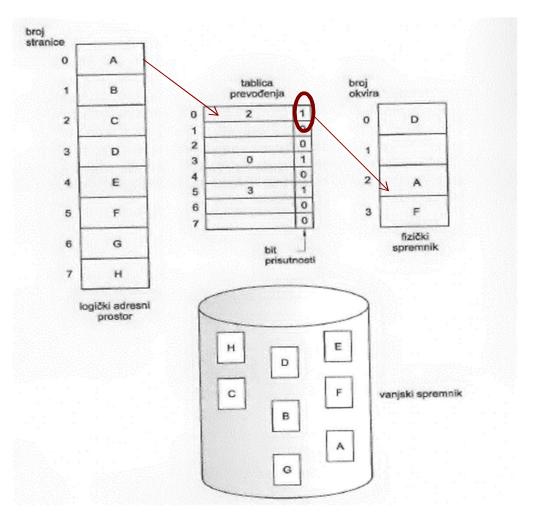
- Straničenje / paging
- Logički adresni prostor je podijeljen na stranice
- •Fizički je spremnik podijeljen na *okvire*
- U okvir možemo smjestiti jednu stranicu



- Straničenje / paging
- ·logička adresa se dijeli na r+p bitova
- •*p* adresira unutar pojedine stranice
- veličina stranice je 2^p
- *∙r* adresira stanicu u logikom adresnom
- •prostoru
- •q adresira okvir u fizičkom adresnom
- •prostoru
- bit prisutnosti označava da je stranica
- u okviru fizičkog spremnika

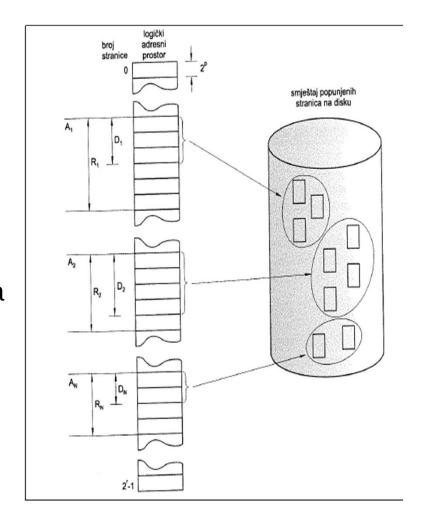


Straničenje / paging



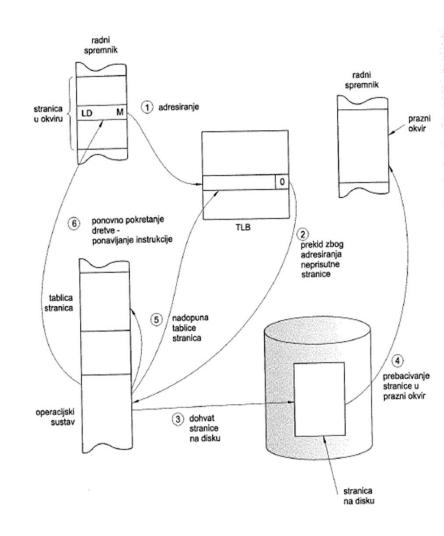
•Straničenje / paging

- •Opisnik virtualnog adresnog prostora:
- sadrži tablicu koja opisuje rezervirani adresni prostor:
- granice pojedinih područja rezerviranih adresa
- za popunjeni logički adresni prostor ima adresu na disku gdje je stranica spremljena
- •sve stranice programa pripremljenog za izvođenje moraju biti smještene na disku, opisnik VAP sadrži za svaku stranicu jedan redak

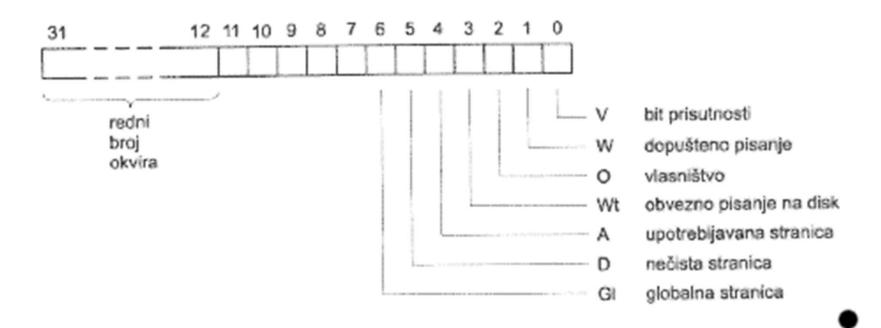


Straničenje / paging

- na zahtjev!
- Prilikom pokretanja programa (->proces) uspostavlja se opisnik virualnog adresnog prostora i rezervira se odgovarajući prostor r
- U radnom je spremniku barem jedna stranica, ona na kojoj se nalaze početne instrukcije strojnog programa
- Ostale se stranice dobavljaju na zahtjev (demand paging)
- prekid zbog adresiranja nepostojeće stranice

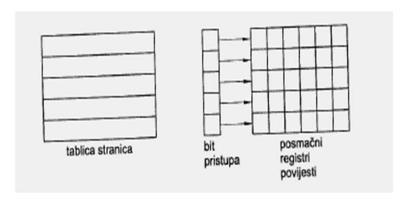


- •Straničenje / paging
- ·čiste i nečiste stranice!
- dodaju se bitovi u tablicu stranica



- Straničenje / paging
- •Teorijski algoritmi odabira stranice koja će biti izbačena:
- •FIFO strategija ona koja je najdulje u radnom spremniku
- •LRU strategija (*least recently used*) koja se najdulje nije upotrebljavala
- •OPT optimalna strategija ona koja se u najdaljoj budućnosti neće upotrebljavat
- •kvaliteta strategije -> mjerenje page fault
- teoretski je najbolja OPT praktički je neizvediva (teoretska mjera gornje granice l
- I FIFO i LRU se mogu samo djelomično praktično primjenjivati

- •Straničenje / paging
- •Praktične aproksimacije:
- Satni algoritam:



Tip stranice	Bit pristupa A	Bit čistoće D	Napomena
0	0	0	u prethodnoj periodi nije bilo pristupa i stranica je čista
1	0	1	u prethodnoj periodi nije bilo pristupa i stranica je nečista
2	1	0	u prethodnoj periodi bilo je pristupa i stranica je čista
3	1	1	u prethodnoj periodi bilo je pristupa i stranica je nečista

- Straničenje / paging
- stanja okvira:
- aktivno,
- slobodno,
- slobodno sa obrisanim sadržajer
- -radni skup / working set

