U1A SDRC_D31 B18 B17 SDRC_D30 C16 SDRC_D29 SDRC_D28 SDRC_D27 C15 SDRC BA1 SDRC_BA1 SDRC_BA0 SDRC_D31 SDRC_D30 SDRC_D29 SDRC_D30 SDRC_D29 SDRC_D28 SDRC_BA0 SDRC_BA0 × F9 SDRC_BA0 SDRC_A14 SDRC_A13 G7 SDRC_A13 G6 SDRC_A12 SDRC_A11 SDRC_D28 SDRC_D27 SDRC_D26 SDRC A13 SDRC_A12 SDRC_D27 SDRC_A12 SDRC_A11 SDRC_A11 SDRC_A10 SDRC D26 SDRC_D26 D15 SDRC_A10 SDRC_A9 SDRC_D25 SDRC_D24 SDRC_D23 SDRC_D22 SDRC_D21 SDRC_D20 SDRC A10 SDRC_A9 SDRC_A8 SDRC_A7 SDRC_A6 SDRC_D24 SDRC_D23 SDRC_D22 SDRC_D21 SDRC_A9 SDRC_A8 SDRC_A7 SDRC_A8 SDRC_A7 SDRC_A6 SDRC_A5 SDRC_D23 SDRC_D22 SDRC_D21 SDRC_D20 SDRC_D20 B9 SDRC_A6 SDRC_A5 SDRC_A5 SDRC_A4 SDRC_A3 SDRC_D20 SDRC_D19 SDRC_D18 SDRC_D20
SDRC_D19
SDRC_D18
SDRC_D17
SDRC_D17
SDRC_D15
SDRC_D15
SDRC_D14
SDRC_D13
SDRC_D13
SDRC_D14
SDRC_D14
SDRC_D14 SDRC_A3 SDRC_A3 SDRC_A2 SDRC_A1 SDRC_A0 SDRC_D19
SDRC_D18
SDRC_D17
SDRC_D16 SDRC A4 SDRC_A3 SDRC_A2 SDRC_A1 SDRC_A2 SDRC_A1 SDRC_A0 SDRC_D17 SDRC_D16 SDRC_D15 SDRC_A0 SDRC_RAS_N SDRC_CAS_N SDRC_D16 SDRC_D15 SDRC_D14 SDRC RAS N SDRC D14 SDRC_CAS_N SDRC_WE_N SDRC_NRAS SDRC_D13 SDRC_D12 SDRC_NCAS
SDRC_NCAS
SDRC_NWE
SDRC_CLK
SDRC_NCLK
SDRC_CKE1
SDRC_CKE0 SDRC D13 SDRC_WE_N SDRC_CLK SDRC_D13 SDRC_D12 SDRC_D11 SDRC_D10 SDRC_D9 SDRC_D8 SDRC_CLK SDRC_CLK_N SDRC_CKE1 SDRC_D11 SDRC_D10 SDRC_D9 SDRC D11 SDRC_D10 C12 SDRC_D9 B11 SDRC CLK N SDRC_CKE1 SDRC_CKE0 SDRC CKE0 SDRC D8 SDRC_CS1_N SDRC_CS0_N SDRC_D8 SDRC_D8 B7
SDRC_D7 C7
SDRC_D6
SDRC_D5
SDRC_D4
SDRC_D3
SDRC_D3
C6 A19 SDRC_NCS1 SDRC_NCS0 SDRC_DM3 SDRC CS1 N SDRC D7 SDRC_D6 SDRC_D5 SDRC CS0 N SDRC DM3 SDRC D5 SDRC_DM2 SDRC_DM1 SDRC_D4 SDRC_D3 A7 SDRC_DM3 SDRC_DM2 SDRC_DM1 SDRC_DM0 SDRC_D4
SDRC_D3
SDRC_D2
SDRC_D1 SDRC_DM2 SDRC_DM1 SDRC_D3
SDRC_D1
SDRC_D0
SDRC_D0
SDRC_D0
GPMC_A10/SYS_NDMAREQ3/GPIO_43
GPMC_A8/GPIO_41
GPMC_A8/GPIO_41
GPMC_A6/GPIO_39
GPMC_A6/GPIO_38
GPMC_A6/GPIO_38
GPMC_A6/GPIO_37
GPMC_D4/GPIO_35
GPMC_D4/GPIO_35
GPMC_D15/GPIO_51
GPMC_D15/GPIO_51
GPMC_D15/GPIO_51
GPMC_D14/GPIO_50
GPMC_D13/GPIO_40
GPMC_D13/GPI SDRC DM0 SDRC D2 SDRC_DM0 SDRC_DQS3 SDRC_DQS3 SDRC_DQS2 A17
A8
SDRC_DQS3
A13
SDRC_DQS2
SDRC_DQS1 SDRC_D0 ETH_CMD SDRC DQS2 SDRC DQS1 ETH CMD AC19 SDRC_DQS0 DSS_DATA0/UART1_CTS/GPIO_70 DSS_DATA1/UART1_RTS/GPIO_71 SDRC DQS0 DSS_DATA2/GPIO_72
DSS_DATA3/GPIO_73
DSS_DATA4/UART3_RX_IRRX/GPIO_74 DSS_DATA5/UART3_TX_IRTX/GPIO_75
DSS_DATA6/UART1_TX/GPIO_76/HW_DBG14
DSS_DATA7/UART1_RX/GPIO_77/HW_DBG15 GPMC_D15

GPMC_D14

GPMC_D13

GPMC_D14

GPMC_D12

GPMC_D11

GPMC_D10

GPMC_D2

GPMC_D3

GPMC_D4

GPMC_D5

GPMC_D4

GPMC_D5

GPMC_D5

GPMC_D5

GPMC_D6

GPMC_D6

GPMC_D7

GPMC_D7

GPMC_D7

GPMC_D8

GPMC_D9

GPMC_D9

GPMC_D10

GP DSS_DATA8/UART3_RX_IRRX/GPIO_78/HW_DBG16 DSS_DATA9/UART3_TX_IRTX/GPIO_79/HW_DBG17 DSS_DATA10/GPIO_80 DSS_DATA11/GPIO_81 DSS_DATA1//GFIO_81 DSS_DATA12/GPIO_82 DSS_DATA13/GPIO_83 GPMC D10/GPIO 46 DSS_DATA13/GPIO_83
DSS_DATA14/GPIO_84
DSS_DATA15/GPIO_85
DSS_DATA16/GPIO_86
DSS_DATA17/GPIO_87
DSS_DATA18/McSPI3_CLK/DSS_DATA0/GPIO_88
DSS_DATA18/McSPI3_SIMO/DSS_DATA16/GPIO_89 GPMC_D9/GPIO_45 GPMC_D8/GPIO_44 GPMC_D7 GPMC_D6 GPMC_D6 GPMC_D5 GPMC_D4 GPMC_D4 GPMC_D4 GPMC_D4 GPMC_D4 GPMC_D4 DSS_DATA20/McSPl3_SOMI/DSS_DATA2/GPIO_90 DSS_DATA21/McSPl3_CS0/DSS_DATA3/GPIO_91 DSS_DATA22/McSPl3_CS1/DSS_DATA4/GPIO_92 GPMC_D1 N2
GPMC_D1 N2
GPMC_D1 L2 5,6 5,6 5,6 5,6 DSS DATA23/DSS D5/GPIO 93 GPMC D0 GPMC_NCS3/SYS_NDMAREQ0/GPI054

GPMC_NCS3/SYS_NDMAREQ0/GPI054

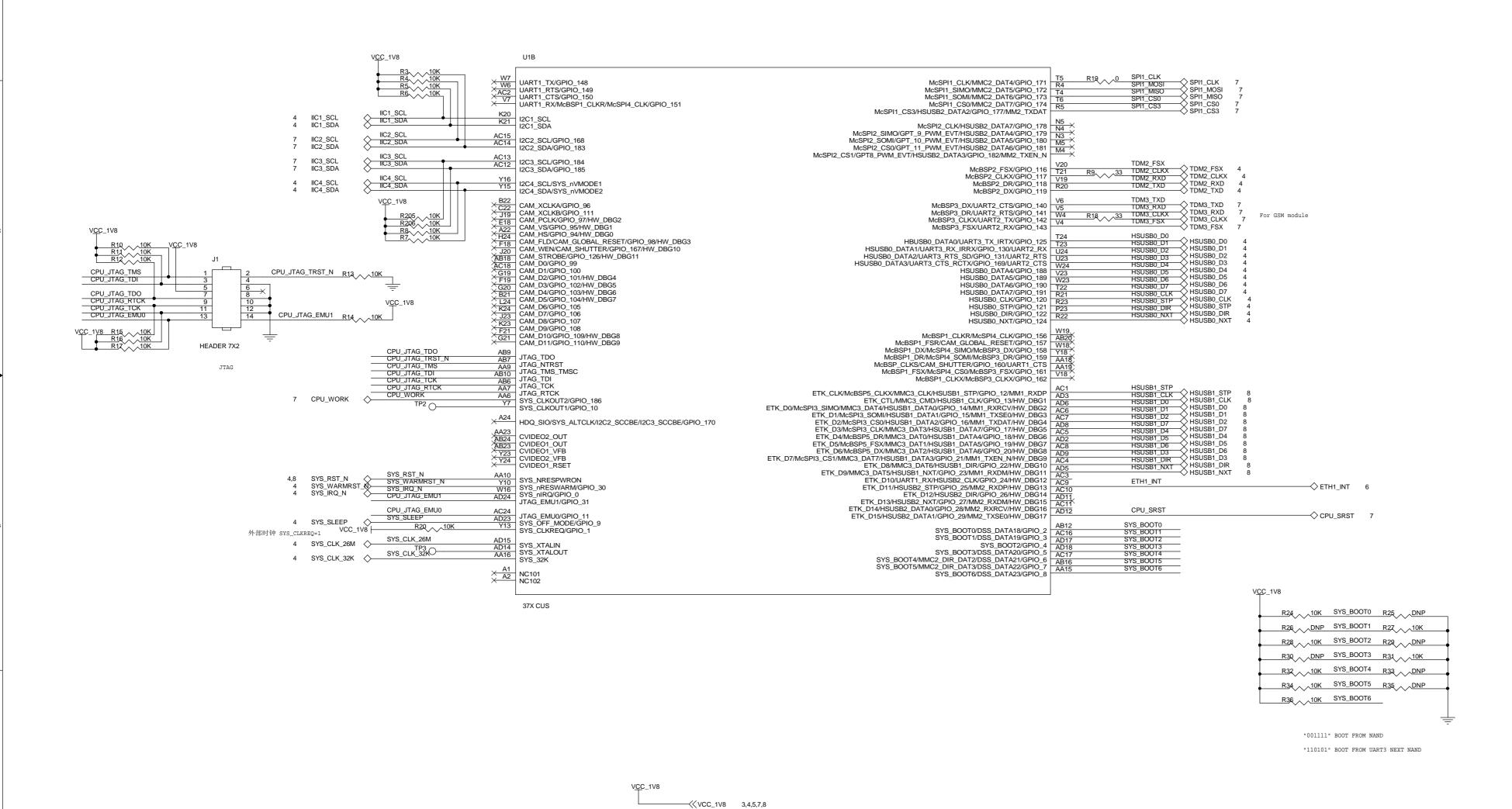
F4 DSS_PCLK/GPIO_66/HW_DBG12 DSS_HSYNC/GPIO_67/HW_DBG13 ♦ NAND_CS GPMC_NCS3/SYS_NDMAREQ0/GPI054
GPMC_NCS4/SYS_NDMAREQ1/MCBSP4_CLKX/GPT 9_PWM_EVT/GPI055
GPMC_NCS6/SYS_NDMAREQ2/MCBSP4_DR/GPT_10_PWM_EVT/GPI0_57
GPMC_NCS6/SYS_NDMAREQ3/MCBSP4_DX/GPT_11_PWM_EVT/GPI0_58
GPMC_NCS7/GPMC_IO_DIR/MCBSP4_FSX/GPT_8_PWM_EVT/GPI0_58
GPMC_NCS7/GPMC_NCBSP4_FSX/GPT_8_PWM_EVT/GPI0_58
GPMC_NCS6/SYS_NDMAREQ3/MCBSP4_FSX/GPT_8_PWM_EVT/GPI0_58
GPMC_NCS6/SYS_NDMAREQ3/MC DSS_VSYNC/GPIO_68 DSS_ACBIAS/GPIO_69 MMC1_CLK/GPIO_120 ETH1_CS M23 MMC1_CLK/GPIO_120 MMC1_CMD/GPIO_121 MMC1_CMD/GPIO_121 MMC1_DAT0/GPIO_122 MMC1_DAT1/GPIO_123 MMC1_DAT2/GPIO_124 MMC1_DAT2/GP TP1 GPMC_WE_N GPMC_WE_N
GPMC_OE_N
GPMC_ALE
GPMC_CLE
GPMC_CLE
GPMC_CLE
GPMC_CLE 5,6 GPMC_NADV_ALE -GPMC_NBE0_CLE/GPIO_60 -C1 | 1uF GPMC_WAIT3/SYS_NDMAREQ1/UART4_RX/GPIO_65

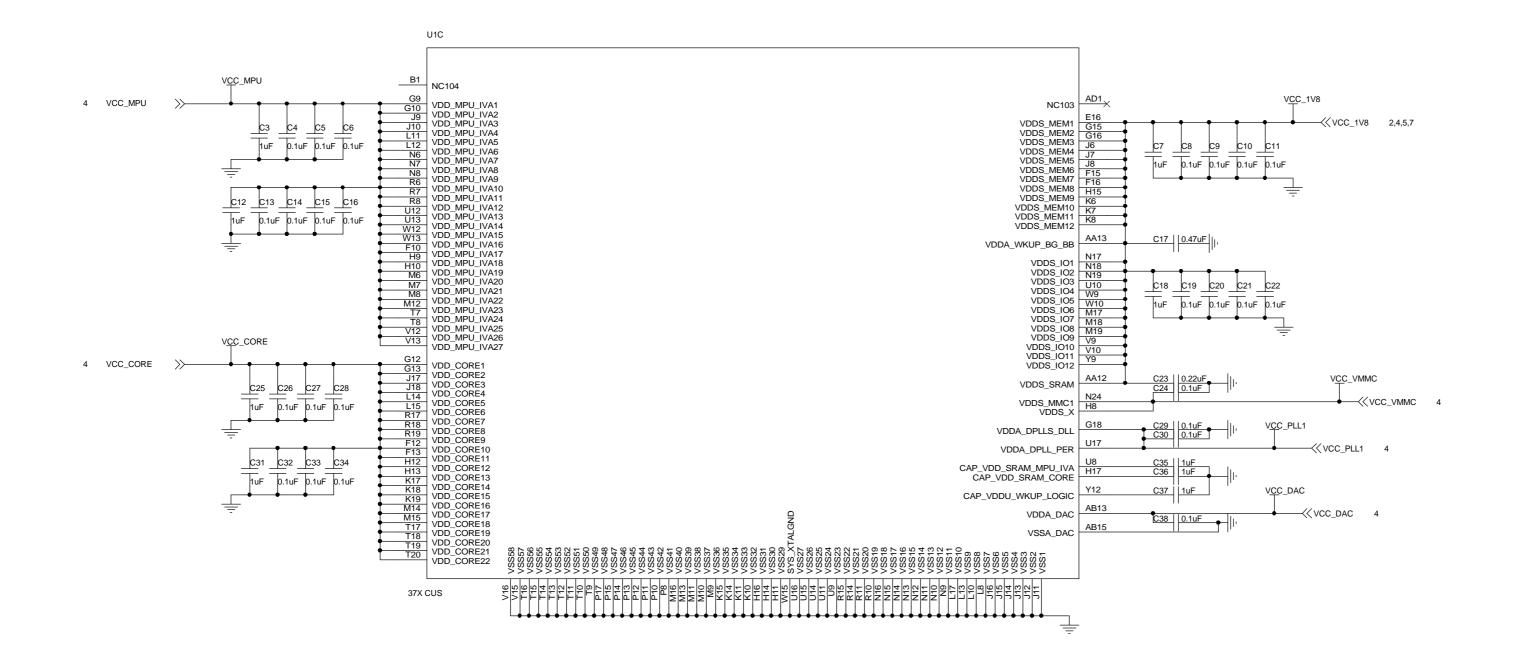
GPMC_WAIT3/SYS_NDMAREQ1/UART4_RX/GPIO_65

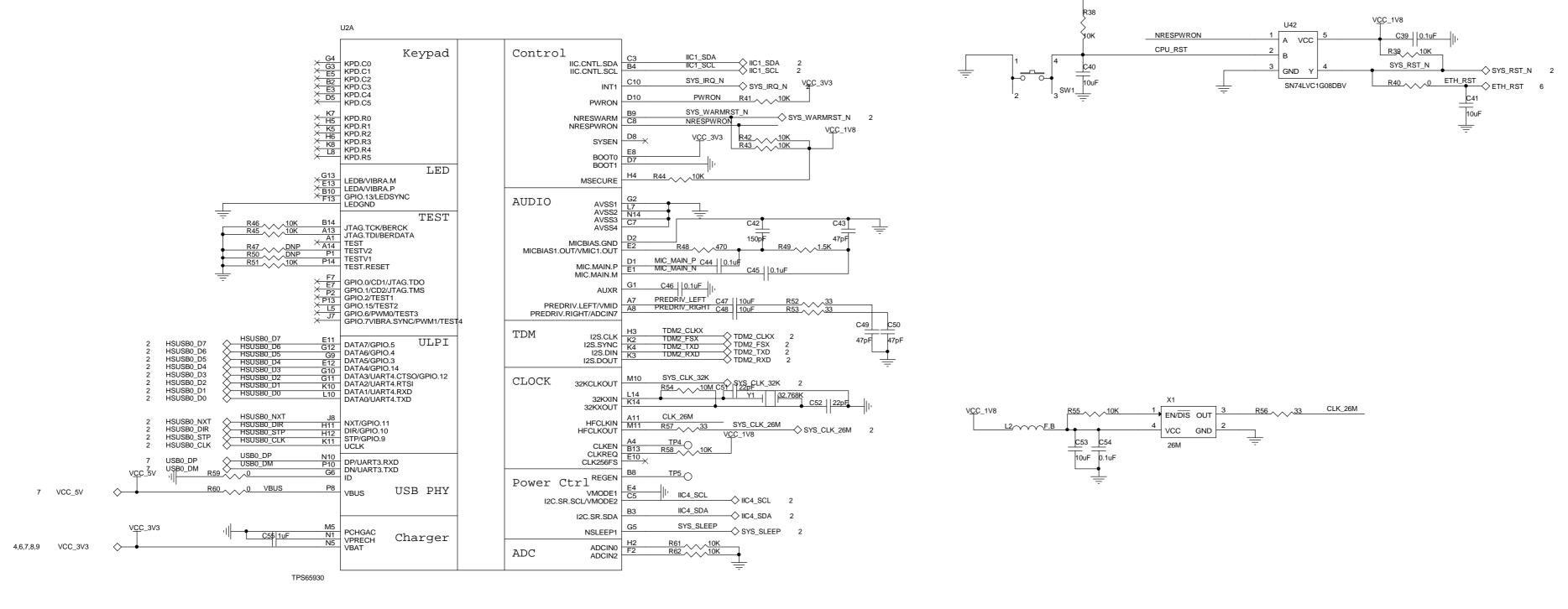
A23 GPMC_WP_N GPMC_WAIT GPMC_WAIT
GPMC_LOCK GPMC_LOCK
UART3_CTS
UART3_RTS UART3_CTS_RCTX/GPIO_163 B23 B24 MMC2_DAT0/McSPl3_SOMI/GPIO_132 MMC2_DAT1/GPIO_133 MMC2_DAT2/McSPl3_CS1/GPIO_134 UART3_CTS
UART3_RTS
UART3_RXD
UART3_TXD UART3 RXD UART3_RX_IRRX/GPIO_165 C23 X V3 X AB2 X AA2 X AA2 X AA1 X N21 X N MMC2_DAT3/McSPl3_CS0/GPIO_135

MMC2_DAT4/MMC2_DIR_DAT0/MMC3_DAT0/GPIO_136

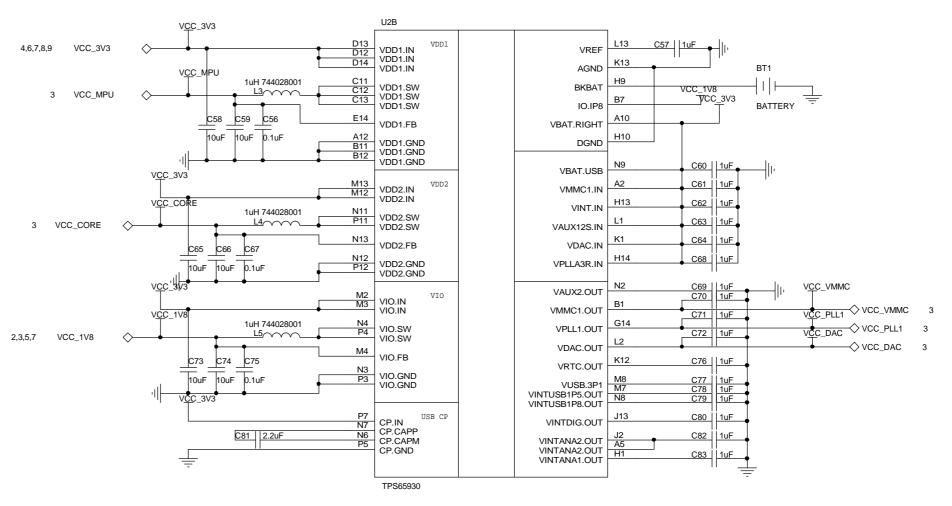
MMC2_DAT5/MMC2_DIR_DAT1/CAM_GLOBAL_RESET/MMC3_DAT1/GPIO_137/MM3_RXDP UART3_TX_IRTX/GPIO_166 C2 37X CUS



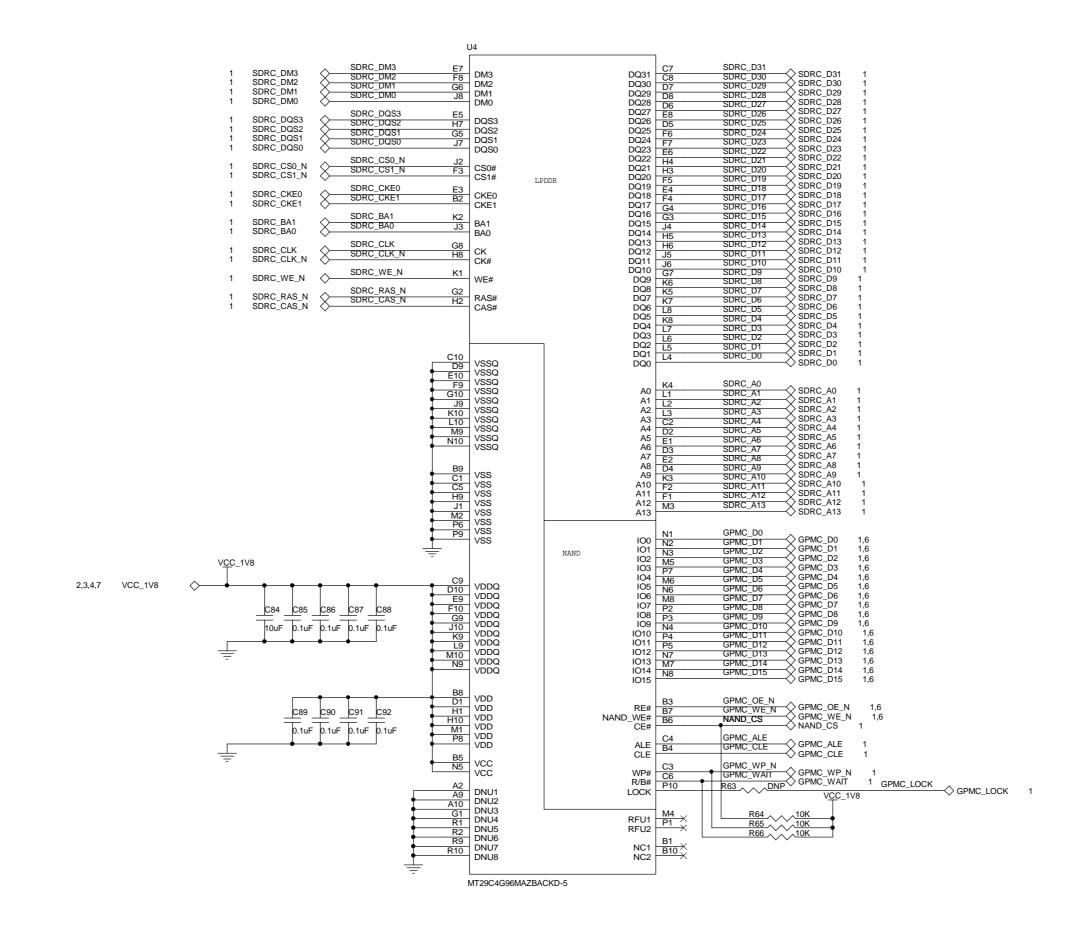


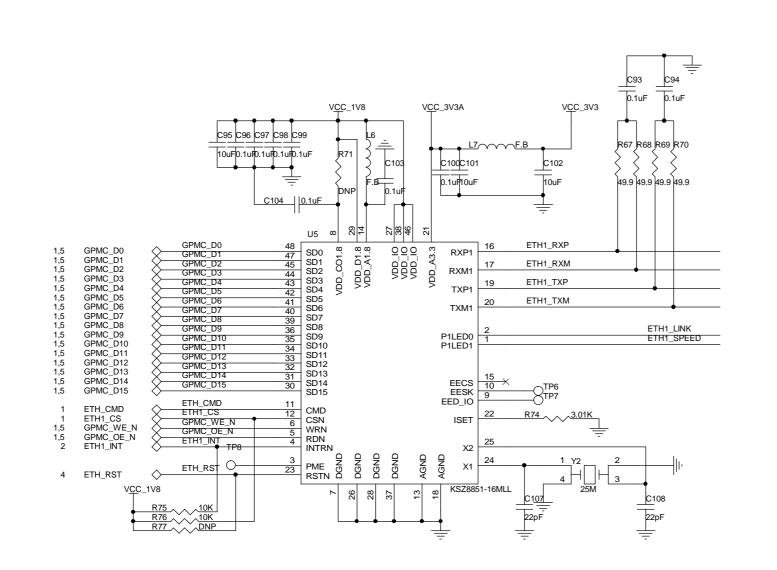


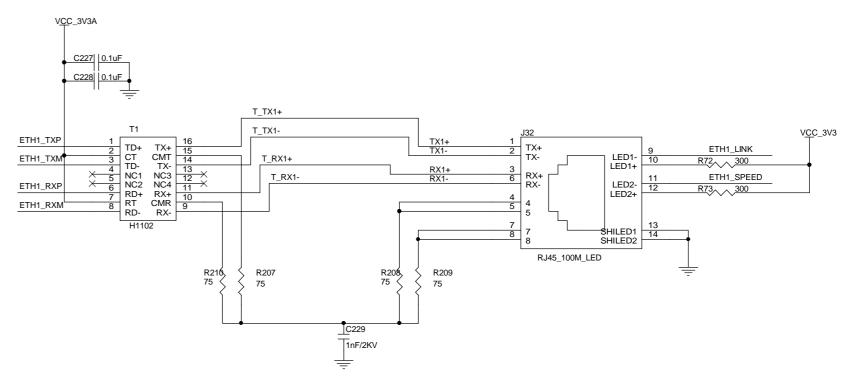
VDD1	VCC_MPU	Extemal	1.2V	1200mA	
VDD2	VCC_CORE	Extemal	1.2V	600mA	
VIO	VCC_1V8	Extemal	1.8V	600mA	
VAUX2		Extemal	1.8V	100mA	
VMMC	VCC_VMMC	Extemal	3V	220mA	
VPLL	VCC_PLL1	Extemal	1.8V	40mA	
VDAC	VCC_DAC	Extemal	1.8V	70mA	
			ı	1	



V<u>C</u>C_1V8



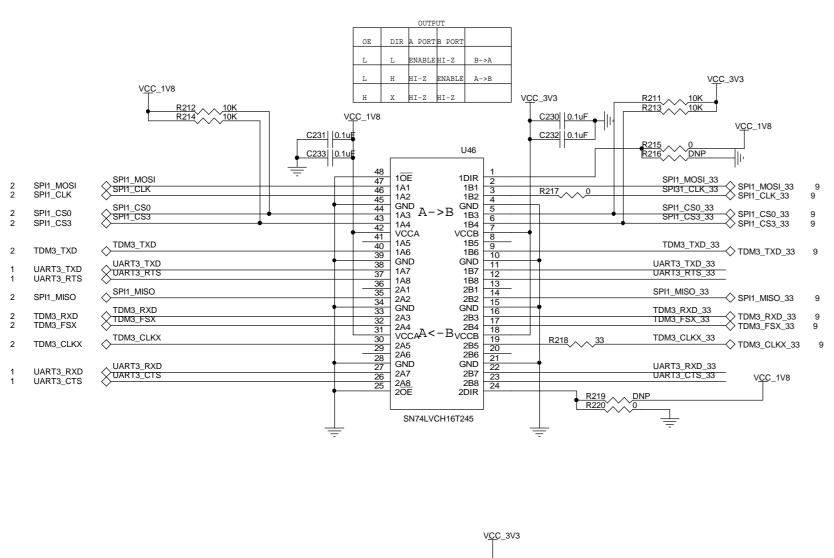


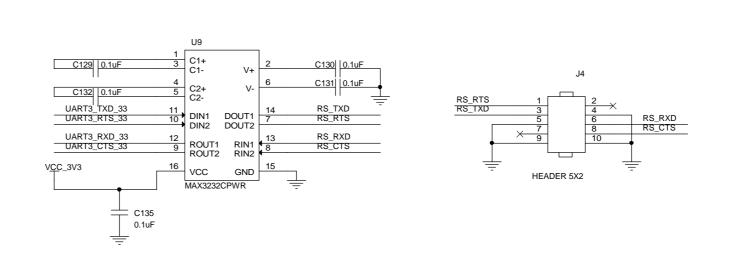


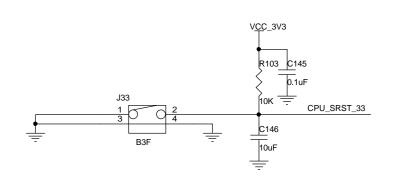
VCC_1V8

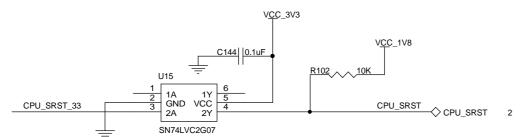
VCC_3V3

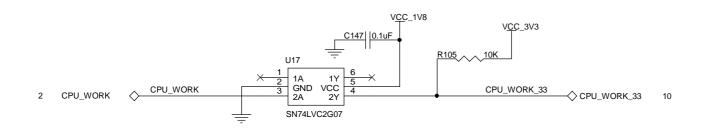
VCC_3V3

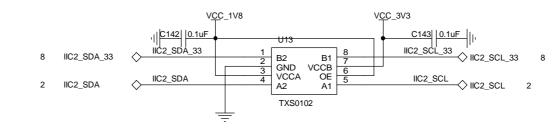


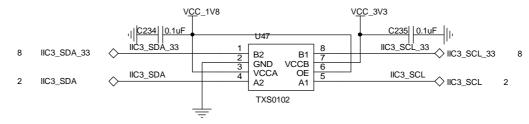


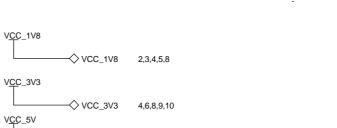




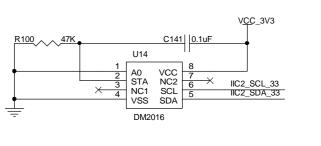








→ VCC_5V 4,8,10



Title TG800_DM3730						
Size A2	Document Number <doc></doc>					Rev V1.0
Date:	Wednesday, October 09, 2013	Sheet	7	of	10	1

