

registre
AX: accumulateur 16 bits

→ ET logique

AND AX, 06

→ instruction

code machine : 25 06 00_H

AND Destination, Source
ET logique bit à bit
Résultat est stocké dans
destination

adresse pour cette instruction : 01 00_H

Bus d'adresse de 20 bits → $2^{20} = 1\text{Mo}$ cases mémoire de 1 octet *

- ① Registres IR et IP avant l'exécution de l'instruction
- IR → **Registre d'instruction**, contient l'instruction en cours de traitement (lu en mémoire via le bus de données)
- IP → **Pointeur d'instruction**, associé au registre CS pour indiquer la prochaine instruction à exécuter.

IR: 25 06 00 → contient le code machine de la prochaine instruction à exécuter

IP: 01 00 → 01 00_H = adresse d'implantation du programme = contenu de IP

Mémoire

IP	IR
01 00	25
01 01	06
01 02	00
01 03	...

1 octet

Chaque case mémoire possède une capacité de 1 octet. *

- ② registre IP après exécution de l'instruction

IP: 01 03

01 00_H + 3 octets = 01 03_H

Exercice 7:

$AX = \text{registre à 16 bits}$ $AX \Rightarrow \boxed{AH \mid AL}$ ⑨

Stocké à l'adresse: $01\ 00_H$ \Rightarrow code ASM ORG 100h

valeurs initiales:

$AX = 0000_H$

$BX = 0000_H$

↳ registre de base d'adresse

JNE = Saut if not equal

PUSH = Empile

Etat de pile $\xrightarrow{\text{STACK}}$ pile vide

STACK:

$FF\ FE_H : 00\ 00_H$

$SP = FF\ FE_H$ initialement $FF\ FC_H : 00\ 00_H$

$Z=0$ initialement $FF\ FA_H : 00\ 00_H$

↳ pointeur de pile

associé à SS

Segment de pile

↳ zero flag . (ZF)

0 à 1

1 à 2

2 à 3

3 à 4

01 00 **(B8)**

01 03 BB

01 06 04

01 08 3C

01 01 00

01 04 04

01 07 01

01 09 02

01 02 01

01 05 03

01 08 ..

01 0A ...

01 03 ...

01 06 ..

..

4 à 5

5 à 6

6 à f

01 0A 75

01 0C 50

01 0D 53

01 0B FA

01 0D ..

↳ code d'opération est 0xF4

01 0C ..

HLT = Halt / arrête

		IP	4X	BX	Z	SP	
0	flat initial	0100	0000	0000	0	FF FE	00 0000 00 00 00
1		0103	0100	0000	0	"	"
2		0106	0100	0304	0	"	"
3		0108	0101	0304	0	"	"
4		010A	0101	0304	0	"	"
5	(0106)	0101	0304	0	"	"	
6		0108	0102	0304	0	00 00 00 00	"
7		010A	0102	0304	1	"	"
8		010C	0102	0304	1	"	"
9		010D	0102	0304	1	FFF C	0000 0102 0000
10		010E	0002	0304	1	FF FA	0000 0102 0304