

计算机组成与体系结构实验

实验安排

结合教学大纲以及实际情况，本学期的实验课程拟安排如下四个实验，列表如下

#	分值	时间	实验名称
1	20	第1周到第4周	MIPS程序设计
2	30	第5周到第8周	单周期MIPS处理器
3	30	第9周到第12周	多周期MIPS处理器
4	20	第13周到第16周	cache模拟器

对于人工智能班(选课号为03)和保密信安计科班(选课号为04)，实验1和实验4是一样的，实验2和实验3有区别。

实验要求及条件

实验要求

- **实验严禁抄袭！**
- 在每个实验的截止时间之前，必须提交实验报告；
- 在截止时间之后提交报告的，每晚一天，扣除本实验总分的10%；
- 每4个同学组成一个小组，可以在组内进行实验的讨论。

实验条件

本课程提供的实验条件包括：

- 实验计算机，已安装如下软件
 - Vivado软件19.02版本(大小为20G)；
 - QtSPIM软件，进行MIPS的学习与仿真；
 - MingW64编译器(编写C/C++程序)；
 - vscode软件(代码编写、调试环境)；
 - 计算机位于老邵逸夫楼205(选课号为03) 202和204(选课号为04)；
- 实验板NEXYS4 DDR
 - 具体型号为 NEXYS4 DDR XC7A100T；
 - 配套连接线(usb连接线)；
 - 实验板需要进行登记后领用，具体领用规则稍后发布。

实验室开放时间：

- 每周三上午第1和第2节课都为大家开放，也建议大家到实验室完成作业
- 选课号03的实验室为老邵逸夫楼205；
- 选课号04的实验室为老邵逸夫楼202和204；
- 位置不固定。

本学期安排的实验

实验1：MIPS程序设计

实验目的：

- 熟悉MIPS的数据表示；
- 熟悉MIPS指令格式和寻址方式；
- 熟悉MIPS汇编语言；
- 熟悉MIPS的各种机器代码表示，包括
 - 选择结构；
 - 循环结构；
 - 过程调用结构。

实验2：单周期MIPS处理器

实验目的：

- 熟悉Vivado软件；
- 熟悉在Vivado软件下进行硬件设计的流程；
- 设计单周期MIPS处理器，包括
 - 完成单周期MIPS处理器的设计，包含指令add, sub, and, or, slt, addi, andi, ori, slti, sw, lw, j, nop, beq, bne；
 - 在Vivado软件上进行仿真；
 - 编写MIPS代码验证单周期MIPS处理器；
 - 在NEXYS4 DDR板上进行验证(选课号04的同学需要完成)；

实验3：多周期MIPS处理器

实验目的：

- 设计多周期MIPS处理器，包括
 - 完成多周期MIPS处理器的设计；
 - 在Vivado软件上进行仿真；
 - 编写MIPS代码验证多周期MIPS处理器；
 - 在NEXYS4 DDR板上进行验证(都不做要求)。

实验4：cache模拟器

实验目的；

- 熟悉cache优化的各种方法；
- 编写代码实现cache模拟器。

F&Q

- 1. 为什么人工智能专业的学生(选课号03的同学)实验要求需要降低?
回答：由于专业大纲设定的问题，人工智能专业的学生没有上"数字逻辑"(本课程的前序课程)，直接使用

vivado进行systemverilog的编程，并下载到板子上进行验证有一定难度，因此课程取消了板上验证的环节。

- 2. 人工智能专业的学生可以借用实验板么？

回答：强烈建议人工智能专业的学生借用实验板，尝试简单的数字逻辑课程的实验，并鼓励大家完成单周期MIPS处理器的板上验证。使用实验板非常有趣，不仅可以大大促进你的动手能力，也能大大促进你解决问题的能力 😊。