



不留出10口 J_1602 LCM1602 DGND | SPI4 CS PA0 23
SPI4 MS0 PA1 23
SPI4 MS0 PA1 24
SPI4 MS0 PA2 25
SPI4 CIK PA3 26
SPI4 CIK PA3 26
ADAC OUT1 PA3 30
ADAC OUT12 PA5 30
ADAC OUT2 PA5 30
ADAC OUT12 PA5 30
ADAC OUT12 PA5 30
ADAC OUT2 SPI1 MOSI PB5 LCD D5 PE8 LCD D4 PE7 LCD D6 PE9 PC1 PC2 R3_2 510 10K LCD D7 PE10 LCD D9 PE12 LCD D8 PE11 PC3 PC4 NRST ADC12 IN14 PC ADC12 IN15 PC TIM8 CH1 PC6 TIM8 CH2 PC7 LCD D10 PE13 LCD D12 PE15 DGND D2_2 D1_ GREEN REI TIMI CHI PAS 67
UARTI TX PAO 65
UARTI RX PAIO 69
USB DM PAII 70
USB DM PAII 70
USB DM PAII 70
SWD SWDIO PAI2 71
SWD SWDIO PAI3 71
PAI3 71
PAI4 71
PAI5 LCD RS PD11 LED PD13 LCD D1 PD15 DGND TIM8 CH3 PC8 TIM8 CH4 PC9 PC8 PC9 PC8 66 PC9 78 PC10 79 PC11 80 LCD D3 PD1 TP CS PD3 LCD NWE PD 对于100-144引脚封装的芯片 为了确保输入为低电压时获得更 好精度,用户可以连接一个独立 的外部参考电压 ADC到VREF+. 和 3.3VD2 PC12 PC13-TAMPER-RTC 30 O DGND 0 urndarn 67 45 07 ur/107 ur/109 ur/107 ur/1 PC14-OSC32_IN PC15-OSC32_OUT 2.1: 2.8寸液晶接口模块 | 188 PB0 | 35 | PB0 | 25 | PB1 | 25 | PB2 | PB2 | 25 | PB2 | PB2 | 25 | PB2 2.2: LCD1602接口模块 2.3 LED VREF-上,在VREF+上电压范围为 2.5V—>VDDA,对于<64脚封装, VREF与内部VDDA相连 模块二: 显示模块 ADC12 IN9 PB1 PD1 PD2 PB2/BOOT1 PB3/JTDO PB4/JNTRST PD5 K14 DGND | SWD SWCLK PAI PD6 -----------K24 LEDI PB9 96 LEDI PB1047 SEL PD1 SPI4 CS PA0 | U2 | 33VD| 0 | U5 | 1 | CS | VCC | SPI4 MISO PA1 | 2 | DO HOLD | 33VD| 3 | 3 | VCC | 4 | CND | CS | VCC | 4 | CND | CS | VCC | V 56 LCD D14 PD9 57 LCD D15 PD10 SWD接口电路 PD9 K34 PB10 PD10 PD11 PD12 KEY ROW0 PE0 KEY ROW1 PE1 KEY ROW2 PE2 PR12 K44 Ţ PD13 R01_1 NC Vusb PB13 W25Q16 PR14 PD14 PB15 PD15 DGND KEY ROW3 PE C14_1 |0.1uF||6V DGND MiniUSB2 FLASH模块 R6 1 22USB DM PA11 OSC OUT PE1 PE2 KEY LINE2 PE6 KEY LINE3 PC13 3.2 FLASH 模块 PE3 BOOTO 94 3.1 按键模块 GND BOOT0 GND SHIEF 6 INIUSB USB通信模块 PE5 NRST 14 模块三: 按键及FLASH模块 MINIUSB 20 VREE 3.3VD1 PE10 42 LCD D8 PE11 43 LCD D9 PE12 44 LCD D10 PE13 45 LCD D11 PE14 FPGA D0 FPGA D0 PE11 PE12 FPGA D1 **В**ВООТ0 SPI 5 PE13 PE14 FPGA_D2 FPGA_D2 φ_{BOOT0} SPI 5 FPGA_D3 FPGA_D3 3.3VD2 R11_1 10K FPGA D4 FPGA D4 VSS_1 VSS_2 VDD_1 3.3VD2 100 28 11 VDD 2
 SPI2 SEL PB11
 FPGA D0

 SPI2 CS PB12
 FPGA D1

 SPI2 SCK PB13
 FPGA D2
 VDD_3 VSS_3 VSS_4 VDD 4 VDD_5 VSS_5 3.3VA 22 VDDA VSSA STM32F103VCT6 模块一: STM32核心模块 STM32与FPGA的SPI接口 1、3.3VD1网络是给除STM32芯片以外的所有需要3.3V供电的芯片准备的。2、3.3VD2网络是给STM32芯片供电的数字电源。 R10_1 4 7K IIC1_SCL_PB6 3、3.3VA网络是给STM32芯片供电的模拟电源。 4、VREF1是给ADCO, ADC1, DAC提供基准电源的网络。 PB2 PC14 UART1 RX PA10 单片机和FPGA的连接为5线。主要是SPI通信用。 TIM1 CH1 PA8
TIM8 CH3 PC8
TIM8 CH1 PC6 TIM8 CH4 PC9 TIM8 CH2 PC7 ADC123 IN10 PC0 6、USB与适配器电源通过S1 0切换给系统供电,二者的电源和地都与后级的电源与地分开; 当用适配器供电时,S1_0按下,USB 不供电,对整个系统供电。 8、当用USB供电时, S1 0弹起, 适配器不供电。USB只对STM32模块供电, FPGA及高速模拟部分电源是断开的。 9、USB外壳不接地 FR1 1 10、TFT模块和LCM1602模块共用PDO->PD6端口。 EXTI Line6 ADC12 IN14 PC4 ADC12 IN8 PB0 EXTI_Line7 CIZHU 11、当使用ISP下载时,boot0需要用跳冒短接起来。 Header 18X2 称: STM32_FPGA STM32103. SchDoc 设计者:凌智电子 出品 凌智电子 期: 2014-03-08 实践放飞梦想 版本: V2.0 第3张, 共5张



