

ELECTRÓNICA FUNDAMENTAL

INFORME LABORATORIO 3:

Transistores

GRUPO: B3

Nombre	CI	email
Federico Bello	4.993.837-3	federico.bello@fing.edu.uy
Gonzalo Chiarlone	5.110.058-6	gonzalo.chiarlone@fing.edu.uy
Tomas Gonzalez	5.164.667-3	tomas.gonzalez.rodriguez@fing.edu.uy
Guillermo Von Sanden	4.989.249-4	guillermo.von.sanden@fing.edu.uy

Instituto de Ingeniería Eléctrica
Facultad de Ingeniería
Universidad de la República



Índice

1. Amplificador source común polarizado fijando la tensión de gate	4
1.1. Armado	4
1.2. Medidas	4
1.2.1. Punto de Operación	4
1.2.2. Ganancia del Circuito	5
1.2.3. Frecuencias de corte y ancho de banda	6
1.2.4. Excursión de salida	7
2. Fuente de corriente	8
2.1. Armado	8
2.1.1.	8
2.1.2.	8
2.1.3.	9
2.1.4.	9
2.2. Medidas	9
2.2.1. Punto de Operación	9
3. Amplificador source común polarizado en corriente	11
3.1. Armado	11
3.2. Medidas	11
3.2.1. Punto de Operacion	11
3.2.2. Ganancia del circuito	11
3.2.3. Frecuencias de corte y ancho de banda	12
3.2.4. Excursión de salida	13
3.2.5. Ganancia sin RL	14

1. Amplificador source común polarizado fijando la tensión de gate

1.1. Armado

En la figura 1 se ve el diagrama del circuito realizado, indicando las conexiones del transistor (en verde) y al *Analog Discovery* (en naranja).

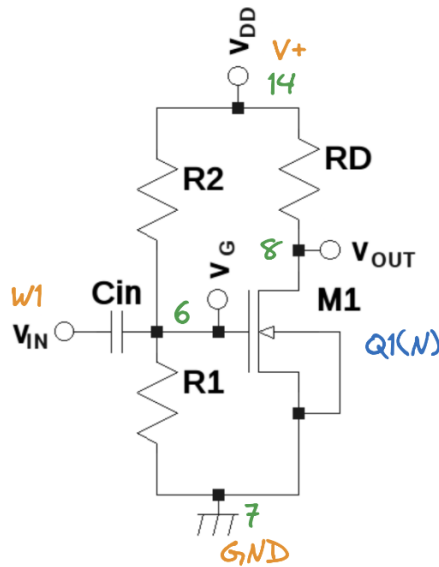


Figura 1: Conexiones del amplificador utilizando solo 1 nMOS

Siguiendo las cuentas del anexo 1, se decidieron utilizar componentes de valores:

$$R_1 = 4,7k\Omega$$

$$R_2 = 6,6k\Omega$$

$$R_D = 6,6k\Omega$$

$$C = 0,47\mu F$$

1.2. Medidas

1.2.1. Punto de Operación

i.

Fijando la señal de entrada V_{in} en cero, se tomaron las medidas para V_G y V_{out} . Se presentan tanto la señal medida como la simulada y la teórica en la tabla 1.

ii.

Se utilizó el multímetro para medir el valor de la resistencia R_D , obteniendo un valor de $6,4k\Omega$. Con los

	Valores medidos	Valores simulados	Valores teóricos
V_G	1.61 V	2.08 V	2.16 V
V_{out}	2.03 V	2.14 V	2.55 V

Cuadro 1: Valores teóricos, simulados y medidos para la tensión por el gate y por la salida, con entrada nula.

valores medidos se puede calcular la corriente utilizando la Ley de Ohm:

$$I_D = \frac{V_{DD} - V_O}{R_D} = 464 \mu A$$

iii.

Se ve una diferencia significativa ($\sim 10\%$) entre la corriente calculada y la medida. Esto se debe a la tensión de Early, la cual no fue tomada en cuenta en el anexo al momento de realizar los cálculos.

1.2.2. Ganancia del Circuito

i.

Para realizar las medidas se utilizó una senoide de $100mV$ y $1kHz$. De esta forma se asegura de estar dentro de la banda pasante, sin superar el umbral de la distorsión por corte y no saturación.

ii.

En la tabla 2 se observan la ganancia medida, simulada y teórica del circuito para una entrada de $100mV$ y $1kHz$

	Valores medidos	Valores simulados	Valores teóricos
$ A $	$6,1 \frac{V}{V}$	$5,8 \frac{V}{V}$	$5,4 \frac{V}{V}$

Cuadro 2: Valores teóricos, simulados y medidos para la tensión ganancia del circuito.

Para el valor teórico, se utilizó la siguiente expresión:

$$\frac{v_o}{v_i} = -g_m(R_D \parallel r_o)$$

donde r_o y g_m son los valores del modelo de pequeña señal:

$$r_o = \frac{V_A}{I_D}$$

$$g_m = \sqrt{\frac{2I_D}{\beta(1 + \delta)}}$$

iii.

Nuevamente, el efecto de la tensión de Early no es despreciable, dado que no se cumple que $r_o \gg R_D$

$$r_o = 40k\Omega$$

$$R_D = 6,6k\Omega$$

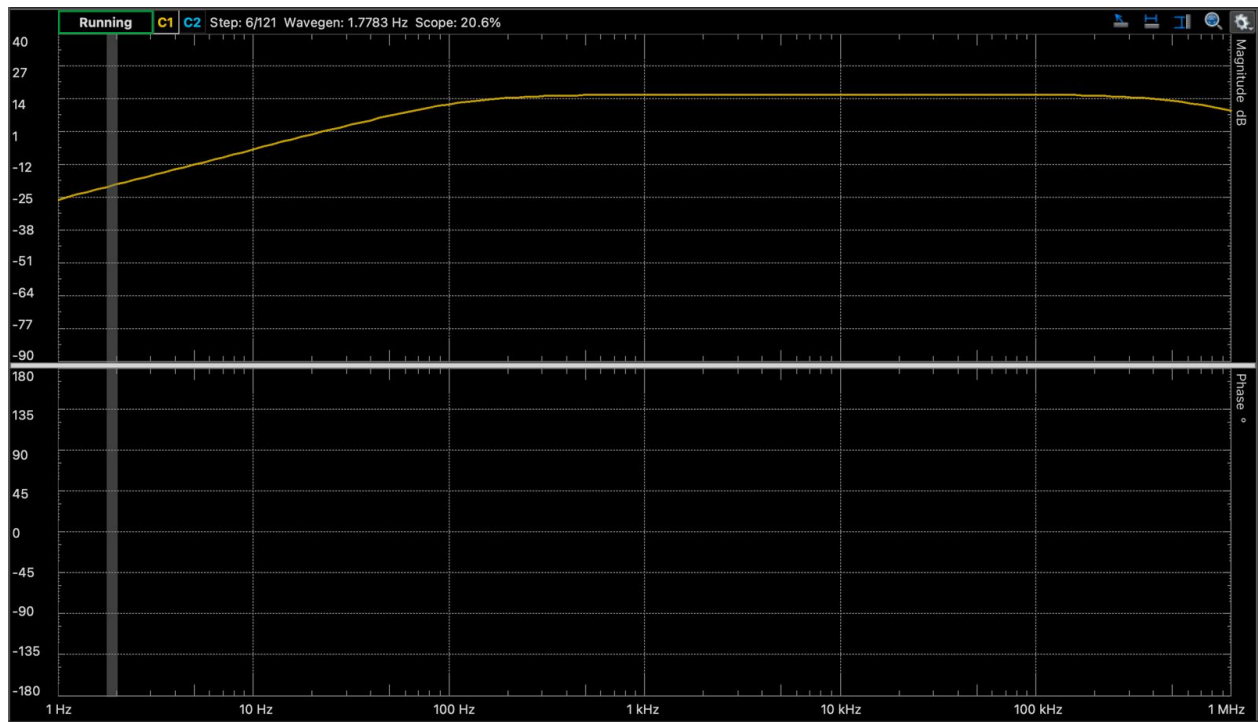


Figura 2: Respuesta en frecuencia del circuito

1.2.3. Frecuencias de corte y ancho de banda

i.

Para una entrada de $100mV$ y $120Hz$ la salida tiene un valor de $436mV$, lo que corresponde a una ganancia de $12,7dB$. Este valor es acorde a la ganancia del circuito, ya que esta tiene un valor de $15,5dB$, es decir, una ganancia $3dB$ mayor a la ganancia en la frecuencia de corte.

ii.

En la tabla 3 se presentan la frecuencia de corte inferior para el circuito en cuestión.

Valores medidos	Valores simulados	Valores teóricos
120 Hz	120 Hz	123 Hz

Cuadro 3: Valores teóricos, simulados y medidos para la frecuencia de corte inferior f_1 .

iii.

La frecuencia de corte superior tiene un valor de $520kHz$, por lo tanto el ancho de banda es $BW = 520kHz - 120Hz = 520KHz$

iv.

En la figura 2 se ve la respuesta en frecuencia del circuito, donde se puede apreciar fácilmente la frecuencia de corte inferior, superior y la ganancia.

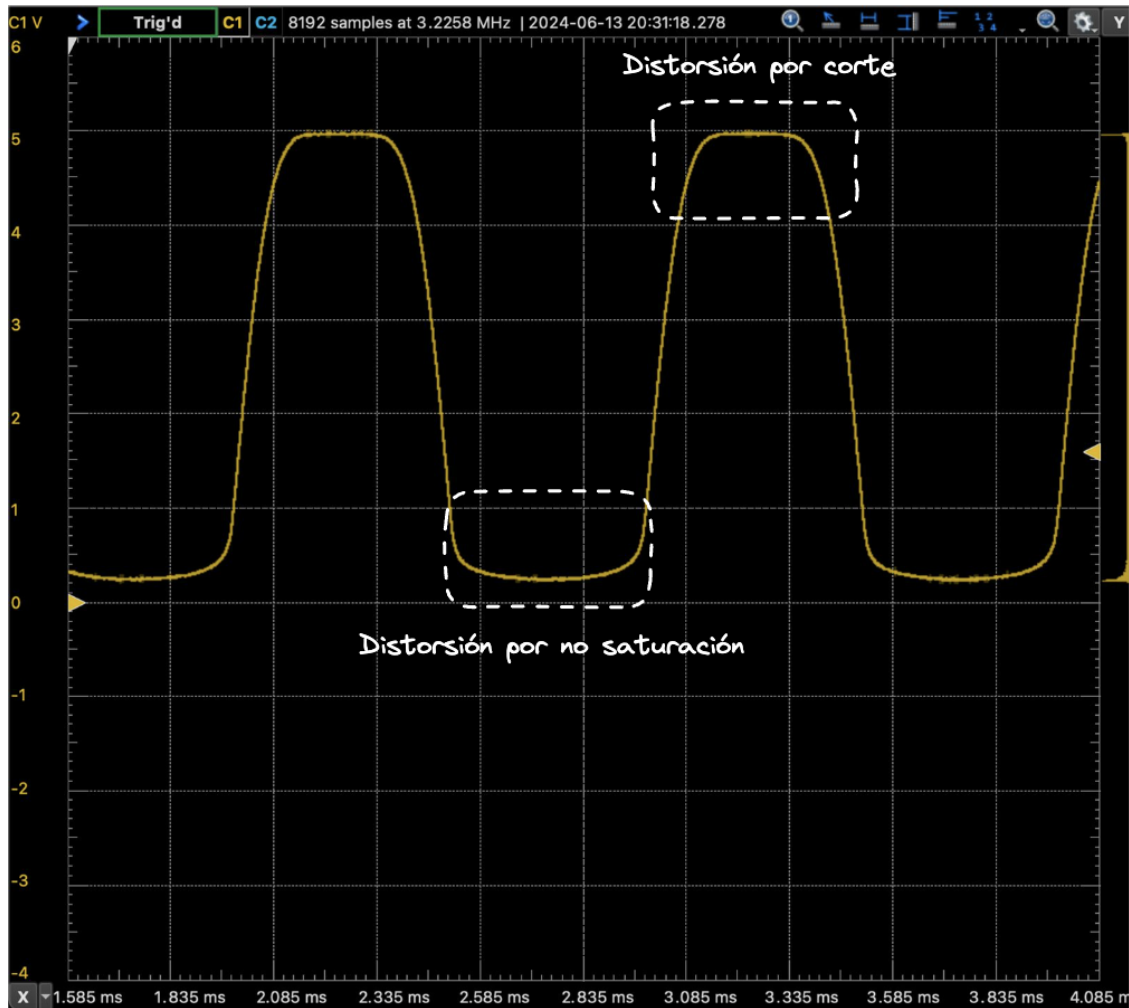


Figura 3: Señal de salida con distorsión. Entrada de 1.2V

1.2.4. Excursión de salida

i.

En la figura 3 se observa la salida para una entrada de 1kHz y $1,2\text{V}$. Se observa claramente la distorsión por corte y no saturación.

ii.

En la figura 4 se observa la salida para una entrada de 1kHz y 210mV , el cual es el máximo valor de entrada para la cual la salida no distorsiona.

iii.

En la tabla 4 se ven los valores de la excursión de salida, la cual es el máximo valor posible de salida sin que la misma distorsione. Como se aprecia, el valor medido se aleja de forma no despreciable del calculado teóricamente.

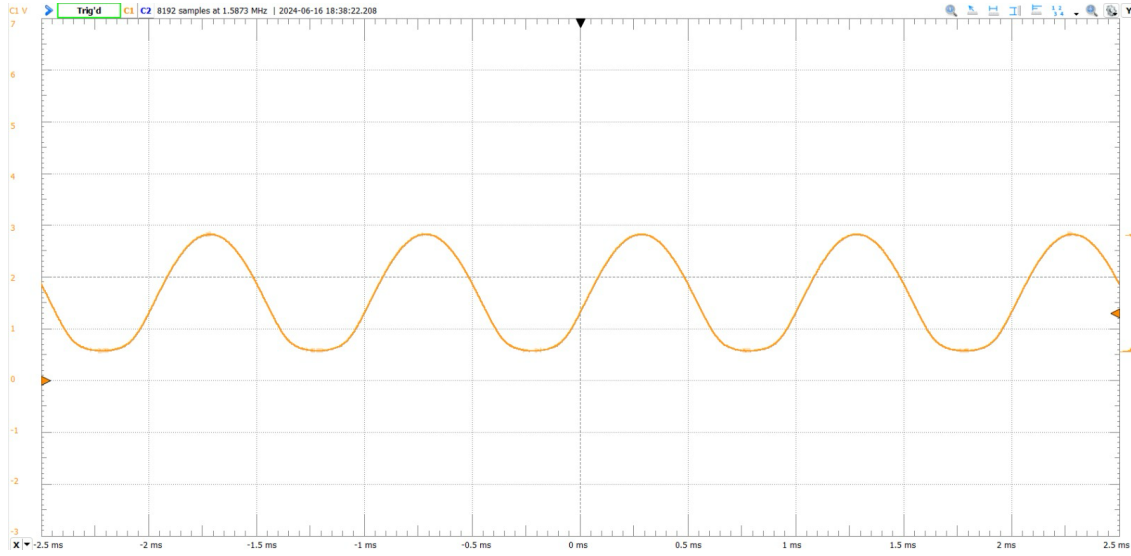


Figura 4: Señal de salida sin distorsión. Entrada de 210mV

Valores medidos	Valores simulados	Valores teóricos
1.21 V	0.94V	1.7 V

Cuadro 4: Valores medidos, simulados y teóricos de la excursión de salida.

iv.

Al realizar los cálculos en los anexos, se utilizaron ciertas aproximaciones para no tener en cuenta efectos de segundo orden, como puede ser la tensión de Early.

2. Fuente de corriente

2.1. Armado

2.1.1.

En el mismo, el transistor M3 estará siempre en zona de saturación. Además, como se desea implementar un espejo de corriente el transistor M2 debe estar también en zona de saturación.

2.1.2.

Dado el diagrama de la figura 5, se ve como la tensión de gate de ambos transistores es igual. Además, la corriente por cada transistor es $I_D = 500\mu A$. Utilizando que los transistores se encuentran en zona de saturación:

$$I_D = \frac{\beta}{2(1 + \delta)} (V_{BG} - V_{to})^2$$

Luego, despejando V_{BG} y utilizando que $V_{BG} = V_{DD} - V_G$:

$$V_G = V_{DD} - \sqrt{\frac{2I_D(1 + \delta)}{\beta}} - V_{to}$$

Por otro lado:

$$V_G = RI_D$$

Finalmente, como se desea que la corriente valga $I_D = 500\mu A$

$$R_B = 5,12 k\Omega$$

2.1.3.

Dado que el valor de la resistencia R_B debe ser lo mas cercano posible a $5,12k\Omega$, se la implemento con una resistencia de $4,7k\Omega$ y un preset obteniendo así un valor de $R_B = 5,18k\Omega$.

2.1.4.

En la figura 5 se ve el diagrama del circuito realizado, indicando las conexiones del transistor (en verde) y al *Analog Discovery* (en naranja).

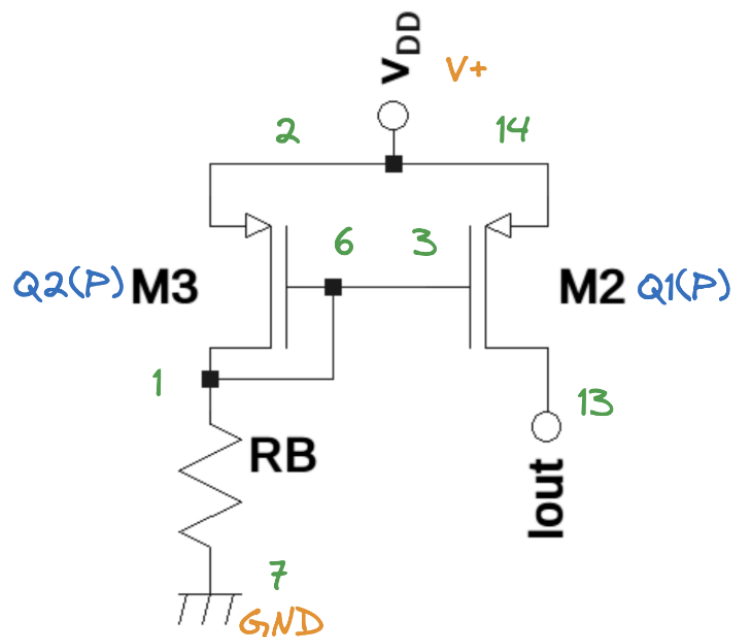


Figura 5: Conexiones de la fuente de corriente

2.2. Medidas

2.2.1. Punto de Operación

i.

Se el preset para llegar a la resistencia indicada anteriormente. Luego se midio la tension de gate y de

salida sin ninguna entrada, obteniendo:

$$V_G = 2,28V$$

$$V_{out} = 2,38V$$

ii.

Como se indico anteriormente, la resistencia R_B tiene un valor de $R_B = 5,18k\Omega$, mientras que la resistencia utilizada como carga uno de $R_{carga} = 4,65k\Omega$

iii.

El valor de la resistencia colocada no puede ser muy grande ni muy pequeño. Esto se debe a que si se coloca una muy grande, el voltaje en el drain aumenta, disminuyendo V_{BD} Esto provoca que el transistor M2 salga de la zona de saturación y entre en la zona lineal.

Por otro lado, si el valor de la resistencia es muy pequeño, el voltaje del drain del transistor disminuye, aumentando V_{BD} De esta manera, el transistor se mantiene en la zona de saturación, sin embargo, la caída de tensión en la resistencia sera muy pequeña, ocasionando fallas en la medición y volviendo los efectos de segundo orden no despreciables.

iv.

Al medir la corriente por RB y la corriente I_{out} se obtuvieron los siguiente resultados:

$$I_{out} = 520\mu A$$

$$I_B = 490\mu A$$

$$I_{B,teo} = 500\mu A$$

Las corrientes medidas por I_B ($490 \mu A$) e I_{out} ($520 \mu A$) difieren debido a efectos de segundo orden y al efecto de Early, relacionados con los diferentes voltajes de drain en los transistores. La corriente teórica por I_B ($I_{B,teo} = 500 \mu A$) también varía por estas razones. En conjunto, estas diferencias subrayan la influencia de los efectos de segundo orden y el efecto de Early en las corrientes reales del circuito.

3. Amplificador source común polarizado en corriente

3.1. Armado

En la figura 6 se ve el diagrama del circuito realizado, indicando las conexiones del transistor (en verde) y al *Analog Discovery* (en naranja).

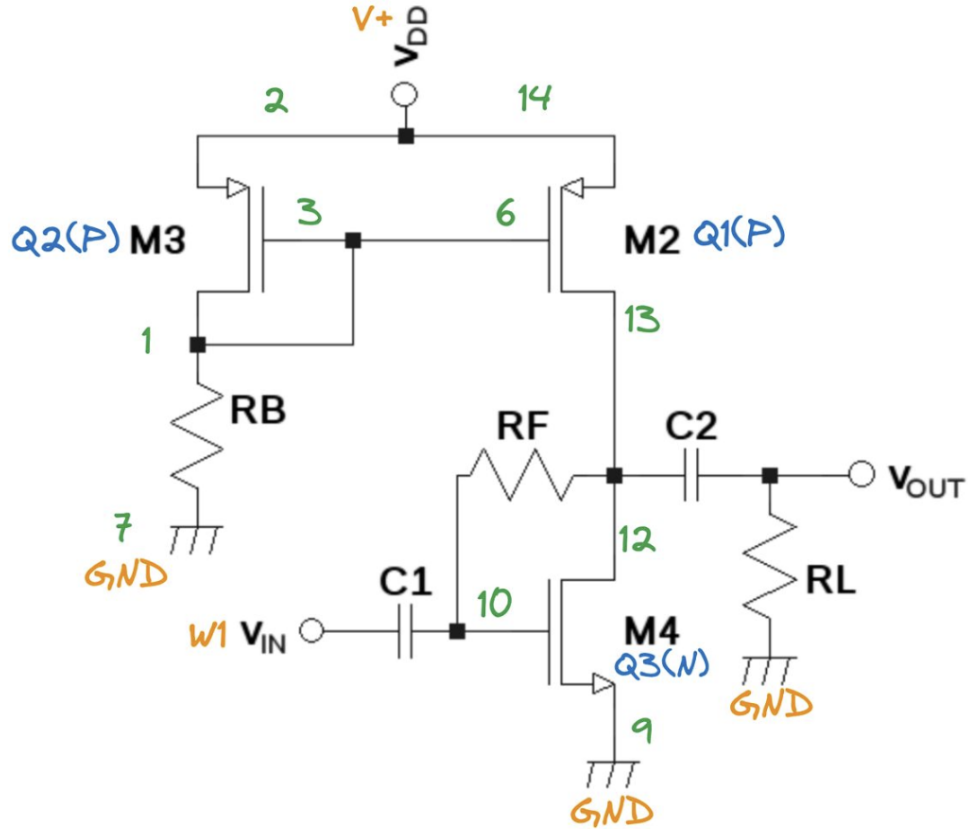


Figura 6: Diagrama del circuito de la parte 3

3.2. Medidas

3.2.1. Punto de Operacion

En la tabla 5 se presentan los valores medidos, simulados y teóricos para la tensión en todos los nodos del circuito cuando la entrada es nula.

3.2.2. Ganancia del circuito

i.

Para medir la ganancia del circuito se utilizó una senoide de 50 mV de amplitud y frecuencia 10 kHz.

ii.

En la siguiente tabla se muestran los resultados medidos, simulados y teóricos.

	Valores medidos	Valores simulados	Valores teóricos
$V_{G2} = V_{G3}$	2.57 V	2.53 V	2.28 V
V_{out}	11 mV	0 V	0 V
V_{G4}	1.99 V	2.16 V	2.16 V
$V_{S2} = V_{D4}$	2.10 V	2.16 V	2.16 V

Cuadro 5: Valores teóricos, simulados y medidos de tensión en los nodos intermedios, con entrada nula.

	Valores medidos	Valores simulados	Valores teóricos
$ A $	$6,64 \frac{V}{V}$	$6,30 \frac{V}{V}$	$6,30 \frac{V}{V}$

Cuadro 6: Valores teóricos, simulados y medidos para la tensión ganancia del circuito.

iii.

La ganancia del circuito se ve limitada por la tensión de Early debido a que, cuando esta aumenta, también lo hace la resistencia r_0 asociada al transistor y esto hace que la ganancia disminuya.

3.2.3. Frecuencias de corte y ancho de banda

i.

Para una entrada de amplitud 50 mV y con la frecuencia de corte se obtuvo una salida de 253 mV.

ii.

En la tabla 7 se presentan los valores de la frecuencia de corte.

Medida	Simulada	Teórica
113 Hz	99 Hz	115 Hz

Cuadro 7: Valores de las frecuencias de corte inferior medida, simulada y teórica.

iii.

La **frecuencia de corte superior es de 353 kHz**, al igual que el **ancho de banda**.

iv.

En la figura 7 se ve la captura del diagrama de Bode generado por Waveforms para entradas de amplitud 50mV y de frecuencias desde 1 Hz hasta 1 MHz

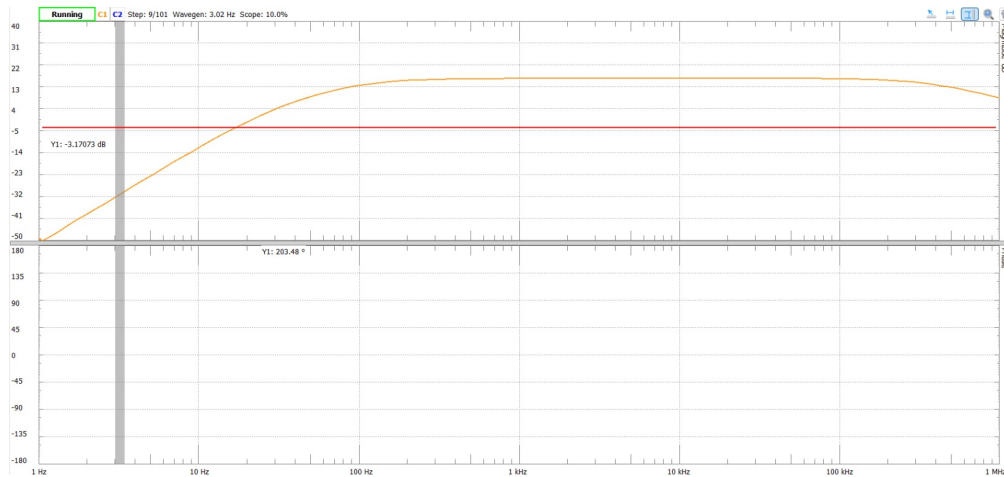


Figura 7: Diagrama de Bode del circuito diseñado

3.2.4. Excursión de salida

i y ii.

En la figura 8 podemos ver la salida con la máxima excursión posible, con una entrada de 220 mV. Mientras que en la figura 9 podemos ver que con una entrada de 800mV la salida se distorsiona por el efecto de la excursión de salida. La distorsión en la parte inferior de la onda se debe al cambio de funcionamiento del transistor de saturación a zona lineal, y la distorsión en los picos superiores de la onda se explica por el corte del transistor.

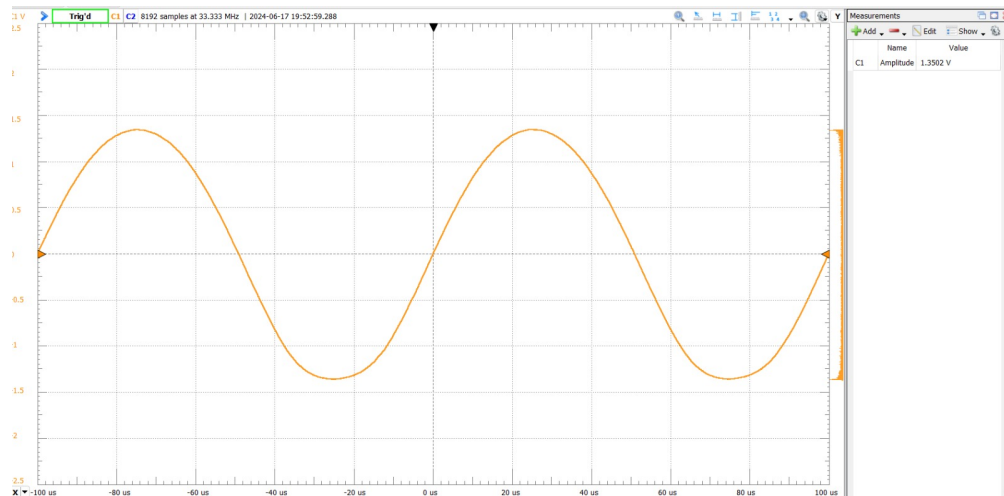


Figura 8: Máxima excursión posible

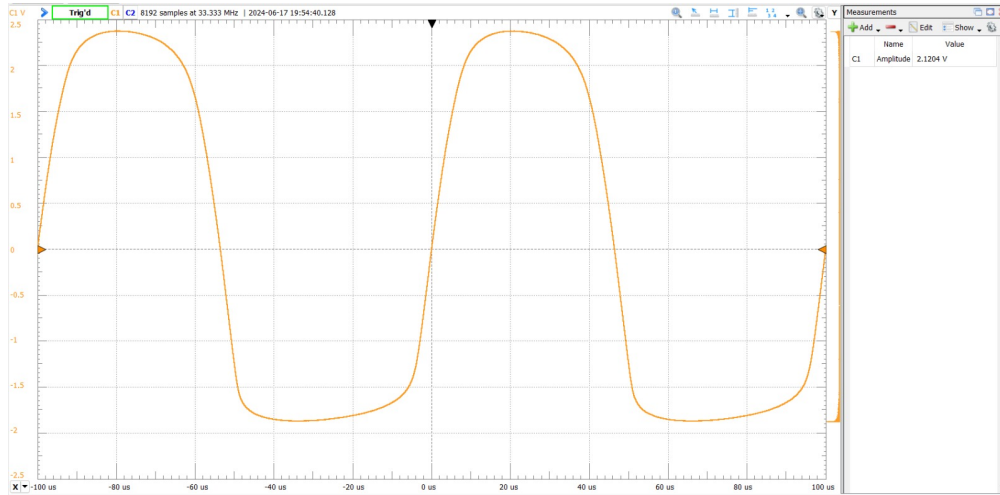


Figura 9: Señal de salida con distorsión

iii.

En la tabla 8 se presentan los valores de la excursión de salida medido, simulado y teórico.

Medida	Simulada	Teórica
1.35 V	0.94 V	1.47 V

Cuadro 8: Excursión de salida

3.2.5. Ganancia sin R_L

i.

Para realizar las medidas se utilizó una señal de $50mV$ y $10kHz$.

ii.

En la tabla 9 se ven los valores de la ganancia del circuito.

	Medida	Simulada	Teórica
A	$-20,80 \frac{V}{V}$	$-21 \frac{V}{V}$	$-18,90 \frac{V}{V}$

Cuadro 9: Ganancia del circuito sin r_L

iii.

La ganancia con la resistencia R_L es 6,64, mientras que sin la resistencia tiene un valor cercano a -20 . Esto se debe a que al agregar la resistencia parte de la corriente del nodo V_{out} va a tierra.

Para verificar que sea coherente y poder estimar la tensión de early, es necesario primero estimar el valor

de la resistencia r_o . Esta se puede calcular a partir de la ganancia como:

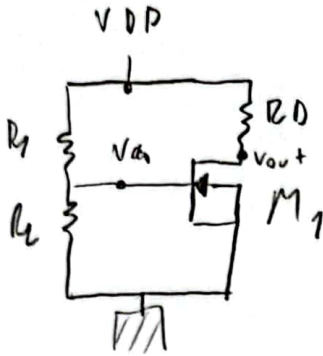
$$G = -g_m \left(\frac{r_o}{2} \parallel R_2 \right) \Rightarrow r_o = \frac{2GR_2}{Z_2g_m - 1} = 40006\Omega$$

donde G corresponde a la ganancia, g_m a la transconductancia de gate del transistor y R_2 a la resistencia correspondiente en el Teorema de Miller ($869,1k\Omega$). Con esto se puede estimar la tensión de Early como:

$$V_A = r_o I_D = 20,003V$$

Amplificador Source común polarizado fijando la tensión de gate.

- Análisis DC → Fuentes AC a tierra
→ capacitores en circuito abierto



Supongo saturación:

$$\rightarrow V_{out} = V_{DD} - R_D I_D$$

$$\rightarrow V_G = \frac{R_1}{R_1 + R_2} \cdot V_{DD}$$

Hay que verificar que se cumpla la hipótesis:

$$\cdot V_S < V_P \rightarrow 0 < \frac{V_G - V_{TO}}{1 + S} \rightarrow V_G > V_{TO}$$

$$\cdot V_D > V_P \rightarrow V_{out} > \frac{V_G - V_{TO}}{1 + S}$$

Preciso R_1 y R_2 para
saber V_G

Cálculo de parámetros

En M_1 , sabemos que:

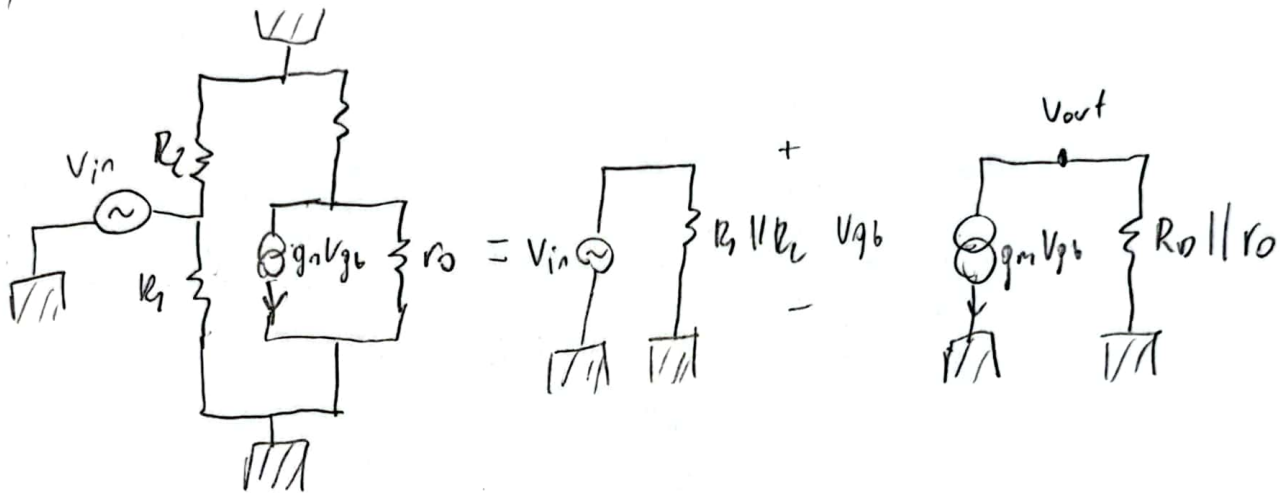
$$g_m = \sqrt{\frac{2\beta \cdot I_D}{1 + S}} = 0,95 \text{ mS}$$

$$r_o = \frac{V_A}{I_D} = 40 \text{ k}\Omega$$

Análisis AC → Fuentes ind DC a tierra
→ Modelo de pequeñas señales

Suponiendo frec. medias, el condensador está cortocircuitado.

Sustituimos por el modelo de pequeñas señales, asumiendo que no entra corriente al pñte.



$$\rightarrow V_{gs} = V_{in} \quad \rightarrow V_{out} = -g_m V_i (R_D \parallel r_o)$$

$$\left| \frac{V_{out}}{V_{in}} \right| = g_m (R_D \parallel r_o)$$

Se pide ganancia mayor a 4 V/V

$$\rightarrow \frac{g_m r_o R_D}{r_o + R_D} > 4 \quad \Leftrightarrow R_D > \frac{4 r_o}{g_m r_o - 4} = 4706 \Omega$$

$$\rightarrow R_D > 4706 \Omega$$

conseguimos $R_D = 6.6 \text{ k}\Omega$

$$\rightarrow |A| = 5.38 \text{ V/V}$$

Excursión de salida

Hay que verificar que el transistor no pase a zona lineal o corte entredos de hasta 200mV.

→ Zona lineal:

$$V_D > V_P = \frac{V_{GS} - V_{TO}}{1 + \delta} \quad \Rightarrow \quad V_D - V_{OP} > \frac{V_{GS} - V_{TO}}{1 + \delta}$$

$$\text{Mín } V_D = V_D - V_{OP}$$

$$V_{OP} < \frac{V_D - \frac{V_{GS} - V_{TO}}{1 + \delta}}{1 + \frac{1}{|A|(1 + \delta)}}$$

→ No corte

$$\begin{aligned} I_D > 0 &\Leftrightarrow V_{DD} - V_{out} + V_{OP} > 0 \\ V_{out} = V_{DD} - R_D I_D &\quad \left\{ \begin{array}{l} R_D I_D + V_{OP} > 0 \\ \rightarrow V_{OP} < 1,7 \text{ V} \end{array} \right. \end{aligned}$$

Condición de potencia máxima

En DC:

$$\overline{P_{DC}} = R_1 I_D^2 + R_2 I_D^2 + R_D I_D^2 = I_D^2 (R_1 + R_2 + R_D)$$

En AC. es 0 ya que se integra un periodo de una señal sinusoidal

$$\rightarrow \overline{P} = \overline{P_{DC}} = I_P^2 (R_1 + R_2 + R_D) \leq 4 \text{ mW}$$

$$\rightarrow (R_1 + R_2) \leq 9,4 \text{ k}\Omega \quad \text{condición 2}$$

Frec. de corte inf.

Frec. de corte asociada al capacitor:

$$f = \frac{1}{2\pi(R_1 \parallel R_2)C_{in}} = \frac{R_1 + R_2}{2\pi R_1 R_2 C_{in}} < 1 \text{ kHz} \quad \text{Condición 3}$$

En Resumen:

Como suponemos saturación:

$$i_D = \frac{\beta}{1+\beta} (V_G - V_{ro})^2 \rightarrow V_G = 2,16 \text{ V} = \frac{R_1}{R_1 + R_2} V_{DD}$$

$$\rightarrow R_1 = \frac{V_G}{V_{DD} - V_G} R_2 \approx 9,76 R_2$$

• Condición 2 $\rightarrow 1,76 R_2 \leq 9,4 \text{ k}\Omega \rightarrow \boxed{R_2 \leq 5340 \text{ k}\Omega}$
conseguimos $R_2 = 6,6 \text{ k}\Omega$

$\boxed{R_1 = 5016 \Omega}$ conseguimos $R_1 = 1,7 \text{ k}\Omega$

• Condición 3:

$$\frac{R_1 + R_2}{2\pi R_1 R_2 C_{in}} < 1 \text{ kHz} \rightarrow \boxed{C_{in} > \frac{R_1 + R_2}{2\pi R_1 R_2 1 \text{ kHz}} \approx 57,9 \text{ nF}}$$

conseguimos $C_{in} = 0,47 \text{ }\mu\text{F}$

Condición 1:

$$\text{Con } V_G = 2,16 \text{ V} \rightarrow \left. \begin{array}{l} V_{op} < 1,77 \text{ V} \\ V_{op} < 1,7 \text{ V} \end{array} \right\} V_{op_{max}} = 1,7 \text{ V}$$

Ahora sí podemos chequesar hipótesis de sat.:

$$V_{out} \geq \frac{V_G - V_{TD}}{1 + \beta} = 2,56 \text{ V}$$

Como $V_{out} = 2,55 \text{ V} \rightarrow$ se cumple la hipótesis.

Fuente de corriente

Suponiendo que los transistores están en saturación, y que los parámetros son los mismos, se plantea:

$$I_{D2} = I_{D3} = I_D = \frac{\beta}{2(1+\delta)} (V_{G1} - V_{t0})^2 \quad \textcircled{I}$$

Además planteando la corriente por R_B se llega a:

$$V_{G1} = V_{DD} - I_D R_B \quad \textcircled{II}$$

Junctando I y II:

$$I_D = \frac{\beta}{2(1+\delta)} (V_{DD} - I_D R_B - V_{t0})^2 \Rightarrow R_B = \left(\sqrt{\frac{2 I_D (1+\delta)}{\beta}} - V_{DD} + V_{t0} \right) \frac{-1}{I_D}$$

$$\Rightarrow \boxed{R_B = 5,1 \text{ k}\Omega}$$

Se verifica la saturación de los transistores

$$\begin{aligned} M3: V_S < V_P &\Leftrightarrow V_{G3} > V_{t0} + (1+\delta) V_S \Rightarrow V_{G3} > V_{t0} \Leftrightarrow V_{DD} - I_D R_B > V_{t0} \\ &\Rightarrow 2,45 \text{ V} > 1,3 \text{ V} \quad \checkmark \end{aligned}$$

$$\begin{aligned} V_{D2} &\geq \frac{V_{G2} - V_T}{1+\delta}; V_T = V_{t0} + \delta V_{SB}, V_{D3} = V_{G3} \Leftrightarrow V_{G3}(1+\delta) \geq V_{G3} - V_{t0} \\ &\Leftrightarrow \delta V_{G3} \geq -V_{t0} \Leftrightarrow 0,41 \geq -1,3 \quad \checkmark \end{aligned}$$

M2: $V_{G2} \geq V_{t0}$, como $V_{G2} = V_{G3}$ se cumple la desigualdad

$$V_{D2} = V_{DD} - I_{out} R \simeq 5 \text{ V} \geq \frac{V_{G2} - V_{t0}}{1+\delta} = 0,93 \text{ V} \quad \checkmark$$

Parte 3

Análisis DC

• Se modela el espejo de corriente de la parte 2 como una fuente ideal de corriente.

Dado que no entra corriente por $M4$, no circula corriente por R_f . Tenemos entonces que $I_D = I_{out}$.

Como la corriente circula por $M4$, este no puede estar cortado.

$$\Rightarrow V_G = V_D; V_S = V_B = 0V$$

Para que $M4$ esté en zona de saturación se necesita que

$$V_D \geq V_P = \frac{V_G - V_{to}}{(1 + \delta)}$$

Como se tiene que $I_D = I_{out} = 500 \mu A$, podemos despejar V_G de la ecuación de corriente del transistor en zona de saturación.

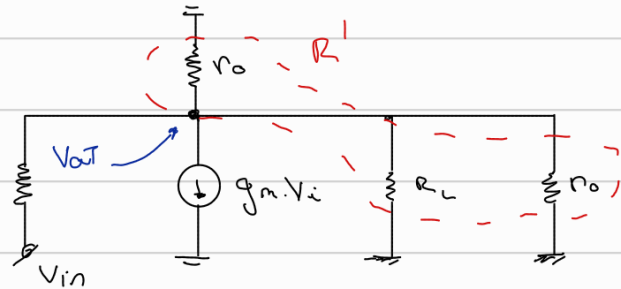
$$\Rightarrow V_G = 2,16V$$

$$V_A \geq \frac{V_G - V_{th}}{1 + \beta} = \frac{2,6V - 1,3V}{1,17} = 1,14V \Rightarrow M4 \text{ en saturaci3n.}$$

Y se tiene que $V_{out} = I_L \cdot R_L$

Análisis AC

Ciruito para análisis AC



Se tiene $R' = \frac{r_o}{2} \parallel R_L = 6,67K\Omega$

$$r_o = \frac{V_A}{I_D} = \frac{20V}{500\mu A} = 40K$$

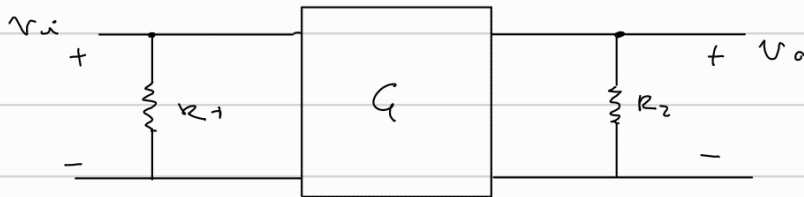
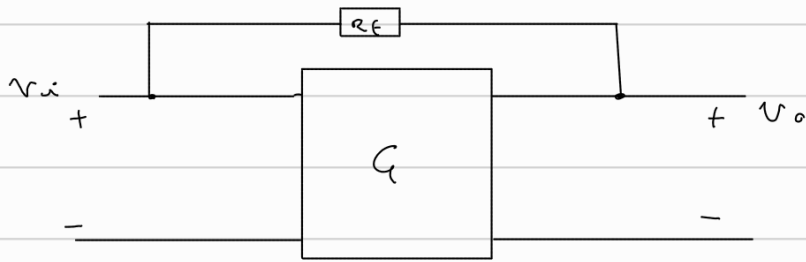
$$g_m = \sqrt{\frac{2 \cdot \beta \cdot I_D}{1 + \beta}} = 946 \mu S ; R_f = 1M\Omega$$

Luego a partir del circuito obtenemos

$$-\frac{V_{out}}{6,67K\Omega} = g_m \cdot V_i + \frac{V_o - V_i}{R_f} \xrightarrow{R_f \gg 6,67K\Omega} \frac{V_o}{V_i} = -g_m \cdot 6,67K\Omega$$

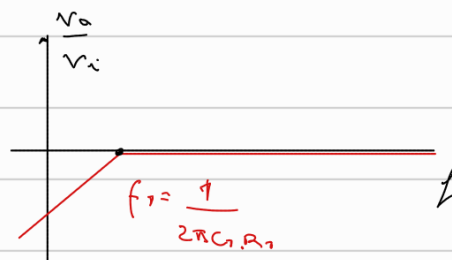
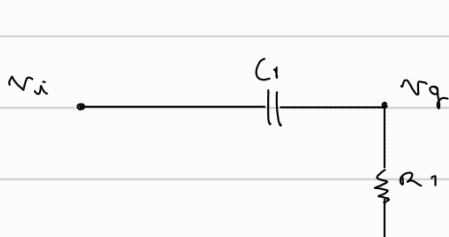
$$\Rightarrow G = -6,3 \frac{V}{V}$$

Plantando el Teorema de Miller para calcular los polos

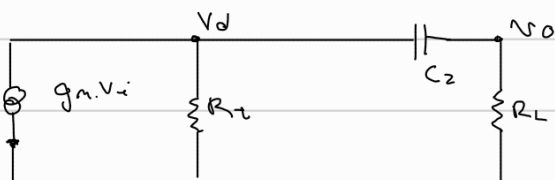
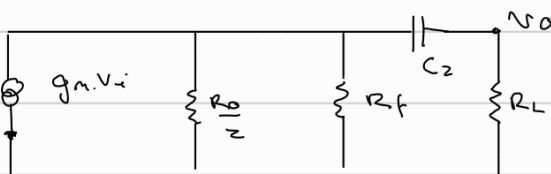


$$Con: R_1 = \frac{R_f}{1-G} \sim 130,1 \text{ k}\Omega ; R_2 = \frac{R_f}{1-\frac{1}{G}} \sim 869,1 \text{ k}\Omega$$

Se impone que el primer polo sea determinado por C_1



Para hallar el segundo polo se utilizan los siguientes circuitos:



Operando tenemos que:

$$g_m v_i + (v_d - v_{out}) \cdot j\omega C_2 = \frac{v_d}{R_t}$$

$$v_{out} = \frac{R_L}{R_L + \frac{1}{j\omega C_2}} \cdot v_d$$

$$\Rightarrow \frac{v_{out}}{v_i} = \frac{-g_m R_L R_t j\omega}{(R_L + R_t)(j\omega + \frac{1}{C_2(R_L + R_t)})}$$

$$\Rightarrow H_A(j\omega) = \begin{cases} \frac{-g_m R_L R_t j\omega}{(R_L + R_t)(j\omega + \frac{1}{C_2(R_L + R_t)})} & = -g_m R_L R_t C_2 j\omega \text{ si } \omega \ll \omega_1 \\ \frac{-g_m R_L R_t}{R_L + R_t} & \text{si } \omega_1 \ll \omega \end{cases}$$

Por lo que se tiene entonces que $f_z = \frac{1}{2\pi(R_L + R_t)C_2}$

Excursión de salida

Se asume banda pasante $\Rightarrow V_{DS} = V_{DS} + V_{DS}$

$$V_{DS} = V_{GS}$$

$$V_{DS} = V_{OP}$$

$$I_D = 500 \mu A ; V_{GB} = V_{in} ; V_{in} = \frac{V_{OP}}{|A|} ; |A| = 6,3 \frac{V}{V}$$

$$V_{GS} = \sqrt{\frac{2 \cdot I_D (1 + \delta)}{\beta}} + V_{to} = 2,16 V$$

Primero se precisa la condición de no corte $\rightarrow i_D = \frac{V_{DS} - V_{DS}}{r_o} > 0$

$$= V_{DS} - \frac{(V_{GS} + V_{OP})}{r_o} > 0 \Rightarrow V_{OP} < V_{DS} - V_{GS} = 2,8 V$$

Condición no lineal: $V_{DS_{min}} \gg V_{P_{max}}$

$$\Leftrightarrow V_{GS} - V_{OP} > \frac{(V_{GS} + V_{GB}) - V_{to}}{1 + \delta} \Rightarrow V_{OP} < \frac{V_{GS} \cdot \delta_n + V_{to} \cdot |A|}{|A| (1 + \delta_n) + 1}$$

$$\Rightarrow V_{OP} < 1,47$$

Tenemos que la condición de no zona lineal es más restrictiva \Rightarrow excursión de salida = 1,47 V
(teórico)