

# M. Transistor e effetto di campo (FET)

Titolo nota

3/13/2008

JFET P e N

MOSFET enhancement canale N e canale P

MOSFET depletion

Curve caratteristiche (differenze con BJT)

Circuiti equivalenti per piccolo segnale. MOS Come interruttore

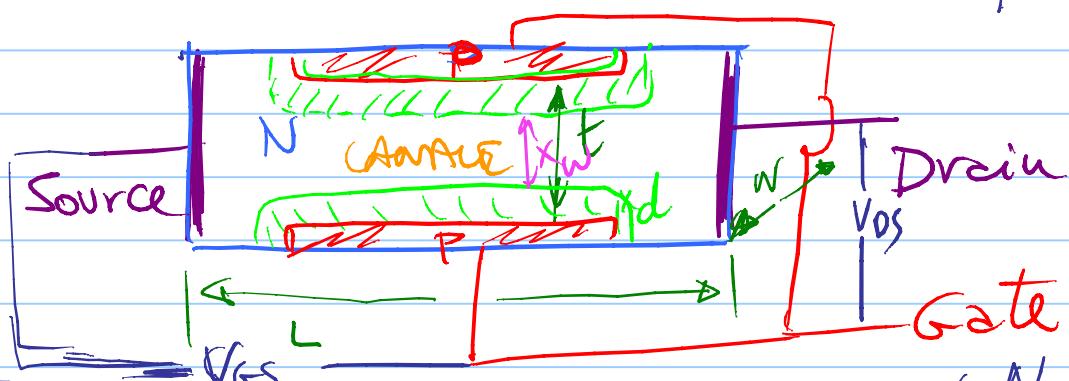
CMOS

The JFET had been predicted as early as 1925 by Julius Lilienfeld, and the theory of operation of the device was sufficiently well known by the mid 1930's for a patent to be issued for it. However, technology at the time was not sufficiently advanced to produce doped crystals with enough precision for the effect to be seen until many years later. In 1947, researchers John Bardeen, Walter Houser Brattain, and William Shockley were attempting to construct a JFET when they discovered the bipolar junction transistor. The first practical JFETs were thus constructed many years after the first bipolar junction transistors, in spite of it having been conceived of much earlier.

Concetto: regola la conduzione  
in un perno di silicio attraverso un  
campo  $\perp$  che ne controlla lo svuotamento

1 Junction FET JFET

$$(P = \frac{1}{qUN})$$

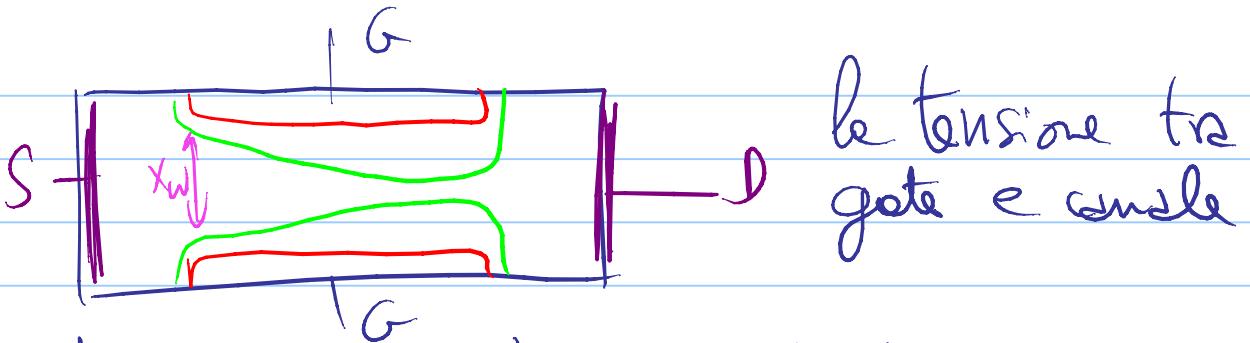


Se non ci fosse il gate  $I_{DS} = q\mu_e N_D \frac{W_t L}{L} V_{DS}$   
(resistente).

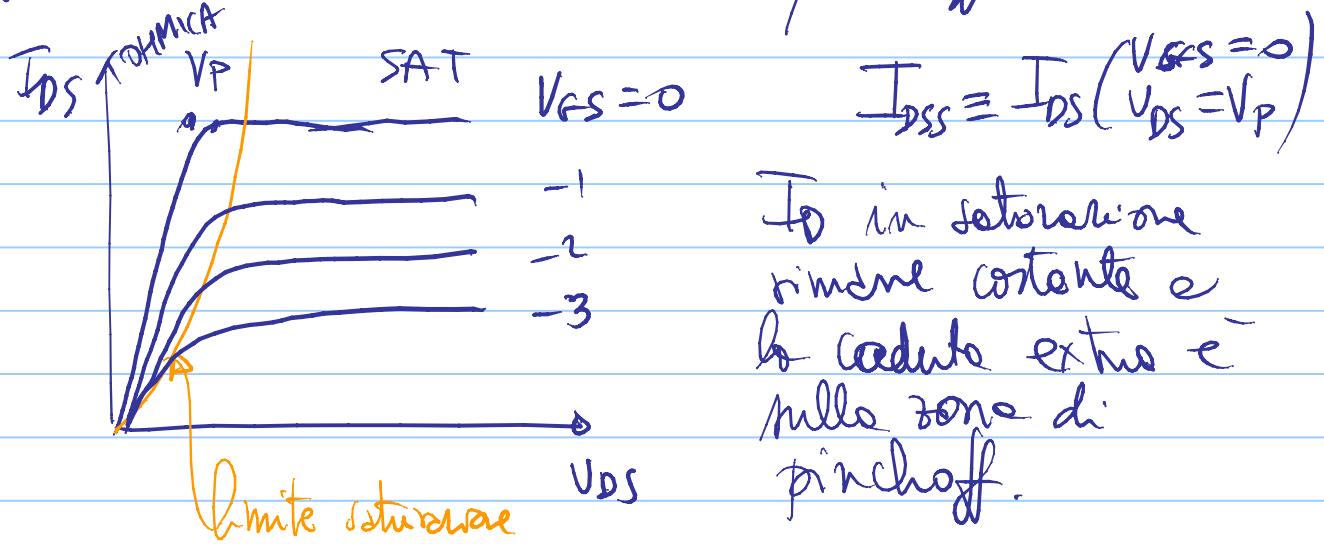
A causa del gate, per la lunghezza del canale  
comincia quando la giunzione di Gate è  
polarizzata inversamente  $\rightarrow$  zone di svuotamento

$\rightarrow$  Se  $V_{GS}$  diventa negativa le  $I_{DS}$  diminuisce  
fino a quando il canale è chiuso  
(pinch off)  $\rightarrow V_{GS} = V_p \rightarrow$  svuotamento totale

$\rightarrow$  Mantenendo  $V_{GS} = 0$  e aumentando  $V_{DS}$   
le giunzioni ha condizioni di svuotamento  
non stabili lungo il canale perché varia



Quindi (per  $V_{GS} = 0$ ), aumentando  $V_{DS}$  ad un certo punto si raggiunge una corrente di saturazione dovuta al pinch off.



Se Cambio  $V_{GS} \rightarrow$  negative, riduce  $X_W$ , e quindi anche  $I_D$ .

La saturazione si instaura quando  $V_{DG} = V_{DS} - V_{GS} = -V_p$

$$\text{cioè } V_{DS} = V_{GS} - V_p$$

Se  $V_{GS} = V_p$  il canale è chiuso, la sat. è per  $V_{DS} = 0 \Rightarrow$  JFET interdetto

### Dispositivo Unipolare

a) Ohmica  $I_{DS} = K_p [2(V_{GS} - V_p) - V_{DS}] V_{DS}$

( $V_{DS} < V_{GS} - V_p$ )

$$I_{DS} = K_p V_p^2$$

Numeri tipici:  $V_p \sim$  qualche volt

$$I_{DS} \sim \text{qualche mA}$$

b) Saturazione  $V_{DS} > V_{GS} - V_p$

$$I_D = K_p (V_{GS} - V_p)^2$$

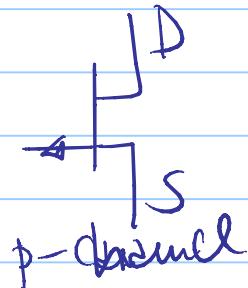
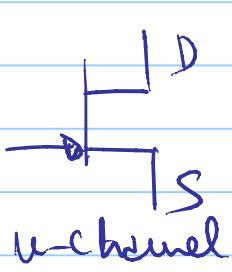
Le esp. tra ohmica e saturazione è  $V_{DS} = V_{GS} - V_p$ ,  
cioè  $I_D = K_p V_{DS}^2$  → parabola.

c) Interruzione  $V_{GS} < V_p \rightarrow I_D = 0$

$$g_m = \frac{dI_D}{dV_{GS}} = 2K_p (V_{GS} - V_p) = \\ = 2\sqrt{K_p} \sqrt{I_D} = 2 \frac{\sqrt{I_{DSS} I_D}}{|V_p|}$$

dipende da  $\sqrt{I_D}$ .

Simboli circuituali:



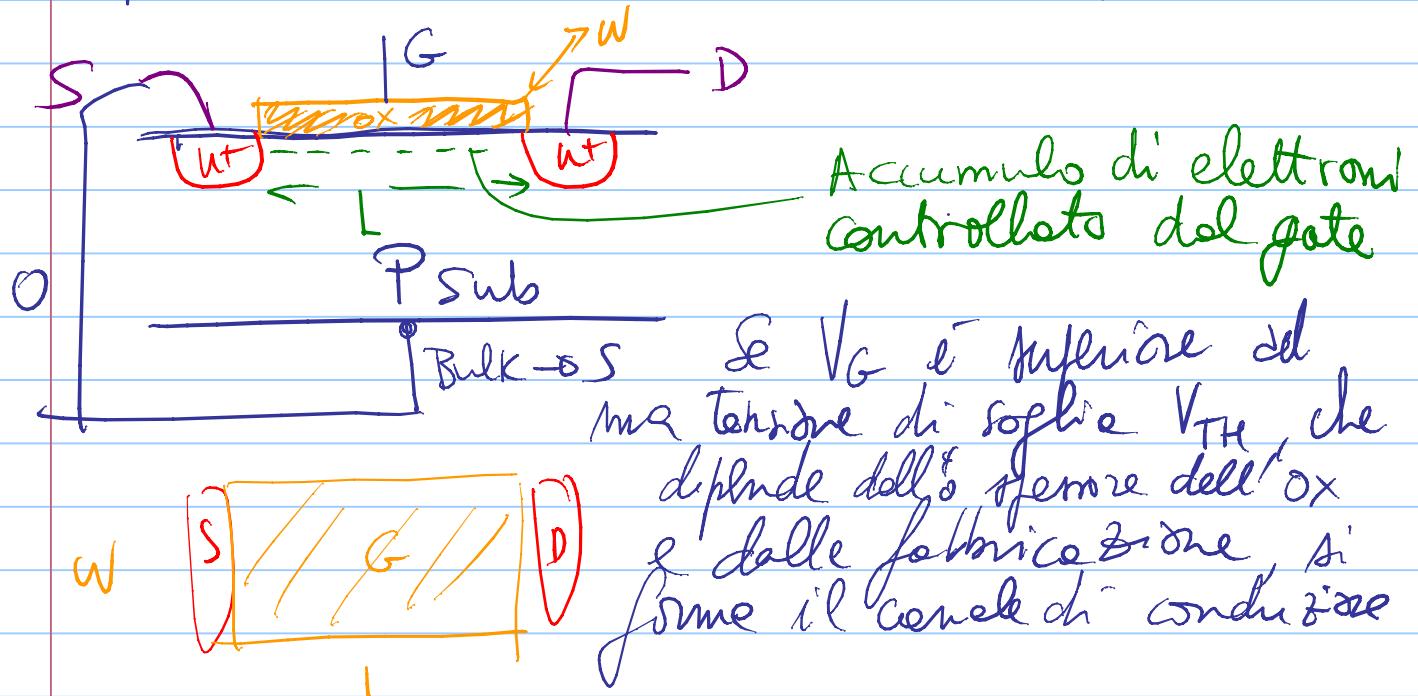
Vantaggi:  $I_{gate} \gg$ . Riesresso molto elevata

Svantaggi - costruttivamente delicati

# MOSFET

Le stesse idee di modulare lo spessore del canale le si può usare senza giunzione, solo con il campo elettrico

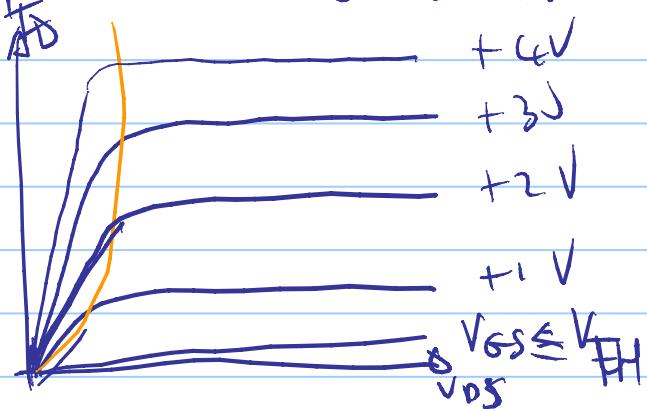
## Metal - Oxide - Semiconductor FET



Se  $V_G$  è superiore alla tensione di soglia  $V_{TH}$ , che dipende dalla spessore dell'ox e dalle fabbricazione, si forma il canale di conduzione

Se  $V_{DS}$  è piccolo, di meno  $I_D = \frac{W}{L} \cdot \text{Cost} \cdot V_{DS}$

Se  $V_{DS}$  cresce, la tensione tra Gate e canale vicino al drain è  $V_{GD} = V_{GS} - V_{DS}$  diventa  $\leq V_{TH}$  → il canale si chiude → pinch-off



a) Zone Ohmica :  $I_{DS} = K_p [2(V_{GS} - V_{TH}) - \frac{V_{DS}}{L}] V_{DS}$

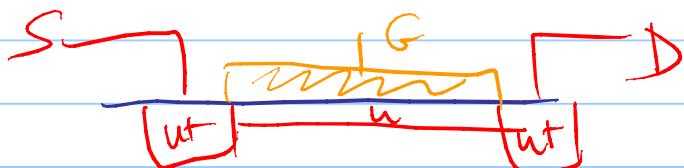
 $V_{GS} > V_{TH}, \quad V_{DS} - V_{GS} \leq -V_{TH}$

b) Saturazione  $I_{DS} = K_p (V_{GS} - V_{TH})^2 [1 + \frac{V_{DS}}{L}]$

 $V_{GS} > V_{TH} \quad V_{DS} - V_{GS} > -V_{TH}$

c) Interdizione  $V_{GS} < V_{TH} \approx 0$

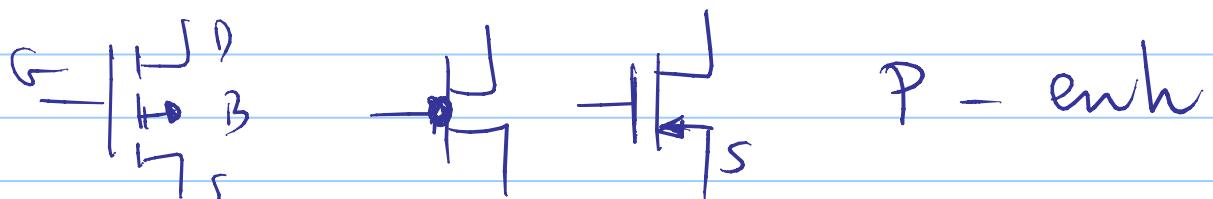
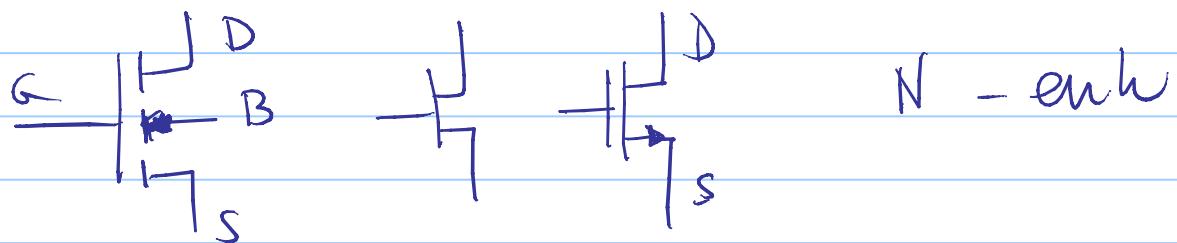
N-channel depletion



Il gate deve lavorare nel canale

P-Channel  
Break

Simboli circuitali

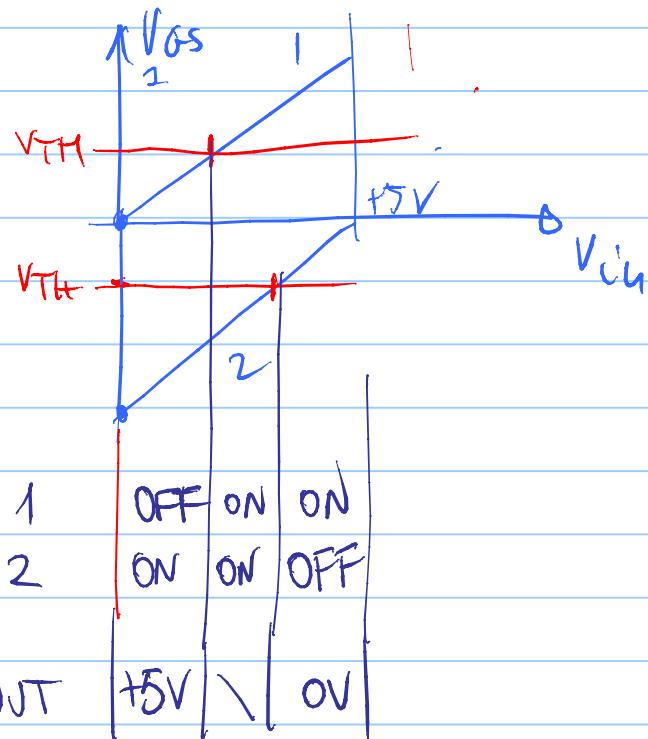
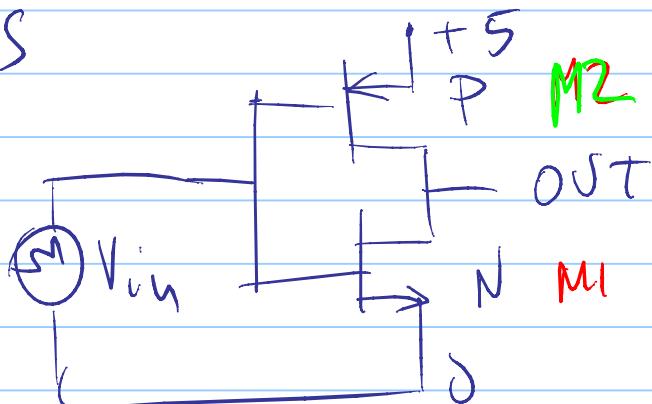


Come 'interruttore' (enhancement)

N-chan  $V_{GS} > V_{TH}$  conduce  $V_{TH} > 0$

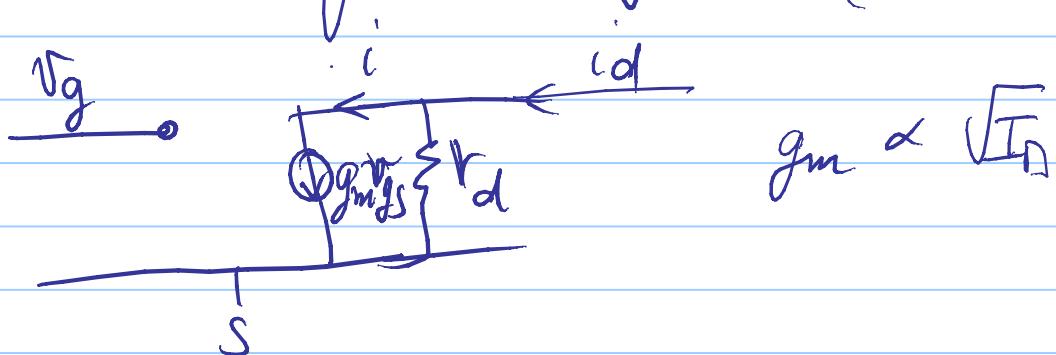
P-chan  $V_{GS} < V_{TH}$  conduce  $V_{TH} < 0$

CMOS



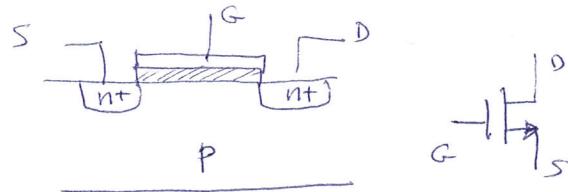
Consumo di corrente  
solo sulle  
commutazioni.

Modello a piccolo segnale (zone satur.)



## 4. Curve caratteristiche ed espressione del MOSFET

N-channel  
Enhancement



a. Se  $V_{GS} < V_T$

$$I_{DS} \approx 0$$

$\therefore$  sotto soglia. Non c'è canale di conduzione.

In realtà andamento esponenziale tipo d'onda. Il valore di soglia è convenzionale

b.  $V_{GS} > V_T$ ;  $V_{GD} \gg V_T \rightarrow$  zona resistiva (triode)

$$V_{DS} < V_{GS} - V_T \quad (\text{canale aperto})$$

$$I_D = K [2(V_{GS} - V_T) - V_{DS}] V_{DS}$$

$\curvearrowleft$  Resistenza di canale

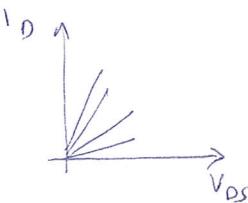
$$\rightarrow K = \frac{1}{2} \mu_n C_{ox} \left( \frac{W}{L} \right)$$

elemento importante nel progetto

$\curvearrowleft$  aspect ratio  
 $\curvearrowleft$  capacità/imità di area  
 $\curvearrowleft$  mobilità

$$\frac{1}{2} \mu_n C_{ox} \sim 10 \mu\text{A}/\text{V}^2$$

$$\text{Per } V_{DS} \text{ fisico} \quad R_{DS} = \frac{V_{DS}}{I_{DS}} \approx \frac{1}{2K(V_{GS} - V_T)}$$



c.  $V_{GS} > V_T$ ;  $V_{GD} < V_T \rightarrow$  ostruzione (pinch-off)

$\downarrow$

$V_{DS} > V_{GS} - V_T$  canale chiuso da alto drain

$I_D$  rimane costante, indipendente da  $V_{DS}$

$$I_D = K [2(V_{GS} - V_T) - (V_{GS} - V_T)] (V_{GS} - V_T) =$$

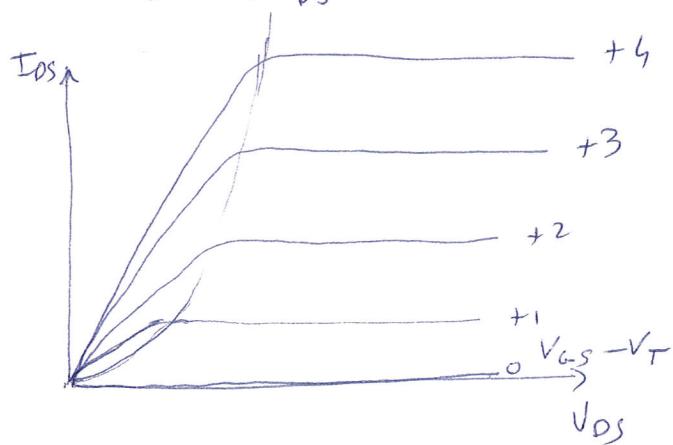
$$= K (V_{GS} - V_T)^2$$



$$g_m = \frac{\partial I_D}{\partial V_{GS}} = 2K(V_{GS} - V_T) = 2\sqrt{KI_D}$$

Curve che separano triodo da saturazione:

$$I_D = K V_{DS}^2$$



d. Effetti non ideali:

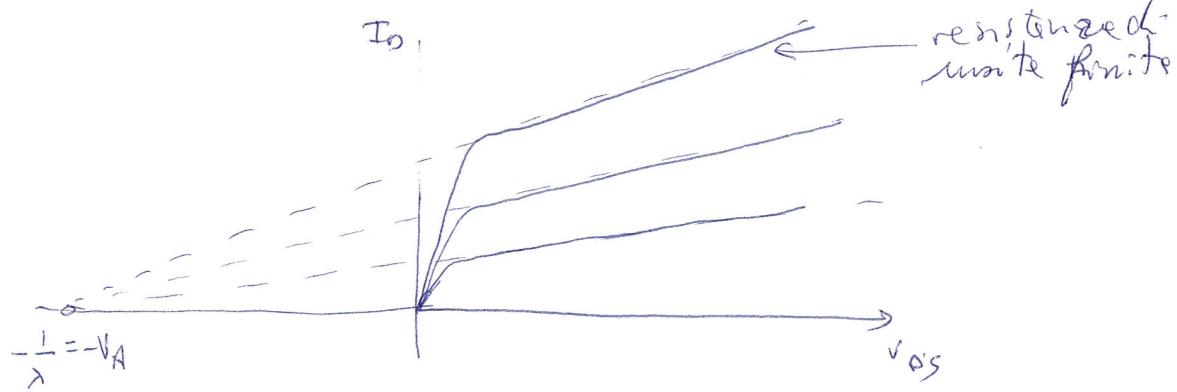
1. Resistenze di uscite finite (channel length modulation)

- se aumenta  $V_{DS}$  in realtà il canale si accorcia in po'  $\rightarrow$  corrente diminuita

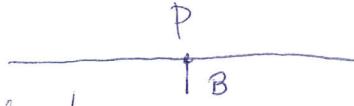
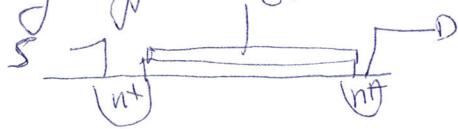


$$\lambda = \frac{1}{\sqrt{A}}$$

$$- I_{DS} = K(V_{GS} - V_T)^2 (1 + \lambda V_{DS})$$

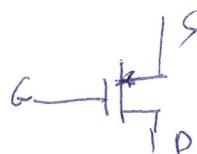
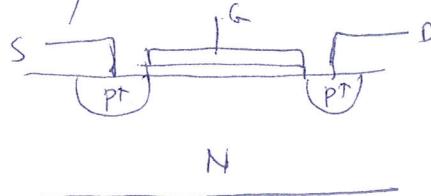


## 2. Body effect



Effetto body &  $V_{SB} > 0$ : non è possibile collegare tutt' i source al Bulk.  
 $B$  = tensione + negativa possibile  
 → shift nella tensione di soglia dovuta a  $V_{SB}$  (aumenta lo spessore sottotono).

P-Channel : polarità rovesciata



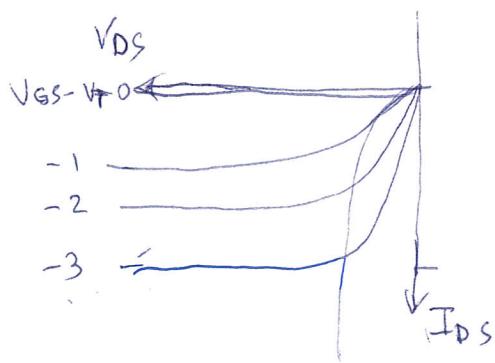
a.  $V_{GS} > V_T$  ( $V_T < 0$ ) : sotto soglia

b.  $V_{GS} < V_T$ ,  $V_{GD} < V_T$  : triodo

$$V_{DS} > V_{GS} - V_T$$

c.  $V_{GS} < V_T$ ,  $V_{GD} > V_T$  : saturazione

$$V_{DS} \downarrow < V_{GS} - V_T \rightarrow V_{DS} \text{ molto negativo}$$



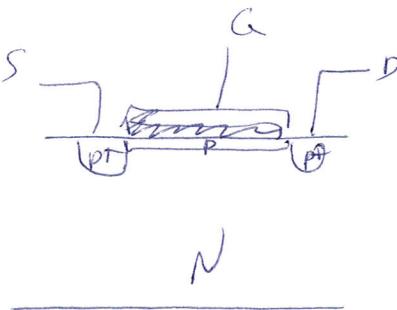
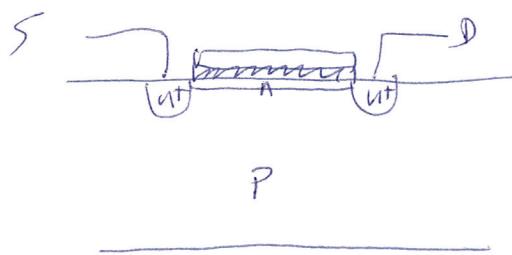
$$I_{DS} = K (V_{GS} - V_T)^2$$

$$K = \frac{1}{2} \mu_p C_{ox} \left( \frac{W}{L} \right)$$

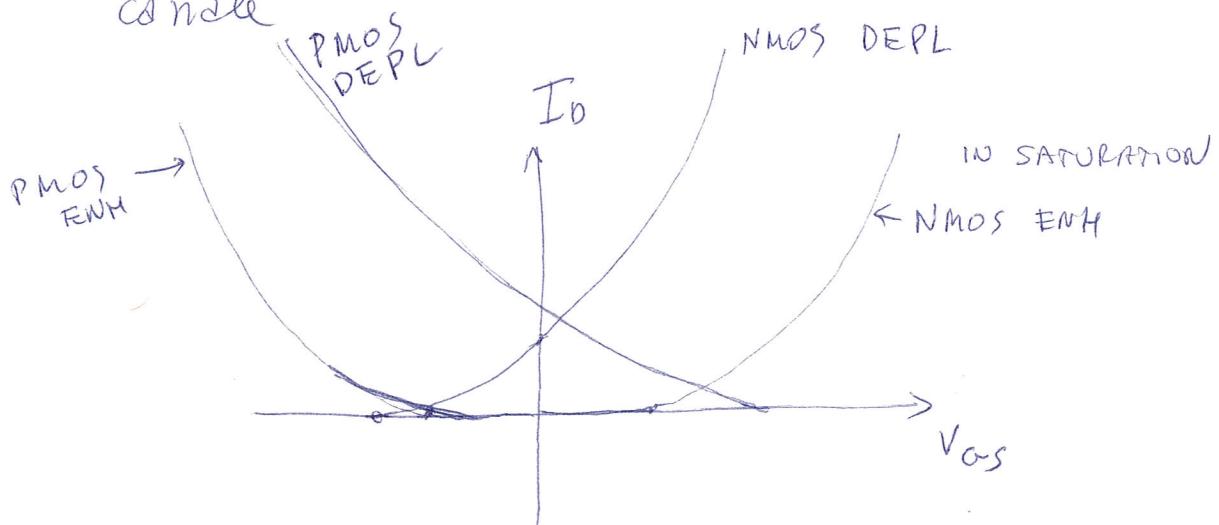
misurati facendo  
 $\sim \frac{1}{2} - \frac{1}{3} \text{ Mm}$

## Depletion mode mos

- Shoto N o P "pre impiantato" nel canale



Devo applicare un campo per chiudere il canale



# Circuiti con FET

- ① Equazione del FET e modello a piccolo segnale  
 Equazioni identiche per JFET e mosFET, cambiano i segni e le relazioni di  $K_p$  con la struttura fisica del dispositivo.

A) Triodo :  $\frac{0 < V_{DS} < V_{GS} - V_T}{\text{canale aperto}} \quad \frac{V_{GS} > V_T}{V_T \text{ fissa}} \quad \frac{V_P \text{ fissa}}{V_T \text{ costante}}$   
 $\rightarrow \text{"Accesso"}$

$$I_D = K_p [2(V_{GS} - V_T) - V_{DS}] V_{DS}$$

$$R = \frac{V_{DS}}{I_D} \approx \frac{1}{2K_p(V_{GS} - V_T)} = \frac{R_0(V_{GS0} - V_T)}{V_{GS} - V_T}$$

$R_0$  = resistenza misurata alle tensioni  $V_{GS0}$ .

B) Saturazione :  $\frac{V_{DS} > V_{GS} - V_T}{\text{canale pinch-off}} ; \frac{V_{GS} > V_T}{\text{lato DRAIN}}$   $\rightarrow \text{"Accesso"}$

$$I_D = K_p (V_{GS} - V_T)^2$$

N.B. JFET ha  $V_T < 0$   
 N-MOS ha  $V_T > 0$   
 ENH

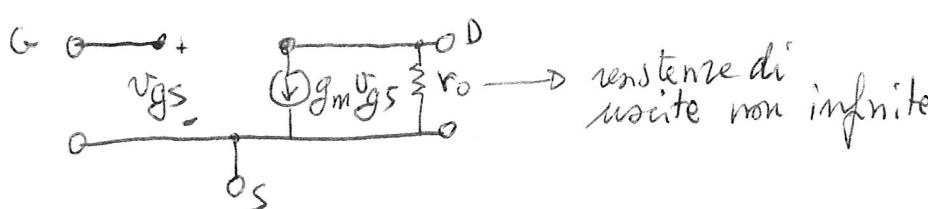
$$\text{Transconduttanza } g_m = \frac{\Delta I_D}{\Delta V_{GS}} = 2K_p(V_{GS} - V_T)$$

$$g_m = 2\sqrt{K_p} \sqrt{I_D} = \boxed{\text{JFET} = \frac{2 \cdot I_{DSS}}{|V_P|} \sqrt{\frac{I_D}{I_{DSS}}}}$$

$$\text{mos} = \sqrt{2\mu_n C_{ox}} \sqrt{\frac{W}{L}} \sqrt{I_D}$$

$\rightarrow$  Capacità Area  
 $\rightarrow$  mobilità

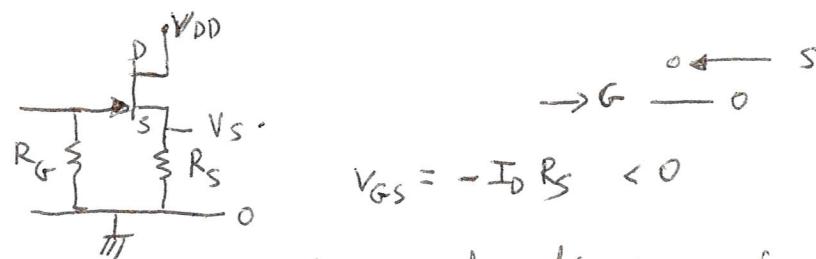
- ② Modello a piccolo segnale



## ② Polarizzazione

- Dipende dal tipo di FET
- La corrente di gate è trascurabile
- Spesso realizzate in pratica usando "circuiti attivi", cioè altri FET ma come generatori di corrente → le resistenze sono poco pratiche nei circuiti integrati.

A) JFET N :  $V_{GS} < 0 \rightarrow V_{DD}$



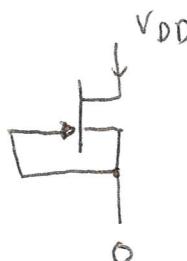
Assumendo di essere in sat ( $V_{DS} > V_{GS} - V_p$ )

$I_D = K_p (V_{GS} - V_p)^2$ . Se fisso la corrente di quiescenza

$$I_D^Q, \text{ trovo } R_S = -\frac{V_{GS}}{I_D^Q} = -\frac{1}{I_D^Q} \left[ \sqrt{\frac{I_D}{K_p}} + V_p \right]$$

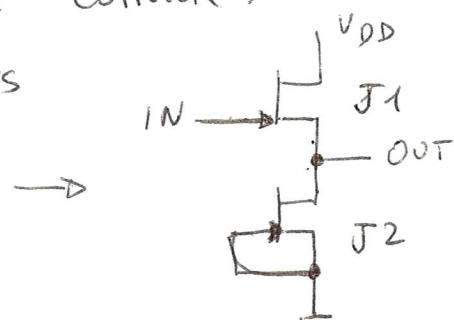
$$\text{Usando } K_p = \frac{I_{DSS}}{V_p^2} \rightarrow R_S = -\frac{V_p}{I_D^Q} \left[ 1 - \sqrt{\frac{I_D^Q}{I_{DSS}}} \right]$$

B) JFET come sorgente di corrente :



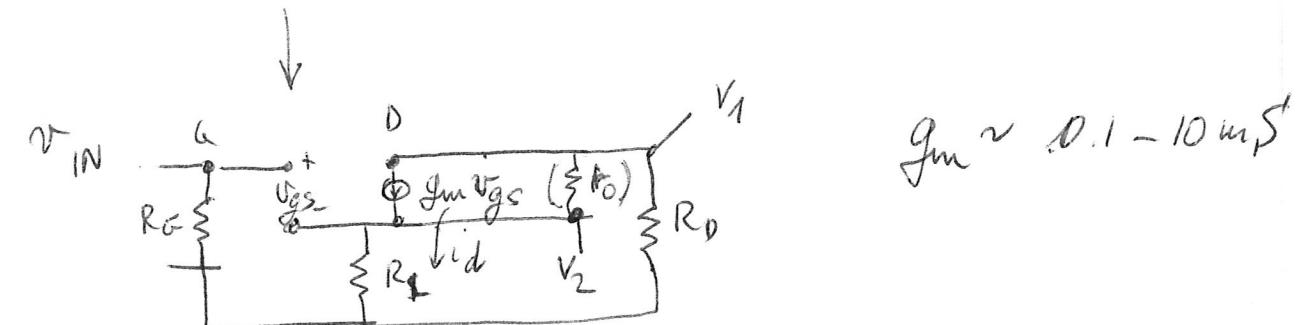
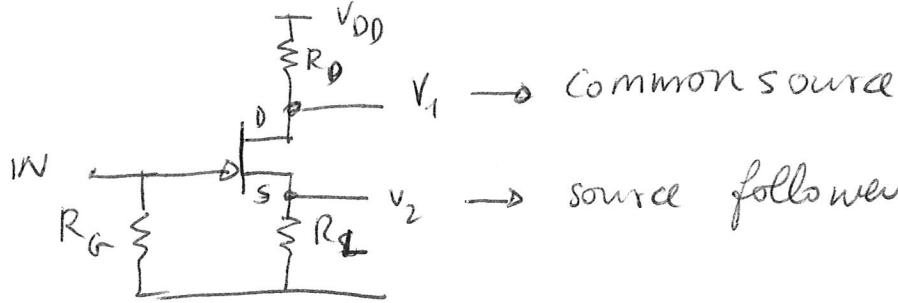
$$I_D = I_{DSS}$$

$$V_{GS} = 0$$



Poiché  $I_D$  è fissato  $\rightarrow V_{GS}^{(J1)} = \text{costante}$   
 $\rightarrow V_{OUT} = V_{IN} - V_{GS}^{(J1)}$

### ③ Amplificatore a FET



Follower

$$V_2 = V_S = i_d R_L = g_m (V_g - V_S) R_L$$

$$V_2 = V_S = V_g \left[ \frac{g_m R_L}{1 + g_m R_L} \right] \approx V_g \quad \text{se } R_L > \frac{1}{g_m}$$

$R_{IN} = R_G \rightarrow$  grande perché  $i_g = 0$

$$R_{OUT} = \frac{V_2}{i_d(R_L=0)} = \frac{V_g}{g_m V_g} = \frac{1}{g_m} \rightarrow \begin{array}{l} \text{piccole ms} \\ \text{non inviolabile} \\ \approx 100 \Omega - 1 k \end{array}$$

Amplificatore

$$V_1 = -R_D i_d = -g_m (V_g - i_d R_L) \cdot R_D$$

$$V_1 = -g_m (V_g + V_1 \cdot \frac{R_L}{R_D}) \cdot R_D$$

$$V_1 = -V_g \frac{(g_m R_D)}{(1 + g_m R_L)}$$

$$A_v \approx g_m R_D \quad \text{se} \\ g_m R_L \ll 1$$

$$R_{OUT} = R_D$$