

Nombre: Roberto Federico Farfán

Preguntas orientadoras

5. ¿Qué ventajas presenta el uso de los “shadowed pointers” del PSP y el MSP?

Existen dos punteros de pila en los procesadores Cortex -M:

- El puntero de pila principal (MSP), que es el puntero de pila predeterminado. Este se implementa en el modo Thread cuando el bit CONTROL[1] (SPSEL) es 0, en el modo Handler.
- El puntero de pila del procesador (PSP) se usa en el modo Thread cuando el bit de CONTROL [1] (SPSEL) está establecido en 1.

Las operaciones de pila como las instrucciones PUSH y POP, y la mayoría de las instrucciones que usan SP (R13) utilizan el puntero de pila seleccionado actualmente. También puede acceder a MSP y PSP directamente usando las instrucciones MRS y MSR. En aplicaciones simples sin un sistema operativo integrado o RTOS, puede usar el MSP para todas las operaciones e ignorar el PSP.

En los sistemas con un sistema operativo integrado o RTOS, los controladores de excepciones (que incluyen parte del kernel del sistema operativo) usan el MSP, mientras que las tareas de la aplicación usan el PSP. Cada tarea de la aplicación tiene su propio espacio de pila y el código de cambio de contexto en el sistema operativo actualiza el PSP cada vez que se cambia el contexto.

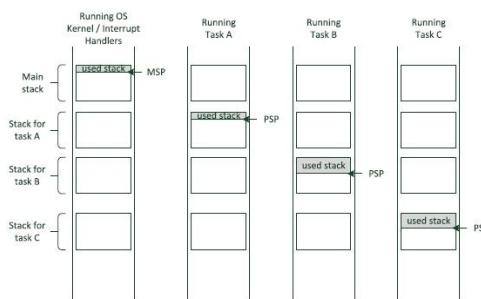


Figura 3. Pila para cada tarea separada.

6. Describa los diferentes modos de privilegio y operación del Cortex M, sus relaciones y como se conmuta de uno al otro. Describa un ejemplo en el que se pasa del modo privilegiado a no privilegiado y nuevamente a privilegiado.

Cortex-M introduce el concepto de modo de operación y nivel de privilegio, respectivamente el modo de subprocesso y el modo de procesamiento, si ingresa una excepción o interrumpe el procesamiento, ingrese el modo de procesamiento, de lo contrario, el modo de subprocesso.

Cortex-M tiene dos niveles operativos, privilegiado y nivel de usuario: el modo de subprocesso puede funcionar a nivel de privilegio o de usuario, mientras que el modo de procesamiento siempre funciona a nivel de privilegio, que puede controlarse mediante el registro especial CONTROL.

El registro de pila SP de Cortex-M corresponde a dos registros físicos MSP y PSP. MSP es la pila principal y PSP es la pila de proceso. El modo de procesamiento siempre usa MSP como pila. El modo de subprocesso puede elegir usar MSP o PSP como pila de control de registro. Después del reinicio, Cortex-M ingresa al modo de subprocesso, nivel de privilegio y usa la pila MSP de manera predeterminada.