

Ejercicio 1:

Asumiendo que se cuenta en todos los casos con las instrucciones add y mpy. Encontrar una secuencia de instrucciones que resulte óptima en tiempo de ejecución (es decir, que minimice la cantidad de accesos a memoria), y cuya ejecución tenga como resultado la evaluación de la siguiente expresión aritmética:

$$B = (A \times (C+D)) + (A \times (C + D))^3$$

Las etiquetas denotan las *direcciones de memoria* que contienen los valores sobre los que se quiere operar.

- a) Asumiendo una arquitectura de 0–direcciones (tipo pila), con las instrucciones push y pop para acceder a memoria y la instrucción **dup** que duplica el tope de la pila. Determinar la cantidad de instrucciones y la profundidad de la pila alcanzada.
- b) Asumiendo una arquitectura estilo RISC con operaciones registro a registro, sin limitaciones en cuanto a los registros disponibles, y las instrucciones ld (load) y st (store) para acceder a memoria, y la instrucción lda (load address). Las operaciones aritméticas operan con dos operandos (dst/fte , fte). Indicar la cantidad de accesos a memoria requeridos.
- c) Asumiendo una arquitectura tipo INTEL con operaciones 1–dirección más registros, sin limitaciones en cuanto a los registros disponibles, que en lugar de load y store cuenta con la instrucción mov para acceder a memoria y donde las operaciones aritméticas operan con tres operandos (dst, fte, fte). Indicar la cantidad de accesos a memoria realizados.

| | | | | | | | | | |
|--|---|--|---|--|---|---|--|--|--|
| <div>a) Pila</div> <div>Inst 1: PUSH A</div> <div>Inst 2: PUSH C</div> <div>Inst 3: PUSH D</div> <div>Inst 4: ADD</div> <div>Inst 5: MPY</div> <div>Inst 6: DUP</div> <div>Inst 7: DUP</div> <div>Inst 8: DUP</div> <div>Inst 9: MPY</div> <div>Inst 10: MPY</div> <div>Inst 11: ADD</div> <div>Inst 12: POP B</div> <div>Cantidad de instrucciones: 12</div> <div>Profundidad de la pila alcanzada: 4</div> | <table><tr><td><div>Pila 1: inst 1 a 3</div><div>A</div><div>C</div><div>D</div></td><td><div>Pila 2. Inst 4</div><div>A</div><div>C+D</div></td></tr><tr><td><div>Pila 3: Inst 5</div><div>A*(C+D)</div></td><td><div>Pila 4: Inst 6</div><div>A*(C+D)</div><div>A*(C+D)</div></td></tr><tr><td><div>Pila 4: Inst 7 y 8</div><div>A*(C+D)</div><div>A*(C+D)</div><div>A*(C+D)</div><div>A*(C+D)</div></td><td><div>Pila 5: Inst 9</div><div>A*(C+D)</div><div>A*(C+D)</div><div>(A*(C+D))^2</div></td></tr><tr><td></td><td></td></tr></table> | <div>Pila 1: inst 1 a 3</div> <div>A</div> <div>C</div> <div>D</div> | <div>Pila 2. Inst 4</div> <div>A</div> <div>C+D</div> | <div>Pila 3: Inst 5</div> <div>A*(C+D)</div> | <div>Pila 4: Inst 6</div> <div>A*(C+D)</div> <div>A*(C+D)</div> | <div>Pila 4: Inst 7 y 8</div> <div>A*(C+D)</div> <div>A*(C+D)</div> <div>A*(C+D)</div> <div>A*(C+D)</div> | <div>Pila 5: Inst 9</div> <div>A*(C+D)</div> <div>A*(C+D)</div> <div>(A*(C+D))^2</div> | | |
| <div>Pila 1: inst 1 a 3</div> <div>A</div> <div>C</div> <div>D</div> | <div>Pila 2. Inst 4</div> <div>A</div> <div>C+D</div> | | | | | | | | |
| <div>Pila 3: Inst 5</div> <div>A*(C+D)</div> | <div>Pila 4: Inst 6</div> <div>A*(C+D)</div> <div>A*(C+D)</div> | | | | | | | | |
| <div>Pila 4: Inst 7 y 8</div> <div>A*(C+D)</div> <div>A*(C+D)</div> <div>A*(C+D)</div> <div>A*(C+D)</div> | <div>Pila 5: Inst 9</div> <div>A*(C+D)</div> <div>A*(C+D)</div> <div>(A*(C+D))^2</div> | | | | | | | | |
| | | | | | | | | | |

| | |
|--|--|
| | <div> <div>Pila 6: Inst 10</div> <div> <div>A*(C+D)</div> <div>(A*(C+D))^3</div> </div> </div> <div> <div>Pila 7: Inst 11</div> <div> <div>(A*(C+D))+</div> <div>(A*(C+D))^3</div> </div> </div> |
| <p>b) RISC registro a registro</p> <pre> 1: LDA R0,C 2: LD R1,(R0) 3: LDA R0,D 4: LD R2,(R0) 5: LDA R0,A 6: LD R3,(R0) 7: ADD R4,R1,R2 8: MUL R5,R4,R3 9: MUL R6,R5,R5 10: MUL R6,R6,R5 11: ADD R7,R6,R5 12: LDA R8, B 13: ST (R8),R7 </pre> <p>Cantidad de accesos a memoria: 4</p> | <pre> R1 <- C R2 <- D R3 <- A R4 <- C+D R5 <- A*(C+D) R6 <- (A*(C+D))^3 R7 <- (A*(C+D)) + (A*(C+D))^3 B <- R7 </pre> |
| <p>c) INTEL 1 dir + reg</p> <pre> 1: mov R0,[C] 2: ADD R0,[D] 3: MUL R0,[A] 4: MOV R1,R0 5: MUL R0,R0 6: MUL R0,R1 7: ADD R0,R1 8: MOV [B],R0 </pre> | <p>Cantidad de instrucciones: 8</p> <p>Accesos a memoria: 4</p> |

Ejercicio N° 2:

En el marco de la norma IEEE 754, considerando la representación en punto flotante de media precisión: mantisa fraccionaria en signo magnitud con hidden bit, exponente en exceso y base 2 y la siguiente distribución de bits:

Sig (1b) Exponente (5 bits) Mantisa (10 bits)

| | | |
|----------|--------------------|-------------------|
| Sig (1b) | Exponente (8 bits) | Mantisa (10 bits) |
|----------|--------------------|-------------------|

Dados los números:

$$X = (1\ 10000100\ 0011111001) = -1 \times 2^5 \times 1.2431640625 = -39,78125$$

$$Y = (0\ 01110101\ 1000111100) = 1 \times 2^{-10} \times 1.55859375 = 0.0015220642090$$

$$X*Y = -39,78125 * 0.0015220642090 = 0.060549617$$

Realizar el producto $X \times Y$ aplicando redondeo hacia $+\infty$ y proximidad pares, explicando cada uno de los pasos involucrados e indicando claramente qué se hace con los bits **G, R y S** del resultado y **con R y S** al redondear. El resultado debe ser expresando según la representación enunciada.

Solución:

$$X = (-1)^{(132-127)} * 1,0011111001$$

$$Y = (1) * 2^{117-127} * 1,1000111100$$

[illegible]

| | | | | | | | | | | |
|----|---|---|---|---|---|---|---|---|---|---|
| 1, | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 1 |
|----|---|---|---|---|---|---|---|---|---|---|

| Sig (1b) | Exponente (8 bits) | Mantisa (10 bits) |
|----------|--------------------|-------------------|
| 1 | 01111001 | 1111000001 |

Redondeo proximidad pares: R = 0 S = 1 (no hay cambio)

| | | | | | | | | | | |
|----|---|---|---|---|---|---|---|---|---|---|
| 1, | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
|----|---|---|---|---|---|---|---|---|---|---|

Resultado:

| Sig (1b) | Exponente (8 bits) | Mantisa (10 bits) |
|----------|--------------------|-------------------|
| 1 | 01111001 | 1111000000 |

Resultado decimal: $-39,78125 * 0.0015220642090 = - 0.060549617$

Resultado Norma: $-1 \times 2^{-6} \times 1.9375 = - 0,0302734375$

Error: $0.060549617 - 0,0302734375 = 0,0302761795$

Ejercicio 3:

En el marco de la norma IEEE 754, considerando la representación en punto flotante de media precisión: mantisa fraccionaria en signo magnitud con hidden bit, exponente en exceso y base 2 y la siguiente distribución de bits:

| Sig (1b) | Exponente (8 bits) | Mantisa (10 bits) |
|----------|--------------------|-------------------|
|----------|--------------------|-------------------|

Dados los números:

$$X = (0 \ 01111100 \ 0010110101) = 1 \times 2^{-3} \times 1.1767578125 = 0,147094727$$

$$Y = (1 \ 01111101 \ 1101000110) = -1 \times 2^{-2} \times 1.818359375 = 0,454589844$$

Realizar la suma $X + Y$ aplicando redondeo por proximidad, explicando cada uno de los pasos involucrados e indicando claramente qué se hace con los bits **G, R y S** del resultado y **con R y S** al redondear. El resultado debe ser expresando según la representación enunciada.

Solución:

| | | | | |
|---|----------|------------|------------|---|
| <div>Igualar Exponentes</div> <div>X = 1 * 2⁻³* 1.0010110101 >> 1</div> <div>X = 1 * 2⁻²* 0.10010110101</div> <div>Y = (-1) * 2⁻² * 1.1101000110</div> | | | | |
| <div>Complementar y</div> <div>Y=01.1101000110</div> <div>10.0010111001</div> <div>+ 1</div> <div>10.0010111010</div> | | | | |
| <div>Sumar mantisas</div> <div>X 00.10010110101</div> <div>Y 10.0010111010</div> <div>10.1100010100 0 0 0</div> <div>G R S</div> <div>Complemento:</div> <div>01.0011101011 + 1</div> <div>Resultado = 01.0011101100 Esta normalizado</div> <div>1.0011101110 0 0 0</div> <div>Valores R = 0, S = 0.</div> <div>Redondeo proximidad unbiased (pares): p₀=0 R=0 S=0</div> <div>No sumar nada.</div> <div>Resultado final:</div> <div><table><tr><td>1</td><td>01111101</td><td>0011101110</td></tr></table></div> | 1 | 01111101 | 0011101110 | <div>Es negativo, con lo cual hay que complementar.</div> |
| 1 | 01111101 | 0011101110 | | |

| | |
|---|--|
| | |
| <p>Suma en decimal: $0,147094727 - 0,454589844 = -0,307495117$</p> <p>Suma IEEE (decimal) : $2^{-2} \times 1.23046875 = -0,3076171875$</p> <p>Error: 0,0001220705</p> | |

Ejercicio Nº 4:

| | | | | | | | |
|--------------------------|---------------------------------|----------|------------|------------|------------|---------------|---------------|
| (1) mov R1,#0200 | #xxxx Inmediato | | R1 | R2 | R3 | M[200] | M[300] |
| (2) mov (R1), #0100 | R Registro | 1 | 200 | - | - | - | - |
| (3) mov 0100(R1), R1 | (R) Registro indirecto | 2 | 200 | - | - | 100 | - |
| (4) mov R2, #0500 | xxxx Absoluto | 3 | 200 | - | - | 100 | 200 |
| (5) mov @0100(R1), #0500 | xxxx(R) Indexado | 4 | 200 | 500 | - | 100 | 200 |
| (6) mov (0200), 0300 | (xxxx) Memoria indirecto | 5 | 200 | 500 | - | 500 | 200 |
| (7) mov R3, 0200 | @xxxx(R) Pre-indexado indirecto | 6 | 200 | 500 | - | 300 | 200 |
| (8) mov R3, @0100(R3) | | 7 | 200 | 500 | 200 | 300 | 200 |
| | | 8 | 200 | 500 | 300 | 300 | 200 |

Ejercicio N° 5:

| Programa | Inciso A: Ensamblado | | Inciso B: | | | | | | |
|--|--|--|--|----|----|----|----|----|-------|
| LDA R0, FFh LOAD R1, 0(R0) LOAD R2, 0(R0) XOR R3, R3, R3 LDA R4, lbl3 JZ R1, lbl3 JZ R2, lbl3 SUB R5, R1, R2 JG R5, lbl2 lbl1: ADD R3, R3, R2 DEC R1 JG R1, lbl1 JMP R4 lbl2: ADD R3, R3, R1 DEC R2 JG R2, lbl2 lbl3: STORE R3, 0(R0) HLT | 00: 02: 04: 06: 08: 0A: 0C: 0E: 10: 12: 14: 16: 18: 1A: 1C: 1E: 20: 22: | 80FF 6100 6200 3333 8420 9114 9212 1512 A508 0332 E1XX A1FA C4XX 0331 E2XX A2FA 7030 FXXX | Al tener que reubicar el código máquina, se deberán ajustar todas las referencias que <u>direccionen de forma directa a posiciones de memoria</u> , no siendo así las referencias que direccionen <u>desplazamientos relativos</u> dentro del programa. Luego, se deberá ajustar la dirección de la instrucción (LDA R4, lbl3; 8420) por (LDA R4, lbl3; 8440). | | | | | | |
| Inciso C: | | | | | | | | | |
| | | | R0 | R1 | R2 | R3 | R4 | R5 | PC |
| | | | -- | -- | -- | -- | -- | -- | 00 |
| | | | FF | -- | -- | -- | -- | -- | 02 |
| | | | FF | 04 | -- | -- | -- | -- | 04 |
| | | | FF | 04 | 02 | -- | -- | -- | 06 |
| | | | FF | 04 | 02 | 0 | -- | -- | 08 |
| | | | FF | 04 | 02 | 0 | 20 | -- | 0A |
| | | | FF | 04 | 02 | 0 | 20 | -- | 0C |
| | | | FF | 04 | 02 | 0 | 20 | -- | 0E |
| | | | FF | 04 | 02 | 0 | 20 | 02 | 10 |
| | | | FF | 04 | 02 | 0 | 20 | 02 | 12-1A |
| | | | FF | 04 | 02 | 04 | 20 | 02 | 1C |
| | | | FF | 04 | 01 | 04 | 20 | 02 | 1E |
| | | | FF | 04 | 01 | 04 | 20 | 02 | 20-1A |
| | | | FF | 04 | 01 | 08 | 20 | 02 | 1C |
| | | | FF | 04 | 00 | 08 | 20 | 02 | 1E |
| | | | FF | 04 | 00 | 08 | 20 | 02 | 20 |
| | | | FF | 04 | 00 | 08 | 20 | 02 | 22 |
| | | | FF | 04 | 00 | 08 | 20 | 02 | -- |
| El programa lee por consola dos valores A y B, y retorna el resultado de la multiplicación A*B. | | | | | | | | | |
| Inciso D: | | | | | | | | | |
| El orden de los operandos A y B no cambia el resultado: el programa se encarga de realizar X sucesivas sumas de un valor Y; el valor de X será el MIN(A,B) y el valor de Y=MAX(A,B) para realizar <u>la menor cantidad de sumas posibles</u> , sin alterar el resultado. | | | | | | | | | |
| La restricción en cuanto a los valores de entrada es que ambos sean positivos. Si se ingresan valores negativos, el programa se comporta de forma anómala (bucle infinito hasta señalización de overflow). | | | | | | | | | |