

GUÍA MÓDULO 13: Buses de comunicación internos

La evolución desde un microprocesador simple de los 80s a un procesador moderno ha sido gradual, con un paso limitado no sólo por la tecnología sino también por la experiencia acumulada. Al incorporar el concepto de una memoria o una CPU como sistemas que realizan transacciones entre ellos, y que estas transacciones pasan por estados, se avanza hacia la comprensión de la operación de los procesadores modernos. Y al considerar a las memorias como subsistemas también surgen soluciones como las de las memorias “cache”.

En este módulo se analizan buses abiertos, desde el primitivo ISA hasta PCI, con algo sobre PCI Express, y buses intra-chip como los de los procesadores ARM.



Actividad 13.1 (Entrega obligatoria)

1. En la transparencia que identifica los estados de una transacción tratar de describir las situaciones que activan cada una de las transacciones numeradas, y los eventos que esas situaciones pueden disparar.
2. ¿Qué tipo de memoria “cache” conviene para una memoria de instrucciones? ¿Y para una memoria de datos? ¿Cómo puede optimizarse un compilador para que la performance de la cache aumente?
3. Describir las ventajas del uso de MMU (Memory Management Units)



Utilice el recurso [Actividad 13.1](#) para enviar



Actividad 13.2 (Entrega obligatoria)

1. Tratar de explicar las generalidades de la evolución desde AMBA a AMBA 4, y el porqué de cada tipo de solución y su área de aplicación
2. Buscar información que justifique por qué AXI4-Stream se acomoda mejor a implementaciones del bus en una FPGA



Utilice el recurso [Actividad 13.2](#) para enviar

Consideraciones finales

Mientras que en el módulo 12 se describían mecanismos de comunicación que debían soportar errores y fenómenos de retardos y propagación, en los buses de comunicación internos a un sistema la máxima motivación suele ser la performance y el uso mesurado de recursos y de potencia. Estas motivaciones llevan por tanto a soluciones diferentes.

Bibliografía sugerida:

- http://en.wikipedia.org/wiki/Memory_management_unit
- http://en.wikipedia.org/wiki/Bus_sniffing
- http://en.wikipedia.org/wiki/Cache_coherence
- <http://cseweb.ucsd.edu/classes/su09/cse120/lectures/Lecture7.pdf>
- <http://infocenter.arm.com/help/index.jsp?topic=/com.arm.doc.ih0051a/index.html>