

锐芯微电子

BG0866 应用手册

2022 年 5 月

V1.3



BG0866 1/2.9inch 2M CMOS 图像传感器应用手册

简介

BG0866 是一款高性能的 1/2.9 inch CMOS 图像传感器。有效像素为 1924H x 1084V。

特点

- 2.8um*2.8um 高性能像素
- 支持 MIPI 和 DVP 接口
- 自动黑电平校正
- 最高 30fps@full frame
- 量化精度最高 10bits

应用

- 高端监控
- 行车记录仪
- 网络摄像机

关键参数

Table 1 关键参数

| 参数 | | 典型值 |
|----------|---------|--------------------|
| 光学尺寸 | | 1/2.9 inch |
| 有效像素阵列 | | 1924H x1084V |
| 像素大小 | | 2.8um*2.8um |
| 有效感光面积 | | 5387.2um*3035.2um |
| 最高帧率 | | 30fps @ full frame |
| 光滤阵列 | | Bayer RGB |
| CRA | | 12° |
| 曝光方式 | | Electronic Rolling |
| 灵敏度 | | TBD |
| 暗电流@60°C | | TBD |
| 信噪比(max) | | TBD |
| 动态范围 | | TBD |
| 输出接口 | | 1lane-mipi/DVP |
| 数据格式 | | 10bits RAW |
| 供电 | Digital | 1.1V~1.3V |
| | IO | DVP:1.8V±10% |
| | Analog | 2.7V~3V |
| 功耗 | | 100mW @30FPs |
| 结温范围 | | -30 ~85 °C① |
| 封装形式 | | CSP |

① 此温度为芯片温度,因此板机设计要注意散热设计

In the absence of confirmation by device specification sheets, BRIGATES takes no responsibility for any defects that may occur in equipment using any BRIGATES device shown in catalogs, data book, etc. Contact BRIGATES in order to obtain the latest device specification before using any BRIGATES device.



Table of Content

| | |
|---------------------|----|
| 简介 | 2 |
| 特点 | 2 |
| 应用 | 2 |
| 关键参数..... | 2 |
| 印刷电路板设计指导..... | 6 |
| 封装图..... | 6 |
| 管脚定义..... | 6 |
| 应用电路图..... | 9 |
| 供电设计..... | 10 |
| PCB 注意事项 | 10 |
| 寄存器控制总线..... | 10 |
| I2C 总线..... | 10 |
| 影子寄存器更新..... | 12 |
| 光学设计..... | 12 |
| 成像方向..... | 12 |
| 镜像功能..... | 12 |
| 调节幅面与帧率..... | 14 |
| CFA 排布 | 14 |
| 时钟的计算..... | 14 |
| 时钟的定义..... | 14 |
| PLL 控制 | 14 |
| 系统主时钟控制..... | 15 |
| 调整幅面..... | 16 |
| 调整帧率..... | 17 |
| 调节曝光与增益..... | 18 |
| 调节曝光..... | 18 |
| 调节增益..... | 18 |
| 调节增益策略..... | 19 |
| 黑电平校正..... | 19 |
| MIPI | 20 |
| 其他 | 22 |
| MIPI lane 相位调节..... | 22 |
| DVP 模式相位调节 | 22 |
| 量子效率曲线..... | 22 |
| FQA | 23 |
| 版本变更记录..... | 24 |



List of Figures

| | |
|-------------------------------------|----|
| Figure 1 封装图 | 6 |
| Figure 2 Pin 脚分布图(Front View) | 7 |
| Figure 3 10bit DVP 接口推荐连接图 | 9 |
| Figure 4 1-lane MIPI 接口推荐连接图 | 9 |
| Figure 5 推荐 Power Tree | 10 |
| Figure 6 I2C 写操作 | 11 |
| Figure 7 I2C 读操作 | 11 |
| Figure 8 光学成像示意图 | 12 |
| Figure 9 镜像功能示意 | 13 |
| Figure 10 color filter 的排布示意 | 14 |
| Figure 11 PLL 框图 | 14 |
| Figure 12 图像数据波形图 | 17 |
| Figure 13 raw10 数据输出顺序 | 21 |
| Figure 14 1 通道数的 raw10 数据分配 | 21 |
| Figure 15 Mipi Frame Timing | 21 |



List of Tables

| | |
|---|----|
| Table 1 关键参数..... | 2 |
| Table 2 管脚描述..... | 7 |
| Table 3 电源需求..... | 10 |
| Table 4 影子寄存器更新控制..... | 12 |
| Table 5 镜像控制寄存器..... | 13 |
| Table 6 时钟定义..... | 14 |
| Table 7 PLL 控制寄存器..... | 15 |
| Table 8 PLL VCO 频率设置对应表..... | 15 |
| Table 9 系统主时钟控制..... | 15 |
| Table 10 控制输出幅面寄存器..... | 16 |
| Table 11 帧率控制寄存器..... | 17 |
| Table 12 曝光控制寄存器..... | 18 |
| Table 13 ramp 模拟增益控制寄存器..... | 18 |
| Table 14 RMPGAIN_SEL[1:0]与 Gain _{mp} 对应关系..... | 19 |
| Table 15 数字增益控制寄存器..... | 19 |
| Table 16 BLC 控制寄存器..... | 19 |
| Table 17 mipi 控制寄存器..... | 20 |
| Table 18 调节 Pclk 的相位..... | 22 |
| Table 19 DVP 模式调节 Pclk 的相位..... | 22 |



印刷电路板设计指导

本章节用来介绍印刷电路板的设计规则。

封装图

Figure 1 为 BG0866 CSP 封装图。其中定义了具体的机械尺寸以及光学中心。以芯片中心做参照，光学中心为 $(-9.515\mu\text{m}, 27.958\mu\text{m})$ ，具体请参照 Top View 图。

Layout for BG0866 using TSV Technology Rev.1.1

| | Symbol | Nominal | Min | Max | Nominal | Min | Max |
|---|--------|-------------|--------|--------|---------|---------|---------|
| | | Millimeters | | | Inches | | |
| Package Body Dimension X | A | 6.045 | 6.020 | 6.070 | 0.23799 | 0.23701 | 0.23898 |
| Package Body Dimension Y | B | 3.844 | 3.819 | 3.869 | 0.15134 | 0.15035 | 0.15232 |
| Package Height | C | 0.760 | 0.700 | 0.820 | 0.02992 | 0.02756 | 0.03228 |
| Ball Height | C1 | 0.130 | 0.100 | 0.160 | 0.00512 | 0.00394 | 0.00630 |
| Package Body Thickness | C2 | 0.630 | 0.595 | 0.665 | 0.02480 | 0.02343 | 0.02618 |
| Thickness from top glass surface to wafer | C3 | 0.445 | 0.425 | 0.465 | 0.01752 | 0.01673 | 0.01831 |
| Ball Diameter | D | 0.250 | 0.220 | 0.280 | 0.00984 | 0.00866 | 0.01102 |
| Total Ball Count | N | 44(2NC) | | | | | |
| Pins Pitch X axis | J1 | 0.600 | | | | | |
| Pins Pitch Y axis | J2 | 0.620 | | | | | |
| Edge to Pin Center Distance along X1 | S1 | 0.6225 | 0.5925 | 0.6525 | 0.02451 | 0.02333 | 0.02569 |
| Edge to Pin Center Distance along Y1 | S2 | 0.7785 | 0.7485 | 0.8085 | 0.03065 | 0.02947 | 0.03183 |
| Edge to Pin Center Distance along X2 | S3 | 0.6225 | 0.5925 | 0.6525 | 0.02451 | 0.02333 | 0.02569 |
| Edge to Pin Center Distance along Y2 | S4 | 0.5855 | 0.5555 | 0.6155 | 0.02305 | 0.02187 | 0.02423 |

Table1

Remark: Si thickness 150um

Mechanical Drawing

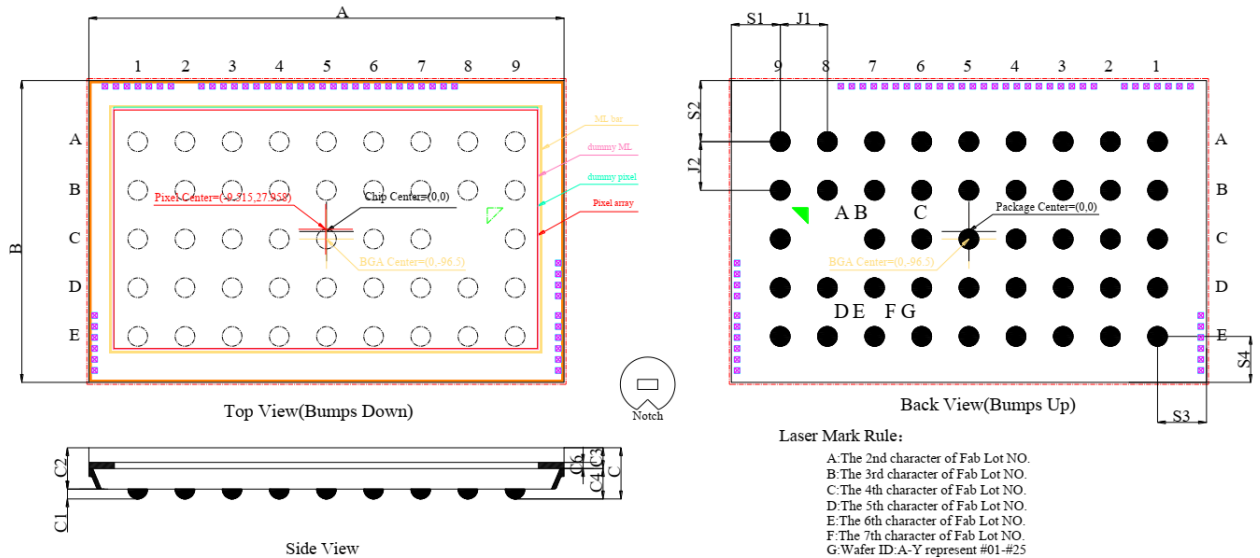


Figure 1 封装图

管脚定义

Figure 2 为 Top View 下的 Pin 脚分布图。可以与 Figure 1 进行参照。Table 2 为 Pin 脚的具体说明。

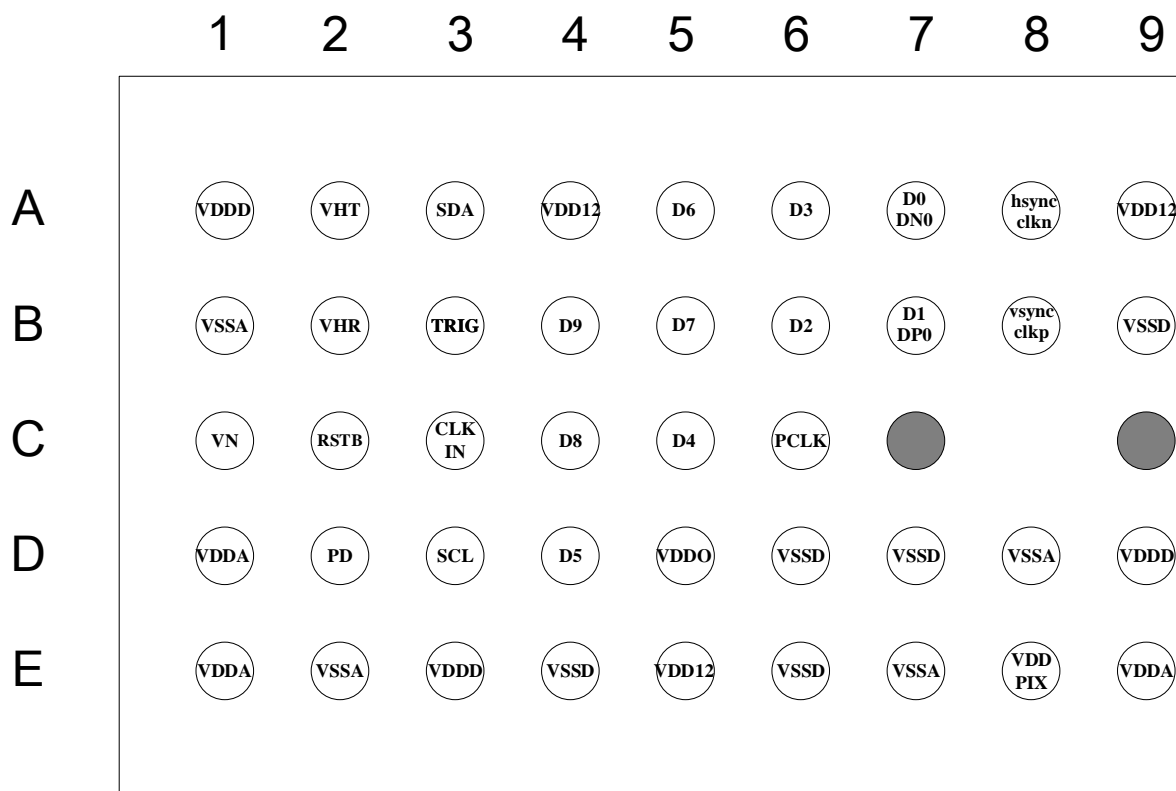


Figure 2 Pin 脚分布图(Front View)

Table 2 管脚描述

| PIN NO. | NAME | I/O | TYPE | DESCRIPTION |
|---------|------------|-----|------|--|
| A1 | VDDD | - | P | 2.8V digital power |
| A2 | VHT | O | A | Charge pump output for RST |
| A3 | SDA | I/O | D | I2C data |
| A4 | VDD12 | - | P | 1.2V digital power |
| A5 | D6 | O | D | data output 6 in DVP mode |
| A6 | D3 | O | D | data output 3 in DVP mode |
| A7 | D0/DN0 | O | D | Data0 N port in MIPI mode or data output 0 in DVP mode |
| A8 | HSYNC/CLKN | O | D | Clock N port in MIPI mode or HSYNC in DVP mode |
| A9 | VDD12 | - | P | 1.2V digital power |
| B1 | VSSA | - | G | Analog ground |
| B2 | VHR | O | A | Charge pump output for TX |
| B3 | TRIG | I | D | External-exposure sync signal |
| B4 | D9 | O | D | data output 9 in DVP mode |
| B5 | D7 | O | D | data output 7 in DVP mode |
| B6 | D2 | O | D | data output 2 in DVP mode |
| B7 | D1/DP0 | O | D | Data0 P port in MIPI mode or data output 1 in DVP mode |
| B8 | VSYNC/CLKP | O | D | Clock P port in MIPI mode or VSYNC in DVP mode |



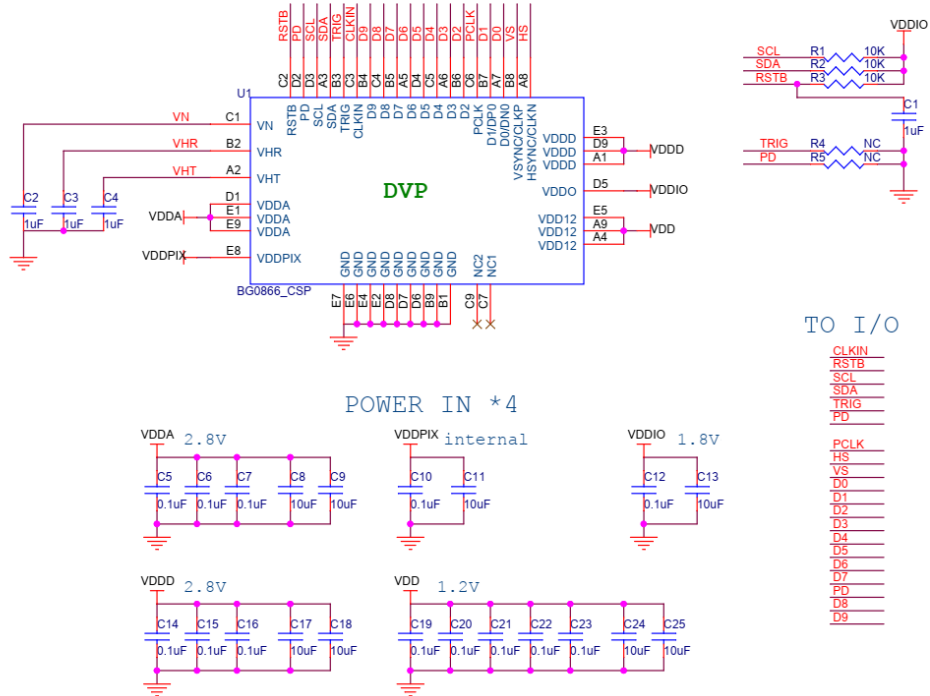
| | | | | |
|----|--------|-----|---|------------------------------|
| B9 | VSSD | - | G | Digital ground |
| C1 | VN | O | A | NCP output |
| C2 | RSTB | I | D | Chip rstb pin, Active low |
| C3 | CLKIN | I | D | Input clock |
| C4 | D8 | O | D | data output 8 in DVP mode |
| C5 | D4 | O | D | data output 4 in DVP mode |
| C6 | PCLK | O | D | Pixel clock |
| C7 | NC | | | |
| C8 | | | | |
| C9 | NC | | | |
| D1 | VDDA | - | P | 2.8V analog power |
| D2 | PD | I | D | Power down chip when pull up |
| D3 | SCL | I/O | D | I2C clock |
| D4 | D5 | O | D | data output 5 in DVP mode |
| D5 | VDDO | | P | IO power supply |
| D6 | VSSD | - | G | Digital ground |
| D7 | VSSD | - | G | Digital ground |
| D8 | VSSA | - | G | Analog ground |
| D9 | VDDD | - | P | 2.8V digital power |
| E1 | VDDA | - | P | 2.8V analog power |
| E2 | VSSA | - | G | Analog ground |
| E3 | VDDD | - | P | 2.8V digital power |
| E4 | VSSD | - | G | Digital ground |
| E5 | VDD12 | - | P | 1.2V digital power |
| E6 | VSSD | - | G | Digital ground |
| E7 | VSSA | - | G | Analog ground |
| E8 | VDDPIX | I/O | P | Internal Pixel power |
| E9 | VDDA | - | P | 2.8V analog power |

(P=Power, G=Ground, D=Digital, A=Analog)



应用电路图

推荐应用电路图请见下图。





供电设计

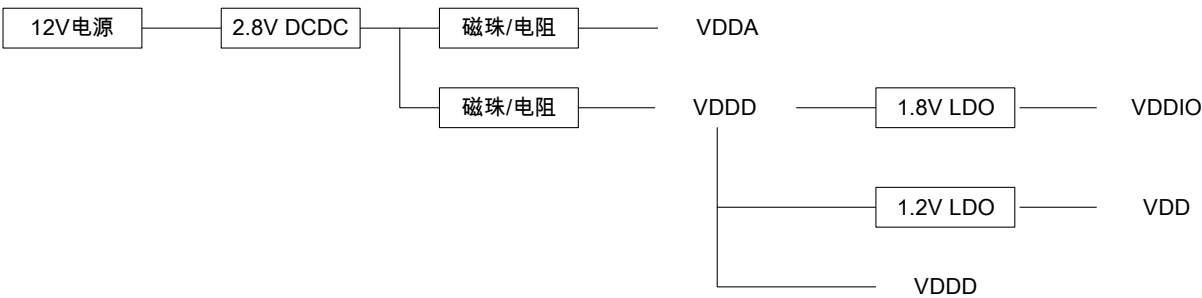


Figure 5 推荐 Power Tree

1、各组电源功耗与外接电容需求

Table 3 电源需求

| 序号 | 电源 | 标准电压 | 消耗电流(上限) | 外接小电容需求 |
|----|-------|------|----------|-----------|
| 1 | VDDD | 2.8V | 10mA | 0.1uF x 3 |
| 2 | VDD12 | 1.2V | 80mA | 0.1uF x3 |
| 3 | VDDIO | 1.8V | 10mA | 0.1uF x1 |
| 4 | VDDA | 2.8V | 20mA | 0.1uF x3 |

注：0.1uF 的电容需要靠近 Pin 脚。每路电源需要至少一个 10uF/22uF 的大电容。10uF/22uF 电容放在 Sensor 周围即可。

PCB 注意事项

芯片包含多组电源，其中 VDDD、VDDIO、VDD 属于数字电源，VDDA、VDDPIX 属于模拟电源。GND 使用同一个地网络。

电源线和地线走线尽可能的宽（至少 0.2mm 以上），并且电源线走线尽可能的短，最大限度减小线路上的阻抗。模拟电源尽量避开数字电源及数字信号的区域，用 GND 将模拟电源部分和其他电路隔离开，减少模拟电源被其他信号干扰。各组电源有条件时尽量采用铺铜方式。

需要注意的信号线有 CLKIN、PCLK、CLKP/CLKN 等时钟信号，特别是 CLKIN，两侧需要地保护。电源线要远离时钟信号线。

MIPI 信号（CLKP/N、DP/N）要走差分线，差分阻抗 100R。不同组差分线之间距离至少达到线宽的两倍。

图像传感器是温度敏感器件，需要注意板上的热量分布，LDO 或 DC-DC、DSP 等芯片应该放置在离 sensor 较远的地方，以防温度较高的芯片影响 sensor 的图像信号质量。

寄存器控制总线

I2C 总线

BG0866 通过 I2C 总线对外通信，对应的端口为 SDA 和 SCL。从机地址为 0x32。总线采用 16 位的地址，8 位数据的组织方式。



如 Figure 6 所示为：向地址 0x012c 中写入数据 0x56，DSP 为主机，BG0866 为从机，步骤为：

- 主机向从机发送“START”信号；
- 主机向从机发送写模式地址 0x64；
- 从机向主机发送“ACK”，用以表示正确接收到地址；
- 主机向从机发送 8-bit 寄存器地址高位 0x01；
- 从机向主机发送“ACK”信号；
- 主机向从机发送 8-bit 寄存器地址低位 0x2C；
- 从机向主机发送“ACK”信号；
- 主机向从机发送 8-bit 数据；
- 从机向主机发送“ACK”信号；
- 主机向从机发送“STOP”信号；

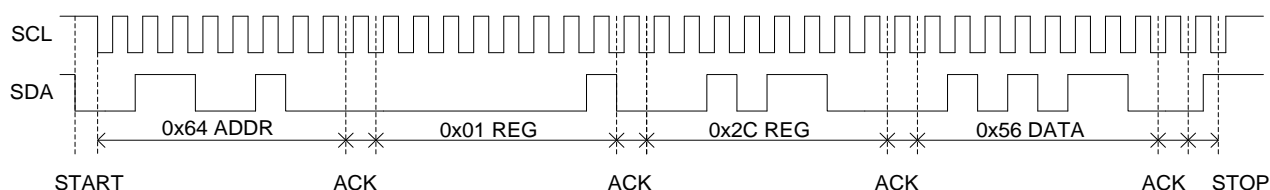


Figure 6 I2C 写操作

如 Figure 7 所示为：从 0x012c 寄存器中读出数据 0x56。DSP 为主机，BG0866 为从机，步骤为：

- 主机向从机发送“START”信号；
- 主机向从机发送写模式地址 0x64；
- 从机向主机发送“ACK”，用以表示正确接收到地址；
- 主机向从机发送 8-bit 寄存器地址高位 0x01；
- 从机向主机发送“ACK”信号；
- 主机向从机发送 8-bit 寄存器地址低位 0x2C；
- 从机向主机发送“ACK”信号；
- 主机向从机发送“START”信号；
- 主机向从机发送读模式地址 0x65；
- 从机向主机发送“ACK”信号；
- 从机向主机发送 8-bit 数据；
- 主机向从机发送“ACK”信号；
- 主机向从机发送“STOP”信号；

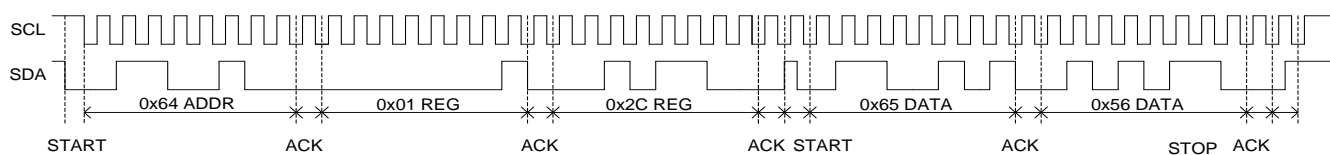


Figure 7 I2C 读操作



影子寄存器更新

BG0866 内部部分特殊的寄存器采用了影子寄存器。也就是说这部分寄存器在经由 I2C 写入之后不会立即自动更新，而是需要特殊的操作后才会更新。需要“更新”操作的寄存器后面会特殊说明。

Table 4 影子寄存器更新控制

| 寄存器名 | 地址 | 位宽 | 功能 |
|---------|--------|----|---|
| 寄存器更新控制 | 0x001d | 2 | Bit[1:0]: 0x01: 立即生效影子寄存器，并立即中断当前帧，重新开始下一帧。 0x02: 写入后，影子寄存器将在下一个有效帧开始时生效。 |

光学设计

成像方向

BG0866 的（0，0）像素在 Figure 1 封装图的 A9 球的一侧。默认读出水平读出方向为 A9 向 A1 方向扫描，默认垂直读出方向为 A9 向 E9 方向扫描。

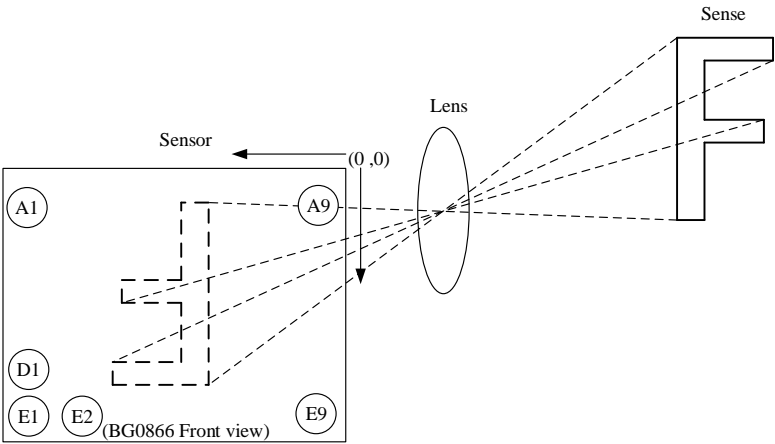


Figure 8 光学成像示意图

镜像功能

BG0866 内部实现的图像的水平镜像和垂直镜像功能。具体的镜像对应如错误!未找到引用源。9。需要特别注意的是，镜像后输出顺序与 color filter 顺序可能发生变化。因此镜像后可能需要调整对应的 Color Filter Pattern。具体的调整办法请见《调整帧率和幅面》一节。

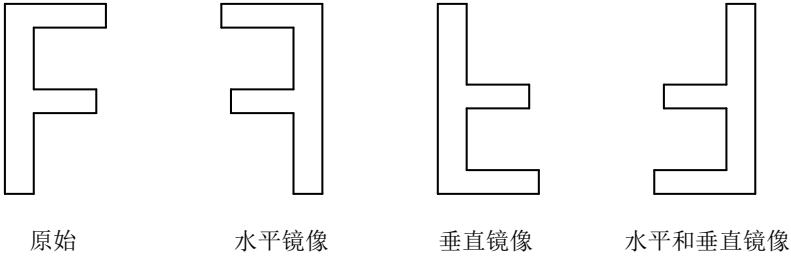


Figure 9 镜像功能示意图

镜像功能对应的寄存器为 0x0020 的低两位：请注意不要随意变更该寄存器的其他数据位的数值。该寄存器有影子寄存器，需要向 0x001d 寄存器中写入 0x02 进行更新操作。

Table 5 镜像控制寄存器

| 寄存器名 | 地址 | 位宽 | 功能 |
|------|--------|----|------------------------------------|
| 读出控制 | 0x0020 | 2 | Bit[1] 水平镜像控制 Bit[0] 垂直镜像控制 |



调节幅面与帧率

CFA 排布

BG0866 的有效像素阵列大小为 1924Hx1084V，采用 Bayer RGB color filter。具体的排布情况请见错误!未找到引用源。0。其中（0，0）像素的位置与《成像方向》所述的（0，0）像素一节对应。

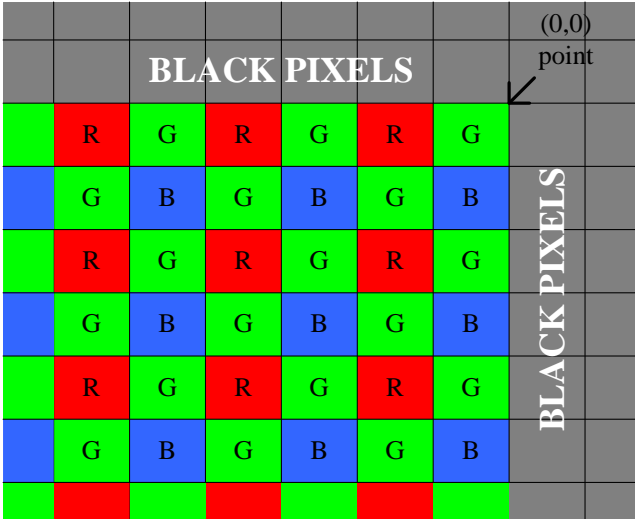


Figure 10 color filter 的排布示意

时钟的计算

时钟的定义

Table 6 时钟定义

| 名称 | 符号 | 描述 | 计算办法 |
|--------|-------|---------------|--------------|
| 外部输入时钟 | Clkin | 芯片外部接入时钟 | - |
| 系统主时钟 | Mclk | 芯片内部运行主时钟 | 见《系统主时钟控制》章节 |
| 像素输出时钟 | Pclk | 芯片 DVP 输出像素时钟 | 见《PLL 控制》章节 |

PLL 控制

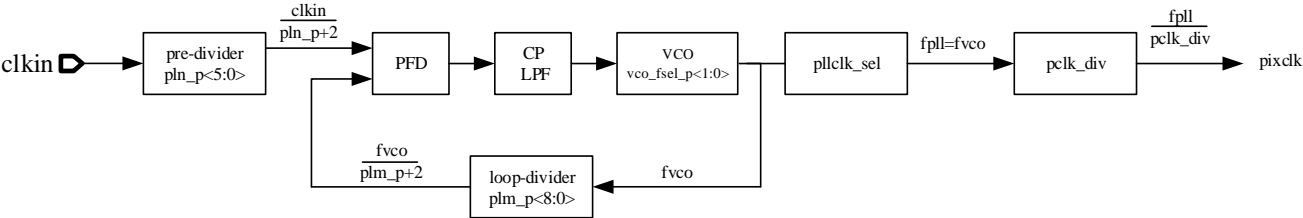


Figure 11 PLL 框图



输出 Pclk 与 clkin 的频率对应关系为:

$$f_{pclk} = \frac{(plm + 2) * f_{clkin}}{(pln + 2)} * \frac{1}{pclk_div}$$

PLL 对应的控制寄存器如 Table 7 所示:

Table 7 PLL 控制寄存器

| 寄存器名 | 地址 | 位宽 | 功能 |
|----------|--------|----|---|
| PLM_PCLK | 0x0033 | 8 | Plm |
| PLN_PCLK | 0x0034 | 6 | Pln |
| PLLCTRL2 | 0x0030 | 7 | Bit[6]:Read Only Bit[5:4]vco_freq_sel Bit[3:0] Reserved |

当调节 vco 振荡频率时, 需要设置 PLLCTRL_P 中的 vco_freq_sel。vco 频率的计算公式为

$$F_{vco} = F_{clkin} * (plm_p + 2) / (pln_p + 2)$$

根据下表来设置 vco_freq_sel。

Table 8 PLL VCO 频率设置对应表

| vco_freq_sel<1:0> | vco 频率范围 |
|-------------------|-------------|
| 00 B | 150M ~ 320M |
| 01 B | 250M ~ 450M |
| 10 B | 280M ~ 500M |
| 11 B | 500M ~ 700M |

系统主时钟控制

Mclk (系统主时钟) 可选为 Clkin(外部输入时钟), 或 Pclk(像素输出时钟)的倍频。

Table 9 系统主时钟控制

| 寄存器名 | 地址 | 位宽 | 功能 |
|-----------|--------|----|---------------------------------------|
| MCLK_CTRL | 0x0017 | 8 | Bit[7:4] mclkc Bit[1] mclk restart |



| | | | |
|--|--|--|---|
| | | | <p>Bit[0] mclk 选择:</p> <p>1: 使 mclk 等于 clkin</p> <p>0: 使 mclk 等于 pclk 的分频, 即</p> <p>$F_{mclk} = F_{pclk}/(mclkc+1)$。F 表示对应时钟的频率。</p> |
|--|--|--|---|

调整幅面

决定 BG0866 输出图像大小的寄存器为 HSIZE (宽度), VSIZE (高度) 和 SKIP_CTRL。如果开启水平跳读功能, 那么实际的输出水平宽度大小为 HSIZE/2。如果开启垂直跳读功能, 那么实际的输出垂直高度大小为 VSIZE/2。控制读出开始位置的寄存器为 HSTART (水平开始), VSTART (垂直开始), 这些寄存器的地址见 Table 10。HSIZE 的默认值为 0x780, VSIZE 的默认值为 0x438, 默认输出的图像大小为 1920x1080。HSIZE, VSIZE, HSTART, VSTART 和 SKIP_CTRL 调整后需要往 0x001d 写 0x02 才会生效。

Table 10 控制输出幅面寄存器

| 寄存器名 | 地址 | 位宽 | 功能 |
|-----------|-------------------|----|----------|
| HSIZE | 0x0006, 0x0007 | 11 | 水平尺寸 |
| VSIZE | 0x0008, 0x0009 | 11 | 垂直尺寸 |
| HSTART | 0x0002, 0x0003 | 11 | 水平开始位置 |
| VSTART | 0x0004, 0x0005 | 11 | 垂直开始位置 |
| SKIP_CTRL | 0x0021 | 1 | 垂直跳读使能控制 |
| | 0x0022 | 1 | 水平跳读使能控制 |



调整帧率

BG0866 输出同步信号的波形如下图所示：

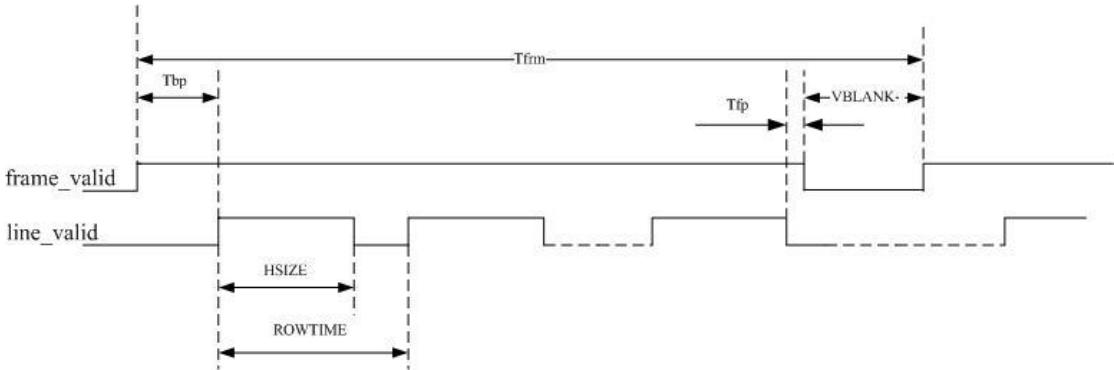


Figure 12 图像数据波形图

在上图中，Tfrm 为帧时间。Tbp 称为后廊，指帧同步信号有效后到第一行图像数据的时间间隔。Tfp 称为前廊，指最后一行有效数据输出完毕后到帧同步信号无效的时间间隔。TFRM 和 ROWTIME 为 BG0866 的寄存器名称。他们的关系为：

$$T_{frm} = TFRM * ROWTIME * T_{mclk}$$

$$T_{bp} + T_{fp} = 6 * ROWTIME * T_{mclk}$$

$$VBLANK = (TFRM - VSIZE - 6) * ROWTIME * T_{mclk}$$

这里的 HSIZE 和 VSIZE 都是指实际输出图像的大小。

决定 BG0866 输出帧率的寄存器为 ROWTIME（行时间）和 TFRM，这些寄存器的地址见下表：

Table 11 帧率控制寄存器

| 寄存器名 | 地址 | 位宽 | 功能 |
|---------|-------------------|----|------------------------|
| ROWTIME | 0x000e, 0x000f | 16 | 以主输入内部主时钟为单位的行时间控制寄存器。 |
| TFRM | 0x0010, 0x0011 | 16 | 以行时间为单位的，帧时间控制寄存器。 |

ROWTIME 的默认值为 0x0898（10 进制为 2200），TFRM 的默认值为 0x04cb（10 进制为 1227），按照上面计算公式，得到帧时间为：

$$T_{frm} = 1227 * 2200 * T_{mclk}$$

ROWTIME 和 TFRM 寄存器调整后需要往 0x001d 写入 0x02 才会生效。



调节曝光与增益

调节曝光

决定曝光时间的寄存器是 **TEXP** 和 **TEXP_MCK** 两个寄存器。其中 **TEXP** 以行时间为单位，**TEXP_MCK** 以输入主时钟周期为单位。曝光时间计算公式：

$$Texp = (TEXP * ROWTIME + TEXP_MCK) * Tmclk$$

公式中出现的 **ROWTIME** 为寄存器名字，请参见“调整输出帧率”章。**Texp** 必须小于 **Tfrm**，否则无法输出图像。**TEXP** 和 **TEXP_MCK** 寄存器的地址见下表：

Table 12 曝光控制寄存器

| 寄存器名 | 地址 | 位宽 | 功能 |
|----------|--------|----|----------------|
| TEXP | 0x000c | 16 | 以行为单位的曝光长度控制 |
| | 0x000d | | |
| TEXP_MCK | 0x000a | 16 | 以主时钟为单位的曝光长度控制 |
| | 0x000b | | |

TEXP 的默认值为 0x02e0，**TEXP_MCK** 的默认值为 0x0000，按照上面计算公式，曝光时间为：

$$Texp = (736 * 2200 + 0) * Tmclk$$

TEXP 和 **TEXP_MCK** 调整后需要往 0x001d 写入 0x02 才会生效。

调节增益

BG0866 中有两级增益，第一级为模拟增益，第二级为数字增益。

其中 **analog** 增益的控制寄存器为：

Table 13 ramp 模拟增益控制寄存器

| 寄存器名 | 地址 | 位宽 | 功能 |
|-------------|--------|----|-----------|
| VH_CON | 0x00a1 | 4 | ramp 增益控制 |
| VCMCOMP_CON | 0x00a2 | 5 | 偏置电压调整 |
| RMPGAIN_SEL | 0x00a3 | 2 | ramp 增益档位 |

由以上寄存器控制的模拟增益为：

$$Gain_{analog} = Gain_{rmp} \cdot \frac{16}{Vh_con + 1}$$

其中，**Gain_{rmp}** 由 **RMPGAIN_SEL[1:0]** 寄存器设置，如下表：



Table 14 RMPGAIN_SEL[1:0]与 Gain_{rmp} 对应关系

| RMPGAIN_SEL[1:0] | 0x0 | 0x1 | 0x2 | 0x3 |
|---------------------|------|-----|-----|-----|
| Gain _{rmp} | 0.75 | 1 | 2 | 4 |

优先使用 RMPGAIN_SEL 调节增益，然后剩余增益部分由 VH_CON 调节。

VCMCOMP_CON 寄存器设置为 0x12 即可适用于所有增益设置。

调节增益策略

如下图所示为增益的映射策略。假设系统输入总增益为 gain:

- 1 若 gain 小于等于最大模拟增益的限制，将 gain 映射为模拟增益，增益精度不足部分采用数字增益。
- 2 若 gain 大于最大模拟增益的限制，首先将小于限制的部分映射为最大模拟增益，剩下的部分映射为数字增益。
- 3 通过 I2C 将 gain code 写回到 Sensor 内部寄存器。

数字增益的控制寄存器为:

Table 15 数字增益控制寄存器

| 寄存器名 | 地址 | 位宽 | 功能 |
|-------|-------------------|----|--------|
| DGAIN | 0x01ab, 0x01ac | 13 | 数字增益控制 |

数字增益的控制寄存器为 DGAIN, 其中 0x0200 为 1 倍数字增益。也就是说

$$\text{Gain}_{\text{digital}} = \text{DGain} / 512.$$

综上，总增益为:

$$\text{Gain}_{\text{All}} = \text{Gain}_{\text{analog}} * \text{Gain}_{\text{digital}}$$

黑电平校正

BG0866 芯片内建了黑电平校正模块。其基本原理是利用黑电平参考像素对有效像素进行黑电平校正，用以消除电路，环境温度带来的黑电平漂移。

Table 16 BLC 控制寄存器

| 寄存器名 | 地址 | 位宽 | 功能 |
|----------|--------|----|---|
| BLC_CTRL | 0x0120 | 2 | Bit[1] Reserved Bit[0]: BLC enable, 高有效。 |
| DBLC_OB | 0x0121 | 12 | 期望得到的最终图像的 OB, 有符号 |



| | | | |
|--|--------|--|----|
| | 0x0122 | | 数。 |
|--|--------|--|----|

BLCC 的目标值由 DBLC_OB 来调节，即 BLCC 操作完成后期望得到的黑电平。
在黑电平参考像素的 LEVEL 值发生变化时，BLCC 算法将会重新计算补偿值。

MIPI

BG0866 支持 1 lane 的 mipi 输出，速度可达到 1000Mbps。

Table 17 mipi 控制寄存器

| 寄存器名 | 地址 | 位宽 | 功能 |
|------------------|----------|----|---|
| MIPI_CTRL0 | 16'h0390 | 7 | Bit[6:3]: Reserved Bit[2]: Mipi clock continuous enable,时钟 lane 是否持续输出控制，1 为持续。 Bit[1]: Mipi module enable, mipi 使能控制，1 为使能。 Bit[0]: Reserved |
| MIPI_CTRL2 | 16'h0392 | 6 | Bit[5:2]: Reserved Bit[1]: Frame number enable in frame start(or end)' WC, 1 表示 frame number 使能（在 0-0xffff 之间循环），0 表示 frame number 一直为 0 Bit[0]: Reserved |
| MIPI_CTRL3 | 16'h0393 | 1 | Bit[0]: Data lane 0 HS enable，使用 1 个数据通道时必须设为 1。 |
| MIPI_PCLK_PERIOD | 16'h0398 | 8 | Clock period used to calculate the mipi timing，设置的值为 mipi clock lane 输出的时钟周期的 4 倍（如果有小数部分，直接舍弃）。 |

raw10 数据输出顺序如 Figure 13 所示。

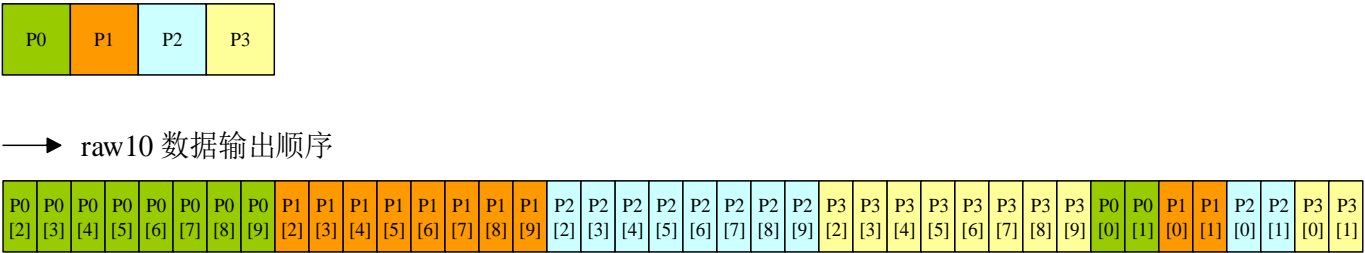


Figure 13 raw10 数据输出顺序

数据分配如 Figure 14 所示。

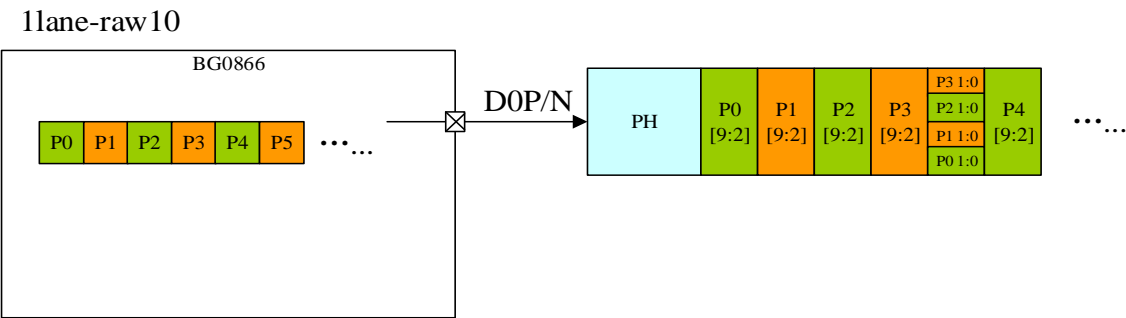


Figure 14 1 通道数的 raw10 数据分配

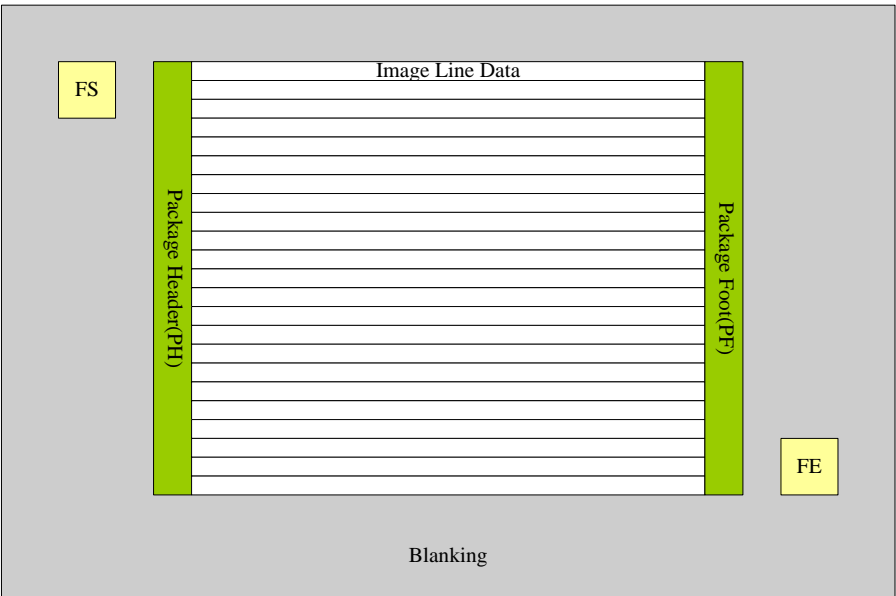


Figure 15 Mipi Frame Timing



其他

MIPI lane 相位调节

Table 18 调节 Pclk 的相位

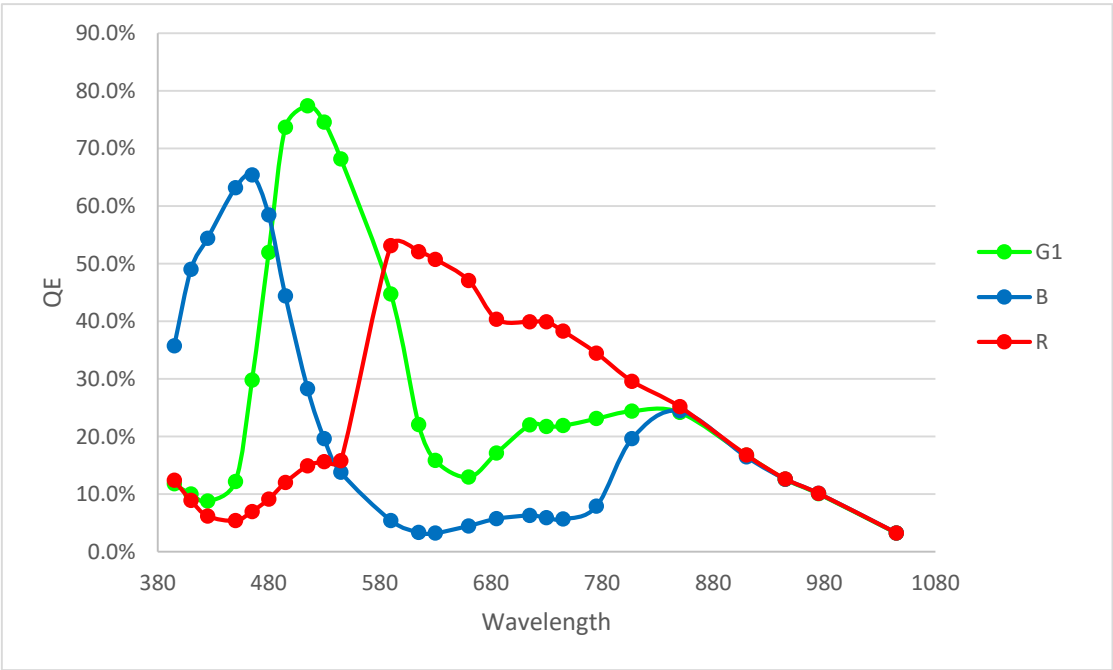
| 寄存器名 | 地址 | 位宽 | 功能 |
|-------------|--------|----|-----------------|
| BITCLK_DLY | 0x00f6 | 4 | Clk-lane 的相位调节 |
| BITDATA_DLY | 0x00f7 | 4 | Data-lane 的相位调节 |

DVP 模式相位调节

Table 19 DVP 模式调节 Pclk 的相位

| 寄存器名 | 地址 | 位宽 | 功能 |
|----------|--------|----|------------|
| PCLK_DLY | 0x00B2 | 3 | Pclk 的相位调节 |

量子效率曲线





FQA

| 序号 | 问题描述 | 解决办法 |
|----|------|------|
| 1 | | |
| 2 | | |
| 3 | | |



版本变更记录

| 日期 | 版本 | 页码 | 描述 |
|-----------|-----|----|-----------------------|
| 2021-11 | 1.0 | -- | 初版 |
| 2022-3 | 1.1 | | 增加增益调节策略 |
| 2022-5 | 1.2 | | 修改 vddio 供电电压为 1.8V ； |
| 2022-5-26 | 1.3 | | 修改了 CRA |
| | | | |
| | | | |
| | | | |