İTÜ Computer Engineering Department İTÜ Bilgisayar Mühendsiliği Bölümü

COMPUTER ARCHITECTURE 1ST MIDTERM BİLGİSAYAR MİMARİSİ 1nci YILİÇİ SINAVI

SOLUTION / ÇÖZÜM 1: (35 Points / Puan)

$$S_1 = X_1 + X_2 + R = 40 \text{ ns}$$

$$S_2 = X_3 + X_4 + R = 40 \text{ ns} \implies t_p = 40 \text{ns}$$

$$S_3 = X_5 + X_6 + R = 35 \text{ ns}$$

$$T_1 = k \cdot t_p = 3 \cdot 40 = 120 \text{ns}$$

b. (10 p)

Duration of one task without the pipeline / İş hattı olmadan bir işin süresi

$$t_n = \sum_{i=1}^{6} X_i = 30 + 5 + 20 + 15 + 10 + 30 = 100ns$$

It is also possible to assume that there is a register at output of the circuit to hold the result. Then t_n =105ns. Both values (100ns and 105ns) are accepted.

Sonucu tutmak üzere devrenin çıkışına bir saklayıcı bağlandığı varsayılabilir Bu durumda t_0 =105ns. Her iki değer de (100ns ve 105ns) kabul edilmiştir.

$$\begin{array}{l} (k+n\text{-}1) \cdot t_p < n \cdot t_n \\ (2+n) \cdot 40 < n \cdot 100 \quad \Rightarrow n \geq 2 \end{array}$$

c. (20 p)

There are two possible designs with the same performance / Aynı performansa sahip iki olası tasarım vardır

$$\begin{array}{lll} 1. & & & & & & & & & \\ S_1 = X_1 + R = 35 \text{ ns} & & & & & & \\ S_2 = X_2 + X_3 + R = 30 \text{ ns} & \Rightarrow t_p = 35 \text{ns} & & & \\ S_3 = X_4 + X_5 + R = 30 \text{ ns} & \Rightarrow t_p = 35 \text{ns} & & & \\ S_4 = X_6 + R = 25 \text{ ns} & & & & \\ S_4 = X_5 + X_6 + R = 35 \text{ ns} & & & \\ \end{array}$$

i)
$$T_{10} = 120 + 9 \cdot 40 = 480$$
ns

ii)
$$T_{10} = 4 \cdot 35 + 9 \cdot 35 = 455$$
ns

SOLUTION / ÇÖZÜM 2: (30 Points)

- **a.** Static prediction (5p)
 - i) Always predict taken
 - ii) Always predict not taken
- **b.** Dynamic prediction with one bit (10p)
 - i) Initial decision is to take the branch
 - ii) Initial decision is not to take the branch
- **c.** Dynamic prediction with two bits (15p)
 - i) Initial decision is to take the branch
 - ii) Initial decision is not to take the branch

- a. Statik öngörü (5p)
 - i) Her zaman "dallanma var"
 - ii) Her zaman "dallanma yok"
- **b.** Bir bitlik dinamik öngörü yöntemi (10p)
 - i) Başlangıç kararı "dallanma var"
 - ii) Başlangıç kararı "dallanma yok"
- c. İki bitlik dinamik öngörü yöntemi (15p)
 - i) Başlangıç kararı "dallanma var"
 - ii) Başlangıç kararı "dallanma yok"

a.

i) BNZ LOOP1: There is a misprediction only in the last iteration (exit). Other predictions are correct. *Sadece son yinelemede döngüden çıkarken yanlış öngörü olur; diğer öngörüler doğrudur.*

Correct (Doğru): 9 Incorrect (yanlış): 1

BNZ LOOP2: There is a misprediction only in the last iteration (exit). Other predictions are correct.

Sadece son yinelemede döngüden çıkarken yanlış öngörü olur; diğer öngörüler doğrudur.

Correct ($Do\check{g}ru$): 10x9 = 90 Incorrect (yanlis): 10x1 = 10

Total (Toplam): Correct (Doğru): 99 Incorrect (yanlış): 11

ii) BNZ LOOP1: There is a correct prediction only in the last iteration (exit). Other predictions are incorrect.

Sadece son yinelemede döngüden çıkarken doğru öngörü olur; diğer öngörüler yanlıştır.

Correct (Doğru): 1 Incorrect (yanlış): 9

BNZ LOOP2: There is a correct prediction only in the last iteration (exit). Other predictions are incorrect.

Sadece son yinelemede döngüden çıkarken doğru öngörü olur; diğer öngörüler yanlıştır.

Correct ($Do\check{g}ru$): 10x1 = 10 Incorrect (yanliş): 10x9 = 90

Total (*Toplam*): Correct (*Doğru*): 11 Incorrect (*yanlış*): 99

b.

Attention: Different prediction bits are used for each branch instruction (Slides 2.30, 2.31). *Dikkat: Her dallanma komutu için ayrı bir öngörü biti kullanılır (Yansı 2.30, 2.31).*

i) BNZ LOOP1: There is a misprediction only in the last iteration (exit). Other predictions are correct. Sadece son yinelemede döngüden çıkarken yanlış öngörü olur; diğer öngörüler doğrudur.

Correct (*Doğru*): 9 Incorrect (*yanlış*): 1

BNZ LOOP2: In the first run of the loop there is a misprediction only in the last iteration (exit). Other predictions are correct. After the first run p bit changes to "not to take the branch". Therefore, in the 2.-10. runs there are mispredictions both in the first and last iterations (Slide 2.33).

Döngünün ilk çalışmasında sadece son yinelemede döngüden çıkarken yanlış öngörü olur; diğer öngörüler doğrudur. Döngüden çıkıldığında p biti "dallanma yok" olarak değişir. Bu nedenle döngünün 2.-10. Çalışmalarında hem ilk hem de son yineleme de hatalı öngörü olur (Yansı 2.33).

Correct ($Do\check{g}ru$): 9 + 9x8 = 81 Incorrect (yanliş): 1 + 9x2 = 19

Total (*Toplam*): Correct (*Doğru*): 90 Incorrect (*yanlış*): 20

ii) BNZ LOOP1: There are a mispredictions in the first and last iterations. Other predictions are correct.

İlk ve son yinelemelerde yanlış öngörü olur; diğer öngörüler doğrudur.

Correct (Doğru): 8 Incorrect (yanlış): 2

BNZ LOOP2: There are a mispredictions in the first and last iterations. Other predictions are correct.

İlk ve son yinelemelerde yanlış öngörü olur; diğer öngörüler doğrudur.

Correct (Doğru): 10x8 = 80 Incorrect (yanliş): 10x2 = 20

Total (Toplam): Correct (Doğru): 88 Incorrect (yanlış): 22

Attention: Different prediction bits are used for each branch instruction (Slides 2.30, 2.34). *Dikkat: Her dallanma komutu için ayrı bir öngörü biti kullanılır (Yansı 2.30, 2.34).*

i) BNZ LOOP1: There is a misprediction only in the last iteration (exit). Other predictions are correct.

Sadece son yinelemede döngüden çıkarken yanlış öngörü olur; diğer öngörüler doğrudur.

Correct (Doğru): 9

Incorrect (yanlış): 1

BNZ LOOP2: There is a misprediction only in the last iteration (exit). Other predictions are correct.

Sadece son yinelemede döngüden çıkarken yanlış öngörü olur; diğer öngörüler doğrudur.

Correct ($Do\check{g}ru$): 10x9 = 90

Incorrect (*yanlış*): 10x1 = 10

Total (Toplam): Correct (Doğru): 99

Incorrect (yanlış): 11

ii) BNZ LOOP1: There are a mispredictions in the first, second and last iterations. Remember, in this mechanism the decision is changed after two mispredictions.

Birinci, ikinci ve son yinelemelerde yanlış öngörü olur. Hatırlatma, bu yöntemde karar iki yanlış öngörüden sonra değişir.

Correct (Doğru): 7

Incorrect (yanlış): 3

BNZ LOOP2: In the first run, there are a mispredictions in the first, second and last iterations. After the first run the decision is still "to take the branch". Therefore, in the 2.-10. runs there will be misprediction only in the last iteration.

Döngünün ilk çalışmasında; birinci, ikinci ve son yinelemelerde yanlış öngörü olur. Döngünün ilk çalışmasından sonra karar hala "dallanma var" şeklindedir. Bu nedenle, döngünün 2.-10. Çlaşımasında sadece son yinelemede hatalı öngörü oluşur.

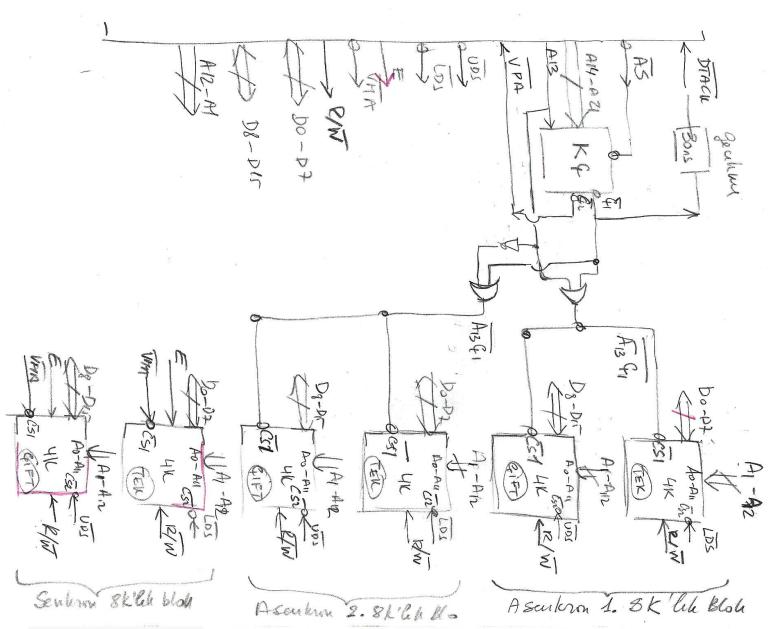
Correct ($Do\check{g}ru$): 7 + 9x9 = 88

Incorrect (yanliş): 3 + 9x1 = 12

Total (Toplam): Correct (*Doğru*): 95

Incorrect (yanlış): 15

7	Ç ÖZÜM 2: (3	-alan imi	De	esign of the	Address	Decoder:	1-	1-0	deure)
Kod fi	52úcu t (4K*16) 8k (4K &	00000	MANAGEMENT .		, 11.1	, plo	en (-	2 ter	dules
27740	(4K*16)		of eile	small.	belle	lein a	2 N	1emory 1	тошись
First 8K*0	RV 14K 8	iozcuk)	As	enchronous	s handsha	King 7	12-0		
Birina	3 10 (x	4	100	000	> f F	+13-0		
Last Addr.	Baslang	is a dresi	4	vnchronous 100	FFF	. د	/	o tu	moun
Star (12	Day 1	a dres	4	10 1	^ L_I	1.4 61	logue C	Momor	, module
End Adar	Son		1 51	lusma	le bei	~	2	Memory	
Second 8K*	BL TAKE	otani		100 101 lusma \$10	2 00	011	413=		
Trana .	dr. Bapla		nesi	\$ 10	2 FF	= F) '	•		
armet 1d	dr R1516	engra		\$ 10	1 2 1				014
Start	1dr 200	adres			a with	strobe	1/1/1 6	dopul	2 tum
End A	lddr. Son			Synchro	nous will	lune -	auen 2	2 Memo	ry modu
Third 8K*1	3 (4K*Word) u 8K (4) 14	Synchro forma \$ 20 \$ 20	u				
1/cins C	u 8K (4	ksötan	1)	- 09	0)	A 12	=0	
USur		- 1	004	\$ 20	00-	-= 1	HI		
Start .	addr. Başla	angu av	USI	\$ 2 (A21,A	21 F	FF J			ΔΙ
G(d)	nd Addr. S	n adro		4 ~		0 0	12 A16	A15, F	114, 11
E	nd Adar.			A OF A	29 A19	, A18, H	(1),01-)	1 L	نعد باراا
Inputs of	the decoder Cozuci of the decode	- OINIA	leri	A21,A - Q1	~ 1	· ole	iles m	all y	Chun Se
Kad	COZUCI	Sond	0	G. I	16K'6	il er	1	2. bell	el see
Outputs	of the decode	I cilly	, lan	- T	01 18	ile W	far max	<i>x</i>	
Cod	of the decode	~ .	5	- 91 - 92	SK.	(JAIC #	STEAT	led !
		1 .		- G2 21 A20	AT9 F	118 A13	rme.		- d
Gikas	. Leuhler	ulen G	$\tau = H$	21 1120		- 5	A AU	SAIS	HIM *
Empressi	ons for the ou	P	^	101 471) 1111	, , , –			
$C1 \cdot for$	0K 0		F2= F	ile bir			_ 11	with AS	S') p
Ç2: for 8	K*8			0 1	1.11-	Tru	ith Table	(Will 12-	
4		111	(AS	ile bir	1711 ce				
Do	oraluh	ta blo su	(1)			h	- 1	-	= 1
)			1	418 A14	10.10	+w AM	413	141	62
	0.63	A21 A20	AR F	418 417	16	14			- 1
	115	A21 A20					6	.0	1
			0	0 0	0 0				0
	10				0 0	0	0		· ·
	0	10	0	1				1	
			OTHE	R VALUES	C EV	LER	2	1	7
	0	D	IGE	R DE		1 1	11	1	1
		100	91	00	P	0 0	19 !	1-1	
		14 7	P	AND THE PROPERTY OF THE PARTY O	A second state of the same			= 1	



Synchronous 8K*8 block

Asynchronous handshaking 2. 8K*8 block

Asynchronous handshaking 1. 8K*8 block

Soru 3 Darkk

MOVE.B (\$100000), DO Komitu operande bellehten aler Operand utunluga & selette, operand about quit Operand alma germi

As etkin -> 30 us soura DTACK giris, etkin FCO-FCZ degen 010 R/W -> okuma (1 degiri) Kod corract d. gilling et kin A13=0 olmale (Sklik ilk blok) UDS -> etkin (sift sekisleler blogn) AS ethisi+ ohunca ODS y FCO-FCZ ve DTAC. ethisis elur.

MOVE.W (\$ 20 000), D1 komenter operande belleliteraler Operand nombre 2 schitle, operand gift adrs-Oferand alma Chrimi

As -> etkur

FCO-FCZ defen 010 P/W -> ohema (1 degen) kod cornar cilus, 62 etkin.

VPA

etkuleşir (8 k'lek Senlerm bellek bloju

VMA -> ethin (bloblar segilor

E -> Senkronlama

UDS Ve 405 et kin (16 bit lih adisleme)

As ethiciz olunca Los, voir, FCO-FCZ ve VPA ethist olur

b.

i) MOVE.B (\$100000), D0 ; Move byte from memory to register D0

One byte is read from memory; address is even

Operand fetch cycle:

AS' active; After 30 ns DTACK' will be active

FC0-FC2:010 R/W':1 (Read)

1.Output of the Address Decoder (Ç1): active

A13 = 0 first 8K*8 block UDS': active (Even address)

After AS' is deactivated, UDS', FC'-FC0, DTACK' will also be deactivated.

ii) MOVE.W (\$200000), D1; Move word (16 bits) from memory to register D1

A word (two bytes) is read from memory; address is even

Operand fetch cycle:

AS' active; After 30 ns DTACK' will be active

FC0-FC2:010 R/W':1 (Read)

2.Output of the Address Decoder (Ç2): active

VPA': active VMA: active

E: is used for synchronization A13 = 0 first 8K*8 block

UDS' and LDS': active (16-bit operand, even address)

After AS' is deactivated, UDS', LDS, FC'-FC0, VPA' will also be deactivated.