

Fecha: 24-julio-2018

Cuatr. cursada:

Turno de TP:

Padrón:

- Diagram illustrating the instruction formats for the 68000 microprocessor, showing bit fields and their corresponding operations.

Instruction Formats:

 - SETHI Format:** op (1 bit), rd (2 bits), op2 (2 bits), imm22 (22 bits).
 - Branch Format:** op (1 bit), cond (2 bits), op2 (2 bits), disp22 (22 bits).
 - CALL format:** op (1 bit), disp30 (30 bits).
 - Arithmetic Formats:**
 - Format 1: op (1 bit), rd (2 bits), op3 (2 bits), rs1 (2 bits), 0 (1 bit), 0 (1 bit), 0 (1 bit), 0 (1 bit), 0 (1 bit), 0 (1 bit), 0 (1 bit), 0 (1 bit), rs2 (2 bits).
 - Format 2: op (1 bit), rd (2 bits), op3 (2 bits), rs1 (2 bits), 1 (1 bit), simm13 (13 bits).
 - Memory Formats:**
 - Format 1: op (1 bit), rd (2 bits), op3 (2 bits), rs1 (2 bits), 0 (1 bit), 0 (1 bit), 0 (1 bit), 0 (1 bit), 0 (1 bit), 0 (1 bit), 0 (1 bit), 0 (1 bit), rs2 (2 bits).
 - Format 2: op (1 bit), rd (2 bits), op3 (2 bits), rs1 (2 bits), 1 (1 bit), simm13 (13 bits).

Operation Codes (F₃ F₂ F₁ F₀):

F ₃	F ₂	F ₁	F ₀	Operation
0	0	0	0	ANDCC (A, B)
0	0	0	1	ORCC (A, B)
0	0	1	0	NORCC (A, B)
0	0	1	1	ADDCC (A, B)
0	1	0	0	SRL (A, B)
0	1	0	1	AND (A, B)
0	1	1	0	OR (A, B)
0	1	1	1	NOR (A, B)
1	0	0	0	ADD (A, B)
1	0	0	1	LSHIFT2 (A)
1	0	1	0	LSHIFT10 (A)
1	0	1	1	SIMM13 (A)
1	1	0	0	SEXT13 (A)
1	1	0	1	INC (A)
1	1	1	0	INCP (A)
1	1	1	1	RSHIFT5 (A)

Instruction Format Details:

op	Format	op2	Inst.	op3 (op=10)	op3 (op=11)	cond	branch
00	SETHI/Branch	010	branch	010000 addcc	000000 ld	0001	be
01	CALL	100	sethi	010001 andcc	000100 st	0101	bcs
10	Arithmetic			010010 orcc		0110	bneg
11	Memory			010110 ornc		0111	bvs
				100110 srl		1000	ba
				111000 jmp			

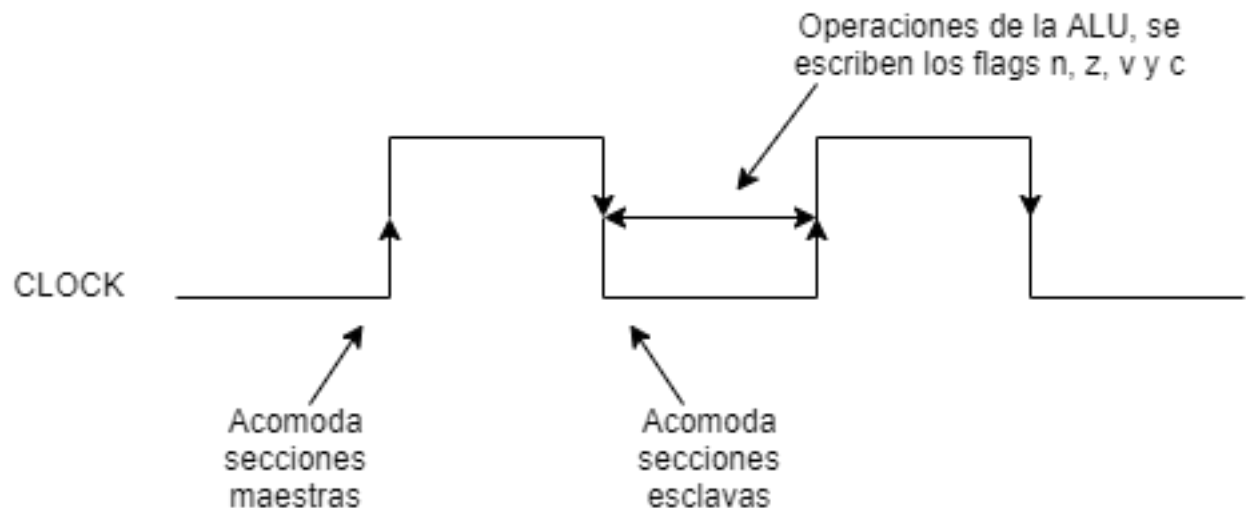
Condition Codes:

cond	Operation
0 0 0	Use NEXT ADDR
0 0 1	Use JUMP ADDR if n = 1
0 1 0	Use JUMP ADDR if z = 1
0 1 1	Use JUMP ADDR if v = 1
1 0 0	Use JUMP ADDR if c = 1
1 0 1	Use JUMP ADDR if TR (13) = 1
1 1 0	Use JUMP ADDR
1 1 1	DECODE

1. Ejercicio 1

a) La microarquitectura opera sobre un ciclo de reloj de dos fases.

- En el flanco positivo del clock cambian las secciones maestras de todos los registros.
- En el flanco negativo la información almacenada en la sección maestra de cada FF se transfiere hacia la esclava (esto deja información disponible para las operaciones de la ALU).
- Cuando el reloj está en estado bajo, se llevan a cabo las funciones de ALU, MUX y CBL que deben completarse antes del próximo flanco positivo.

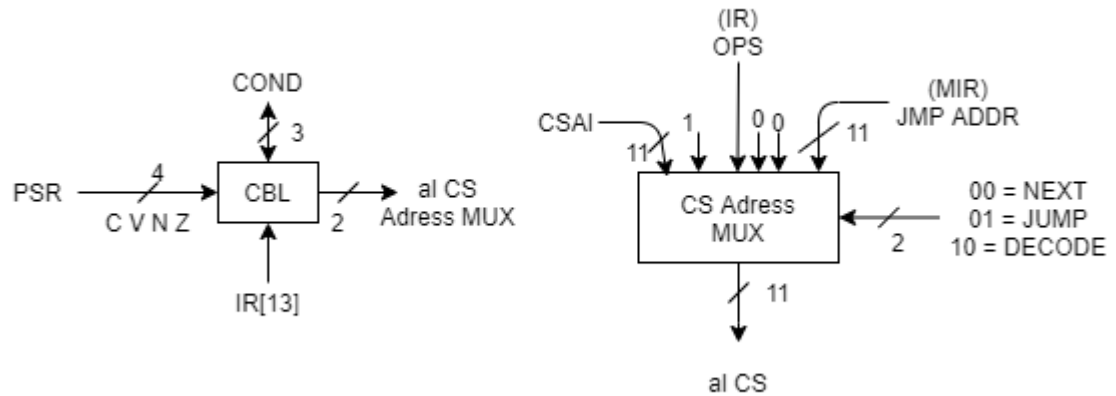


La siguiente microinstrucción a ser ejecutada bien puede ser:

- Inmediatamente siguiente en la memoria de control
- Una a la que se salta en la memoria de control
- La microinstrucción DECODE

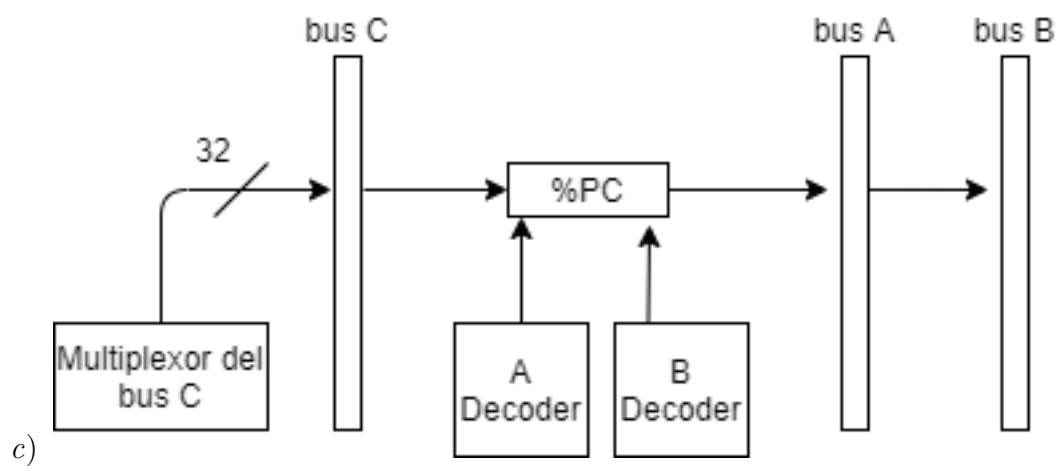
Esto lo determina el CBL; a partir de sus entradas (el campo COND, los flags del PSR y IR[13]), determina si para la microinstrucción actual será NEXT, JMP o DECODE.

Envía dicha información por 2 bits al CS Adress MUX que le dice precisamente la dirección que se requiere a la memoria de control (quien luego la cargará en el MIR)



b) `impl: op = 10 op3 = 111000`
 DECODE recibe 1101110000 = 1760
 1760: IF R[IR[13]] THEN GOTO 1762;
 1761: R[pc] <-- ADD(R[rs1], R[rs2]); GOTO 0;
 1762: R[temp0] <-- SEXT13(R[IR]);
 1763: R[pc] <-- ADD(R[rs1], R[temp0]); GOTO 0;
 El MIR queda:

	A						B						C															
	M						M						M															
	U						U						U R W															
	A		X		B		X		C		X D R		ALU		COND		JUMP ADDR											
1760:	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	1	0	1	1	1	0	0	0	1	0
1761:	0	0	0	0	0	0	1	0	0	0	0	0	1	1	0	0	0	0	1	1	0	0	0	0	0	0	0	0
													PC = 32															
	lee rs1						lee rs2																					



2. Ejercicio 2

Un programa lee números entregados por un dispositivo de entrada y guarda en dos arreglos según si el número es > 0 o < 0. Ambos arreglos de 48 elementos cada uno, son declarados por el mismo programa. Una y otra vez se repite el proceso hasta que se agota la capacidad de alguno. Una rutina declarada en otro módulo tiene la función de leer el valor del periférico (mapeado en 0x2030h) y devolver el valor vía stack (24/07/18)

.begin

.org 2048

.extern leer

.macro push_arg

! macros para agregar elem a la Pila

add %r14, -4, %r14

stc arg, %r14

.endmacro

.macro pop_arg

! macro ins para obtener elem de la Pila

ld %r14, arg

add %r14, 4, %r14

.endmacro

.macro tener_dir, cont

sub dir, cont, %r8

stc %r15, %r8

add cont, -4, cont

.endmacro

DIR1 .equ 3000+192

! Vectores para los números negativos/positivos

DIR2 .equ 3192+192

main: or %r0, DIR1, %r1

! r1 → puntero a arreglos Pos

or %r0, DIR2, %r2

! r2 → puntero a vec negs

sechi 294028h, %r20

! dir del

add %r20, 120h, %r20

! periférico.

or %r0, 192, %r3

! tamaños de

or %r0, 192, %r4

! los arreglos

push %r15

loop andec %r3, %r3, %r0

! si algun vector se que da sin

be end

! Capacidad termina

andec %r4, %r4, %r0

be end

Call leer

POP %r5 ! guardo el valor leído en %r5

Andbdc %r5, %r5, %r0 ! Ver si r5 es + ó -

bneg negativos

Poner %r1, %r3

ba loop

leer: ld %r0, %r5 ! cargo en %r3 el 1º elem del vector

Push %r5

JMPL %r15, 4, %r0

end: POP %r5

JMPL %r15, 4, %r0

.org 3000

Arreglo 1: .dwb 48

Arreglo 2: .dwb 48

.end

3. Ejercicio 3

■ Archivo código objeto:

- Código de máquina
- Dirección de la primera instrucción
- Símbolos declarados en otros módulos (externos)
- Símbolos globales
- Librerías externas

- Información sobre la reubicación del código
- Linking: para combinar módulos, el linker:
 - a) Resuelve referencias externas
 - b) Reubica cada módulo de forma apropiada
 - c) Especifica símbolo principal de cada módulo
 - d) Especifica los contenidos de los diferentes segmentos de cada módulo
- Loader: Toma el código objeto y reubica los módulos con offset para que entren todos el programa en memoria simultaneamente sin que se pisen los distintos módulos.

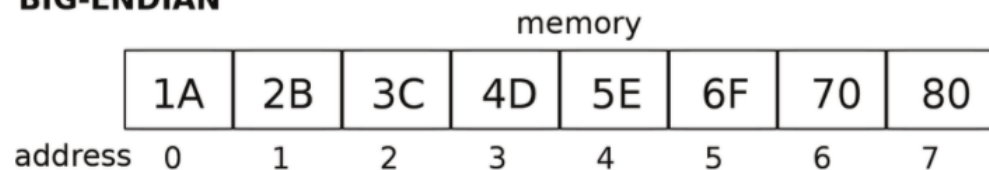
4. Ejercicio 4

La necesidad de definir los formatos big y little endian es porque los bits de los registros pueden ser guardados tanto como el bit mas significativo en la posición mas baja de memoria como de la forma contraria.

- Big endian: almacena el byte menos significativo en la posición mas baja de memoria.
- Little endian: almacenar el byte más significativo en la dirección más baja de memoria

Representación de 0x1A2B3C4D5E6F7080:

BIG-ENDIAN



LITTLE-ENDIAN

