

Memorias



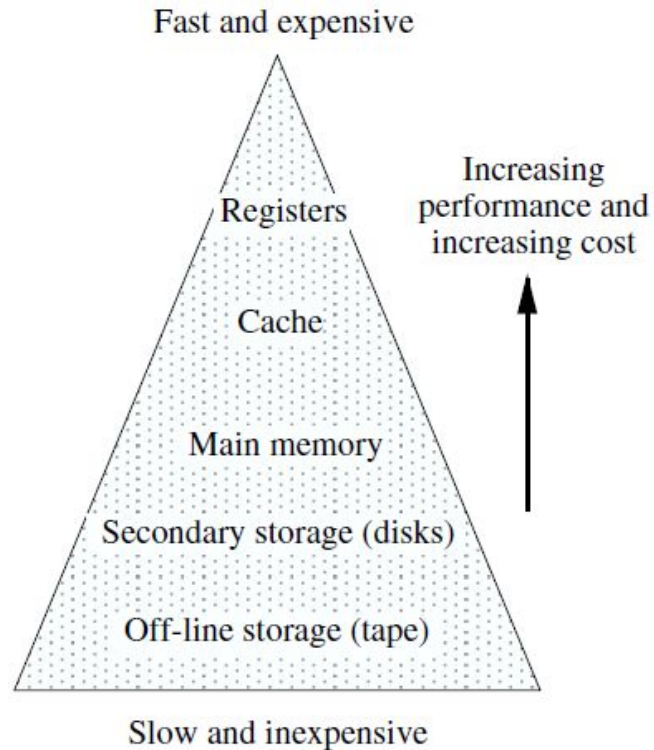
Tipos de memoria, configuraciones y conexasionado

Memorias

A medida que avanza la tecnología tanto la velocidad de los procesadores así como también la densidad de almacenamiento de las memorias crecen a un ritmo mucho más acelerado que la velocidad de almacenamiento de datos.

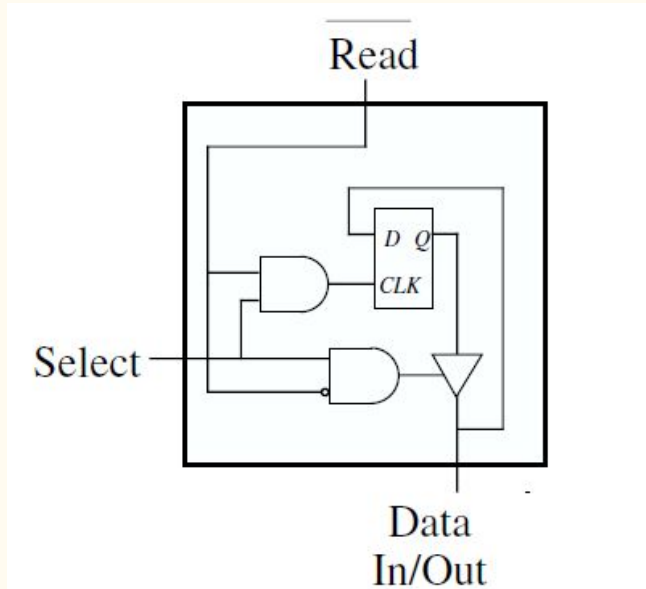
En una computadora pueden encontrarse memorias caras, de baja capacidad de almacenamiento pero muy rápidas hasta memorias cada vez más baratas y lentas (suponiendo \$/bytes) pero con alta capacidad de almacenamiento. Se busca que las memorias de un computador trabajen de forma altamente coordinada de manera que parezca que hay solo una única unidad de memoria de alta capacidad de almacenamiento y muy rápida.

Jerarquía de las memorias



Memorias de acceso aleatorio

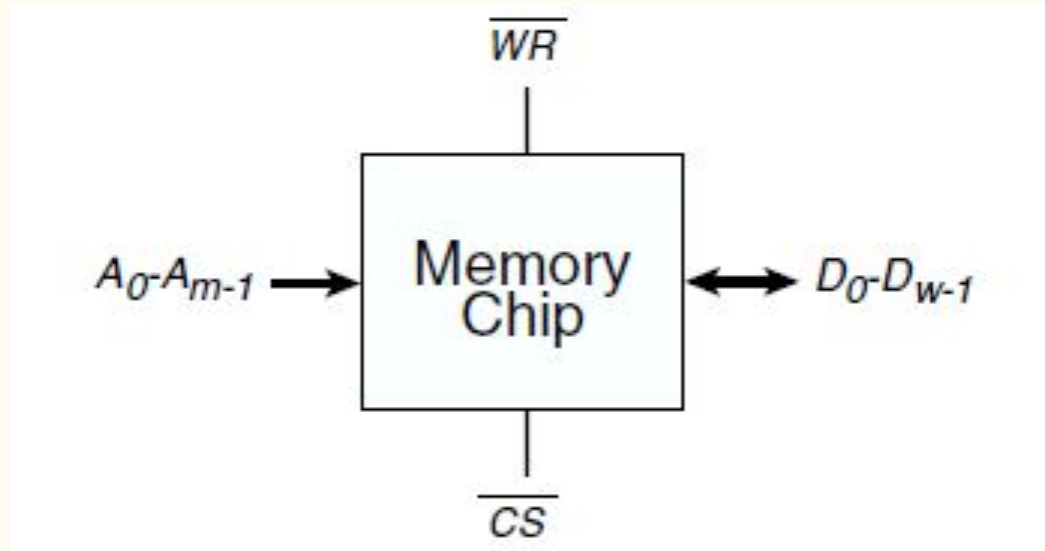
Lleva el mismo tiempo acceder a cualquier celda de esta memoria independientemente de la posición en su estructura. De aquí se desprende su nombre.



El circuito mostrado podría ser una celda de una memoria SRAM.

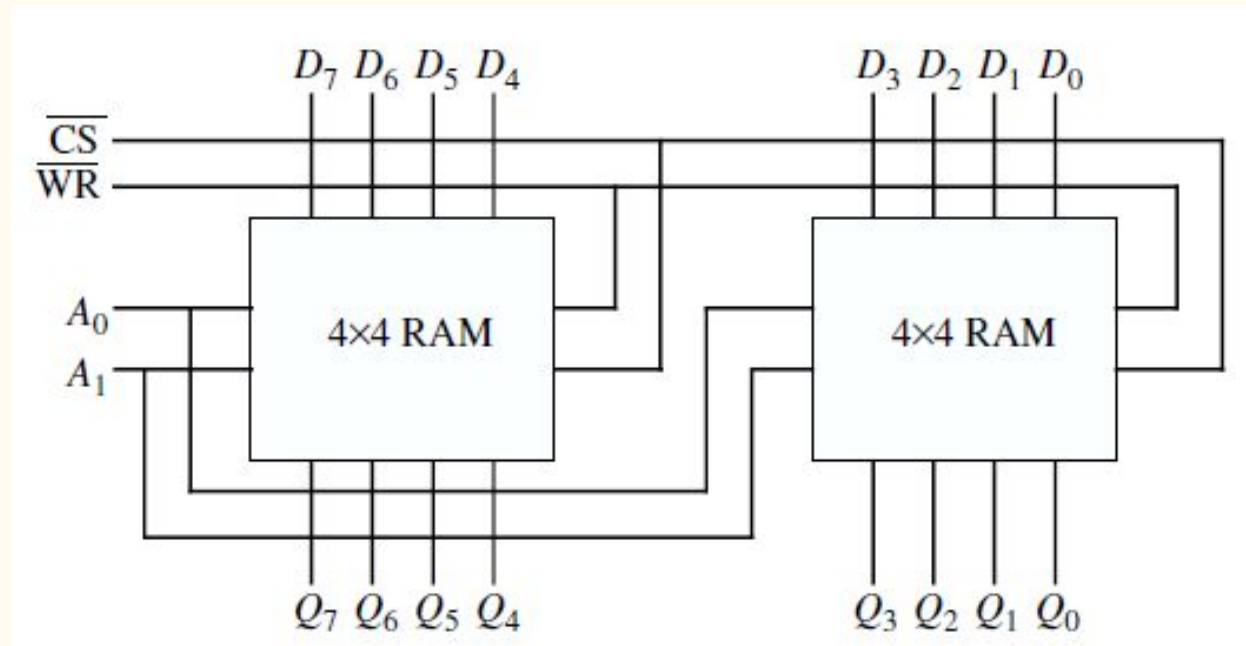
El tipo de memoria DRAM, necesita ser refrescada de forma frecuente para que su contenido no sea perdido puesto que está basada en capacitores.

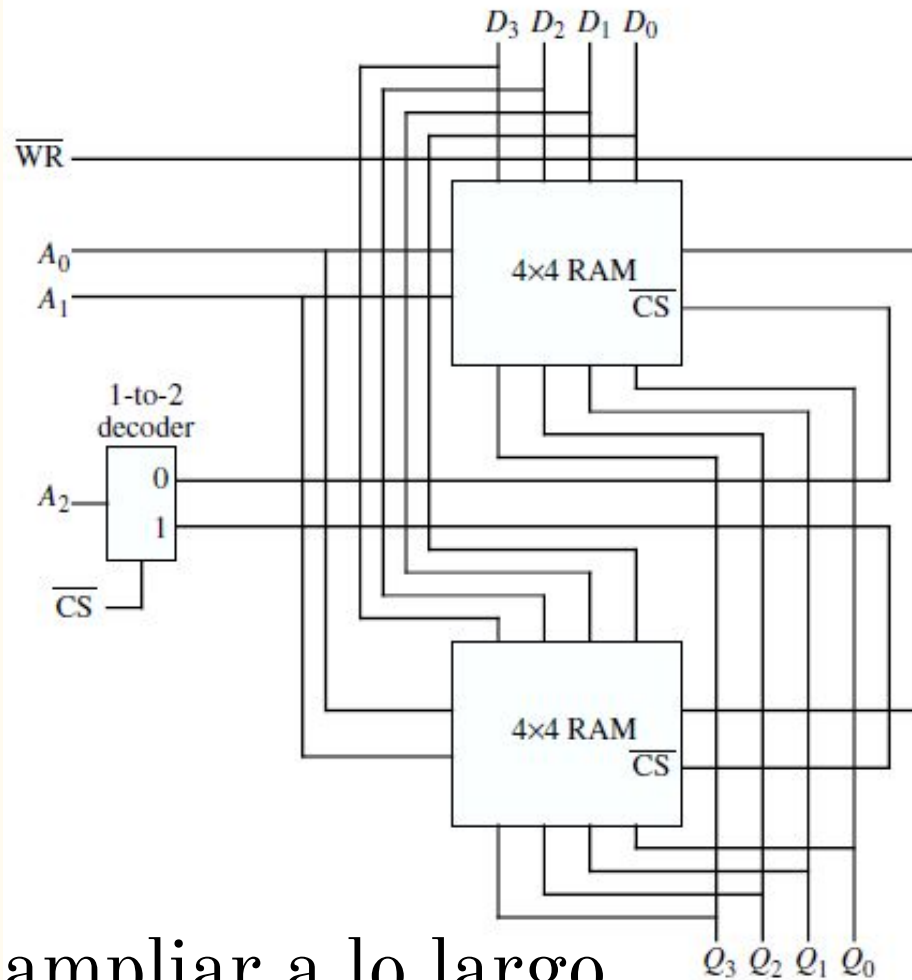
Circuito integrado de una RAM



Memoria RAM de $2^m \cdot w$ bits

Conexionado: ampliar a lo ancho

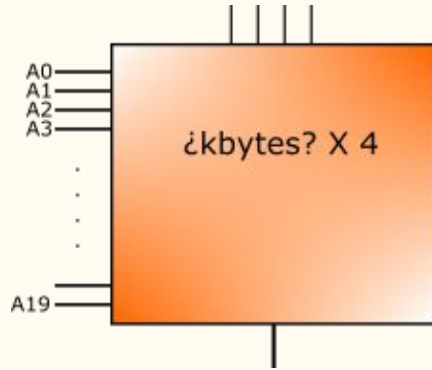




Conexionado: ampliar a lo largo

Ejercicio 1

Un integrado tiene una capacidad de 4 Mbit direccionables por palabras de 4 bits. Sobre la base de este integrado se pide construir un banco de memoria con una capacidad de 2 Mbytes que sea direccionable por bytes. Proponga dos soluciones alternativas: (a) utilizando decodificadores (b) utilizando compuertas



¿Cuántos bytes tiene este integrado?

¿Cuántas voy a necesitar?

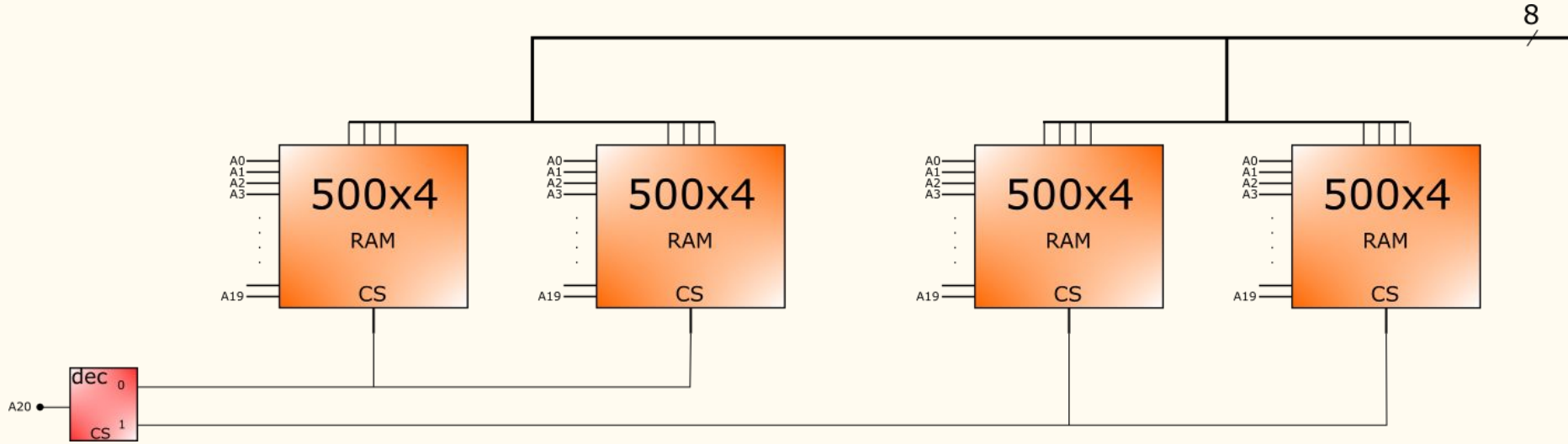
¿Cuántas palabras puedo direccionar con 20 bits de direcciones?

¿Cuántos integrados necesitamos?

Integrado: $4\text{Mbit} = 2^{(22)}\text{bits}$.

$$2^{(22)}/8 = 500\text{Kbytes}$$

Entonces cada integrado tiene medio Mbyte. Como necesitamos 2Mbytes vamos a utilizar 4 de estos integrados para formar la memoria pedida.

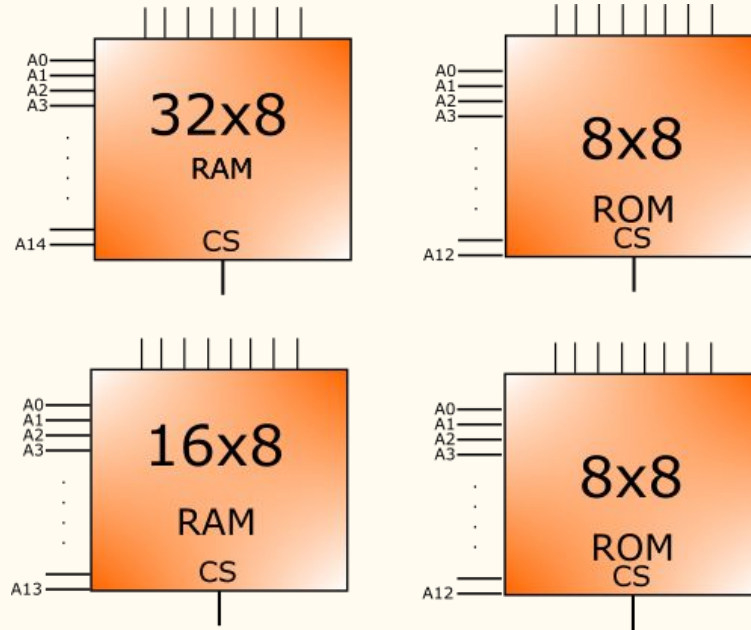


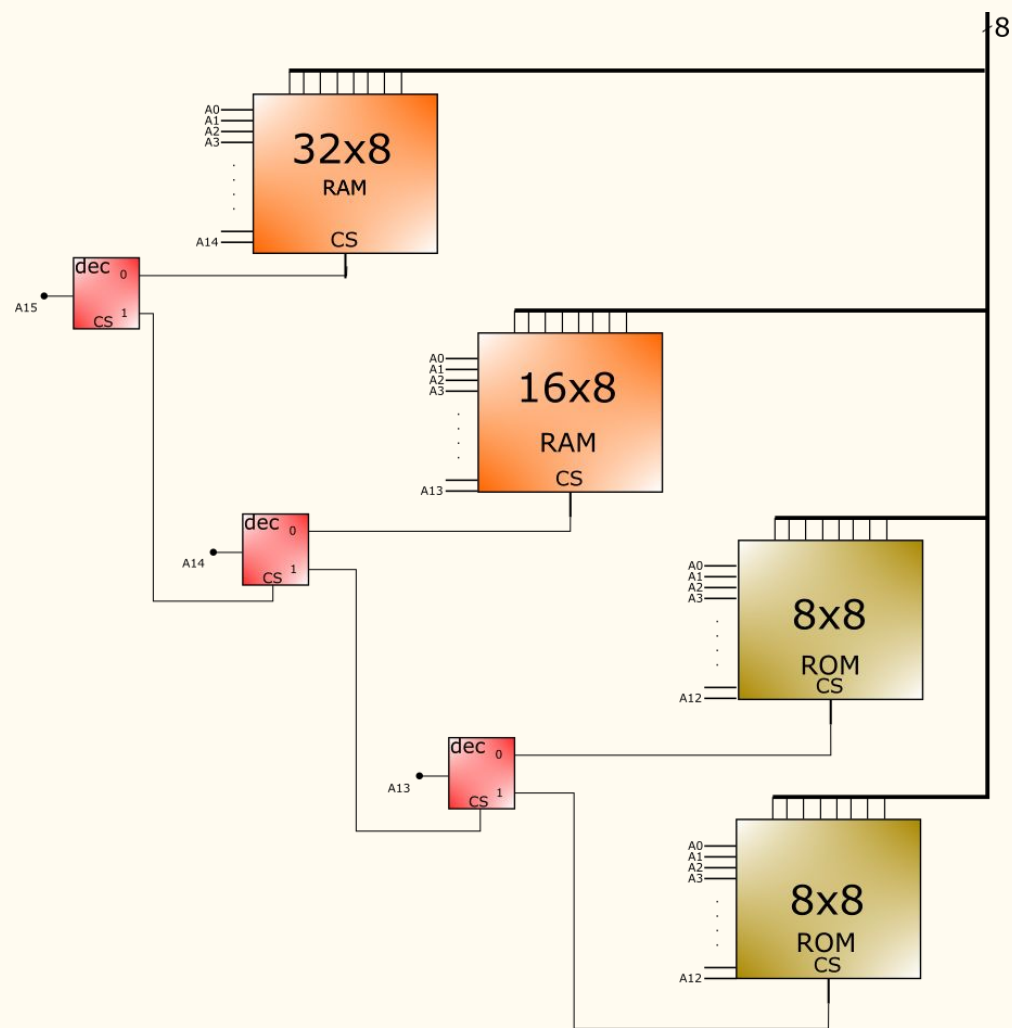
Ejercicio 2

Un procesador direcciona memoria mediante 16 bits. Se pide integrarlo a un sistema que contempla un mapa de memoria en que los 16 Kbytes más altos mapean memoria ROM y el resto del mapa es ocupado por memoria RAM. Se cuenta con un chip de memoria RAM de 32 Kbytes, otro de 16 K bytes y 2 chips de ROM de 8 Kbytes así como suficiente cantidad de decodificadores de los tipos que considere necesarios.

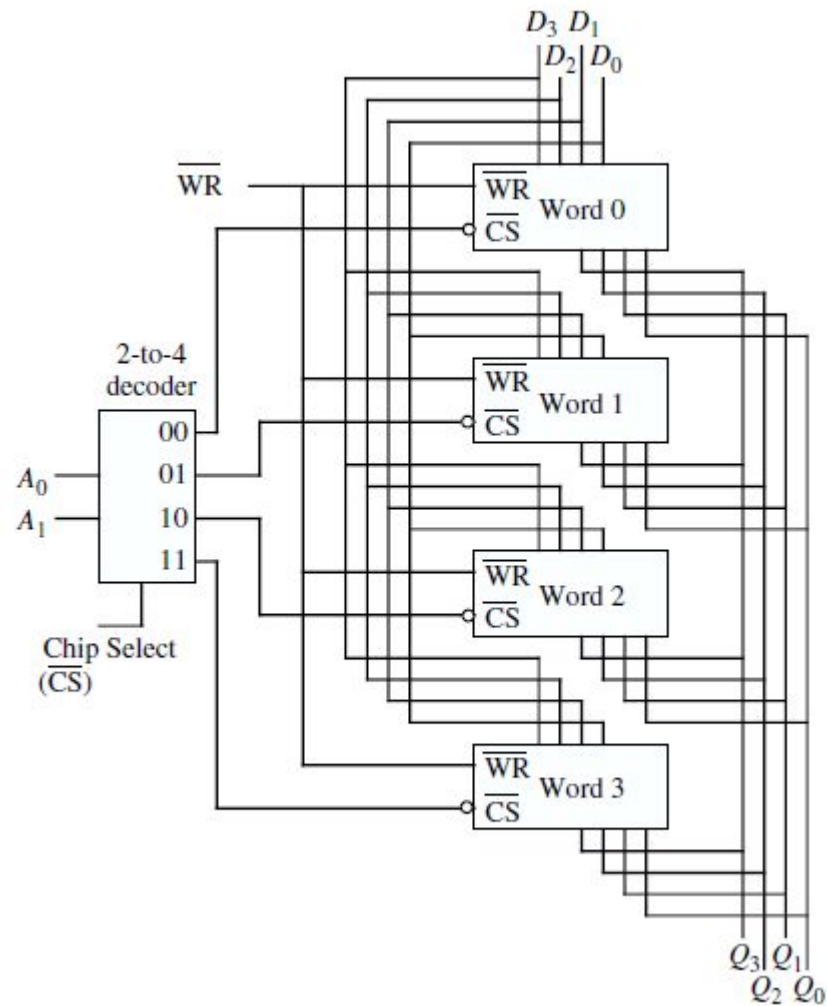
Realizar un diagrama circuital indicando todas las conexiones entre micro, memoria y circuito de decodificación, señalar que áreas de ese circuito comprenden el ‘bus de address’, ‘bus de datos’ y el ‘bus de control’.

Estos son los componentes que tenemos en la caja de herramientas mas todo tipo de decodificadores.

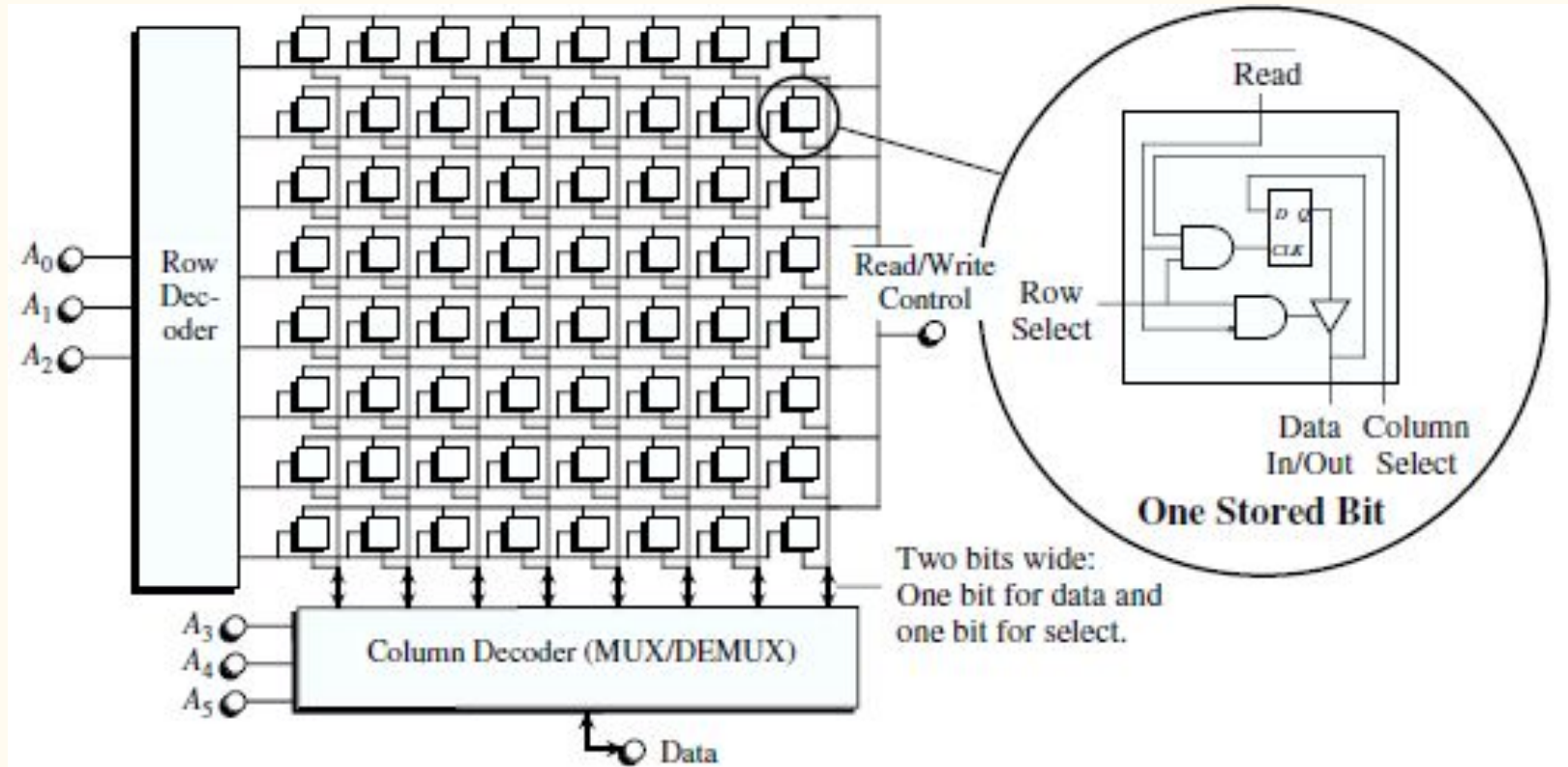




Organización 2D



Organización 2-1/2D



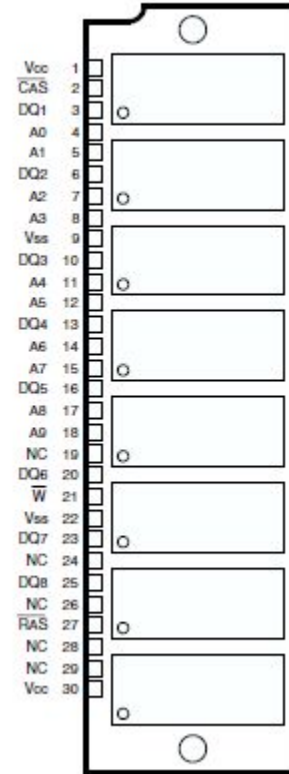
Ejercicio 8:

En el caso de decodificar un número reducido de posiciones de memoria (p.e. archivo de registros de un procesador) se suele utilizar una organización del tipo “2D”. En cambio con capacidades mayores (p.e., un módulo de memoria RAM) se hace necesario emplear una organización del tipo ‘21/2D’. Se pide justificar esta afirmación en base a lo siguiente:

- (a) Proponer dos circuitos para la lógica de decodificación de 64 bytes aplicando para ello uno y otro tipo de organización. Considerar sólo lo correspondiente a operaciones de lectura.
- (b) Comparar el número de compuertas requeridas en cada caso
- (c) Comparar el número de líneas de información dedicadas al direccionamiento en cada caso

Memorias comerciales: SIMM

| PIN NOMENCLATURE | |
|-------------------------|-----------------------|
| A0-A9 | Address Inputs |
| CAS | Column-Address Strobe |
| DQ1-DQ8 | Data In/Data Out |
| NC | No Connection |
| $\overline{\text{RAS}}$ | Row-Address Strobe |
| V_{CC} | 5-V Supply |
| V_{SS} | Ground |
| \overline{W} | Write Enable |



2^{20} bits por módulo

ROM:

