

ΟΡΓΑΝΩΣΗ ΚΑΙ ΣΧΕΔΙΑΣΗ ΥΠΟΛΟΓΙΣΤΩΝ

Έκδοση Ε

Η διασύνδεση υλικού και λογισμικού



#### Παράρτημα Α

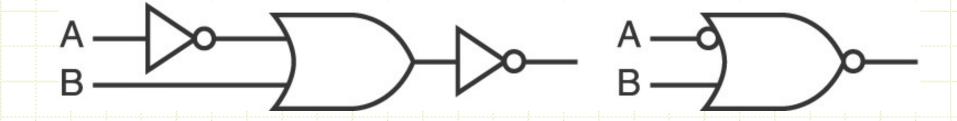
#### Τα Βασικά της Λογικής Σχεδίασης

Διαφάνειες διδασκαλίας του πρωτότυπου βιβλίου μεταφρασμένες στα ελληνικά και εμπλουτισμένες (μετάφραση, επιμέλεια, προσθήκες: Δημήτρης Γκιζόπουλος, Πανεπιστήμιο Αθηνών)

## Λογικές πύλες

Απλές και σύνθετες

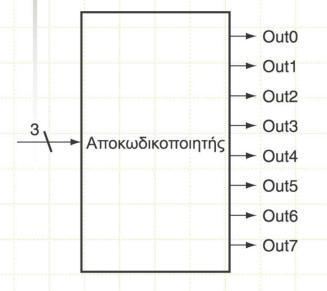






#### Αποκωδικοποιητές

#### decoders



Είσοδοι			Έξοδοι							
In2	In1	In0	Out7	Out6	Out5	Out4	Out3	Out2	Out1	Out0
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

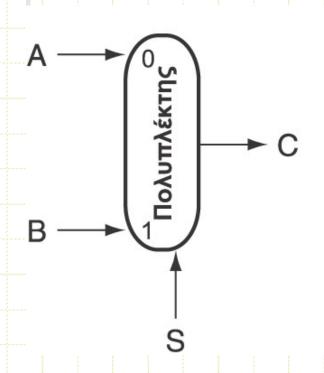
α. Ένας αποκωδικοποιητής των 3 bit

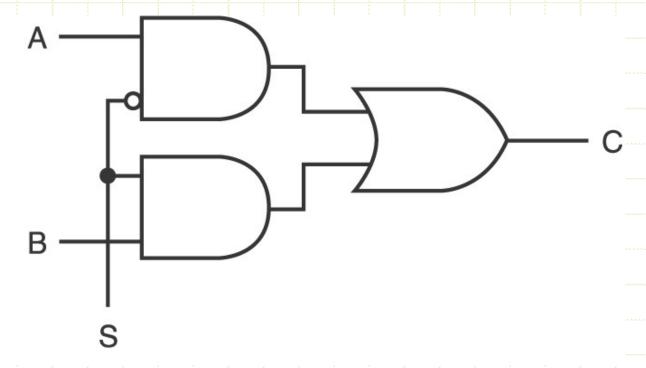
β. Ο πίνακας αληθείας του αποκωδικοποιητή των 3 bit



### Πολυπλέκτες

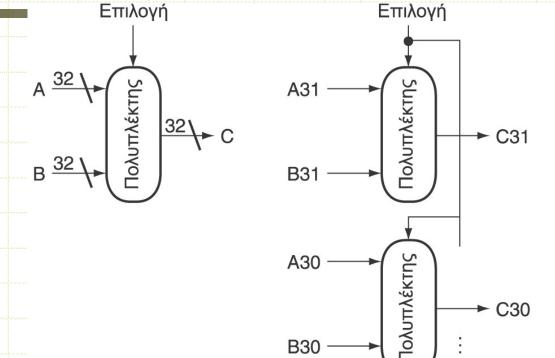
- multiplexers ή selectors
  - επιλογή μεταξύ διαφορετικών εισόδων (A, B)
  - είσοδος επιλογής (S)







## Πολυπλέκτης πολλών bit



α. Ένας πολυπλέκτης 2 σε 1 με πλάτος 32 bit

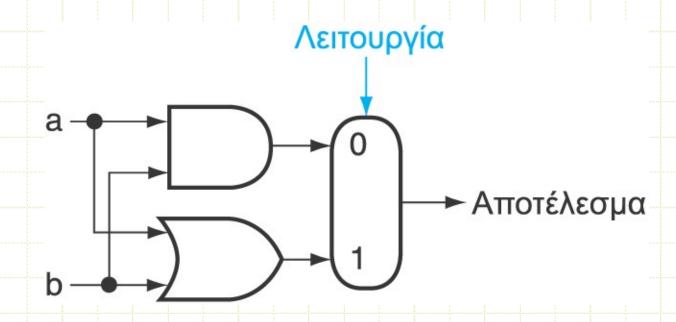
β. Ο πολυπλέκτης πλάτους 32 bit είναι στην πραγματικότητα μια διάταξη από 32 πολυπλέκτες του 1 bit.

► C0

Παράρτημα Α — Τα Βασικά της Λογικής Σχεδίασης — 5
Διαφάνειες διδασκαλίας πρωτότυπου βιβλίου μεταφρασμένες στα ελληνικά (μετάφραση, επιμέλεια, προσθήκες: Δημήτρης Γκιζόπουλος, Πανεπιστήμιο Αθηνών)

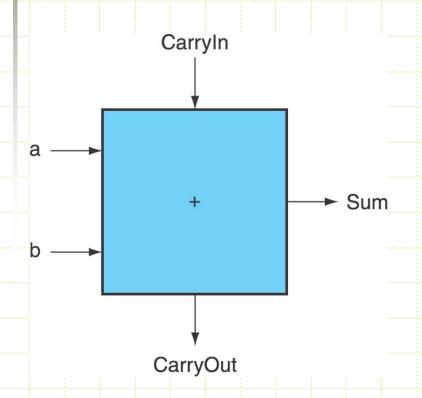
## Επιλογή μεταξύ συναρτήσεων

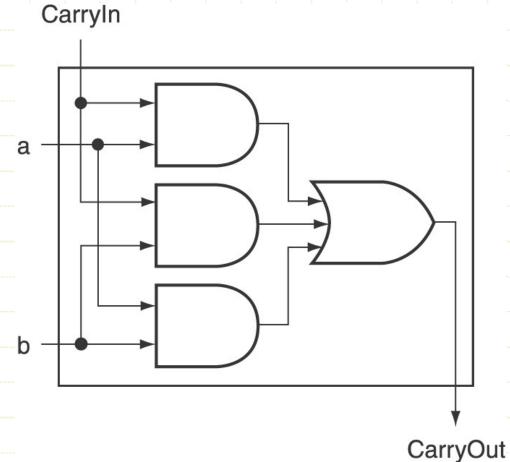
- Επιλογή μεταξύ του λογικού AND και του λογικού OR των a και b
- Αν Λειτουργία=0 τότε AND
- Αν Λειτουργία=1 τότε OR





## Αθροιστής

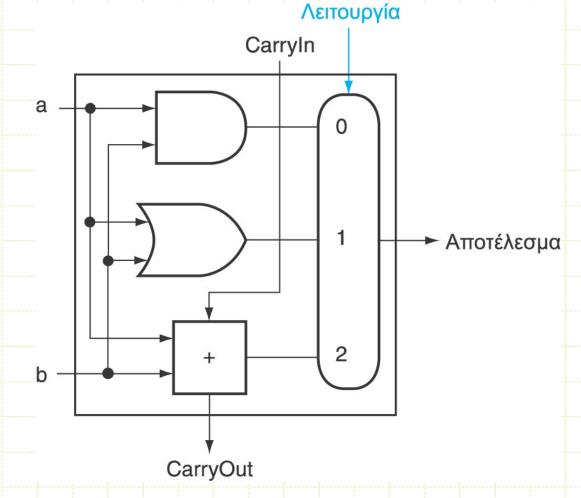






## Αριθμητική Λογική Μονάδα

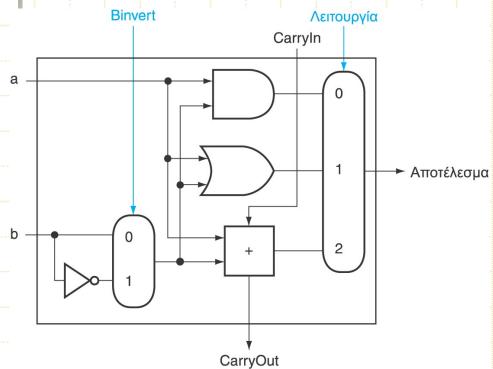
Επιλογή μεταξύ 3 λειτουργιών (AND, OR, πρόσθεση)

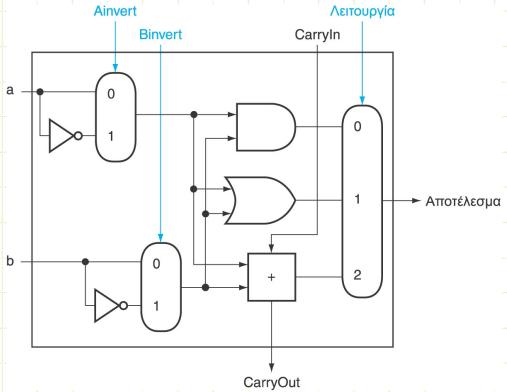




#### ALU πολλών bit Λειτουργία CarryIn CarryIn ALU0 → Αποτέλεσμα0 CarryOut CarryIn ALU1 CarryOut → Αποτέλεσμα1 CarryIn ALU2 ➤ Αποτέλεσμα2 CarryOut CarryIn ALU31 → Αποτέλεσμα31 Παράρτημα Α — Τα Βασικά της Λογικής Σχεδίασης — 9 Διαφάνειες διδασκαλίας πρωτότυπου βιβλίου μεταφρασμένες στα ελληνικά (μετάφραση, επιμέλεια, προσθήκες: Δημήτρης Γκιζόπουλος, Πανεπιστήμιο Αθηνών)

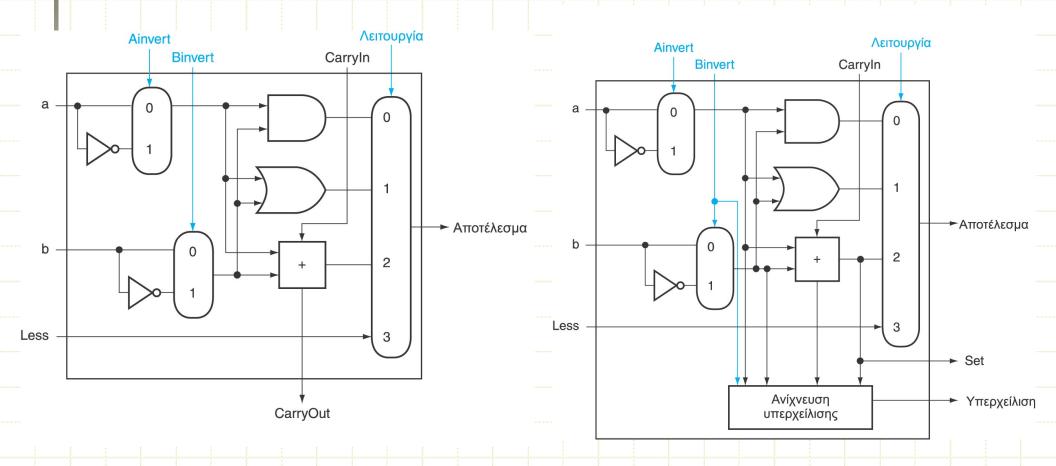
#### Περισσότερες λειτουργίες







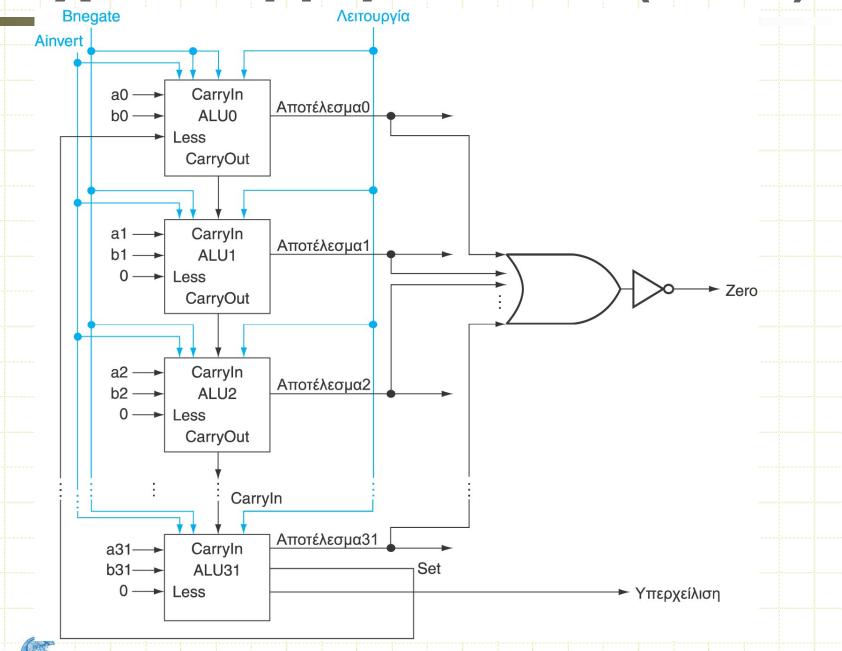
## Προσθήκη slt και υπερχείλισης





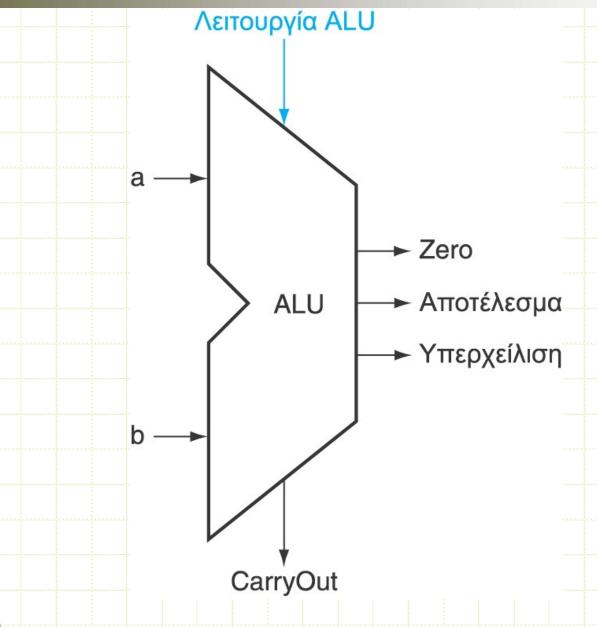
#### **Binvert** Λειτουργία Πλήρης ALU Ainvert CarryIn CarryIn ➤ Αποτέλεσμα0 b0 -ALU0 Less CarryOut CarryIn Αποτέλεσμα1 ALU1 0 → Less CarryOut CarryIn ► Αποτέλεσμα2 ALU2 0 → Less CarryOut CarryIn → Αποτέλεσμα31 CarryIn a31-Set ALU31 Less Υπερχείλιση MK

## Ανίχνευση μηδενικού (Zero)





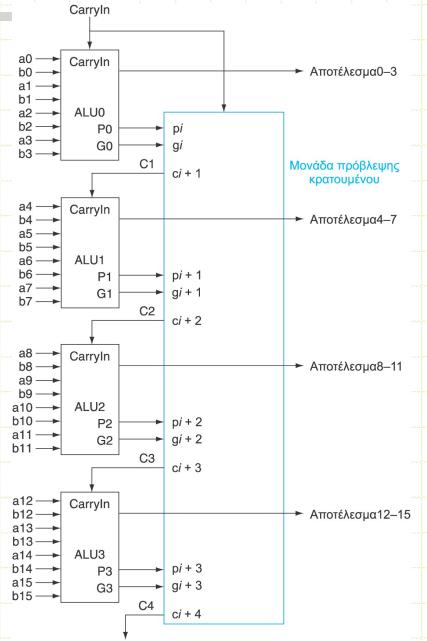
### Σύμβολο της ALU





## Αθρ.πρόβλεψης κρατουμένου

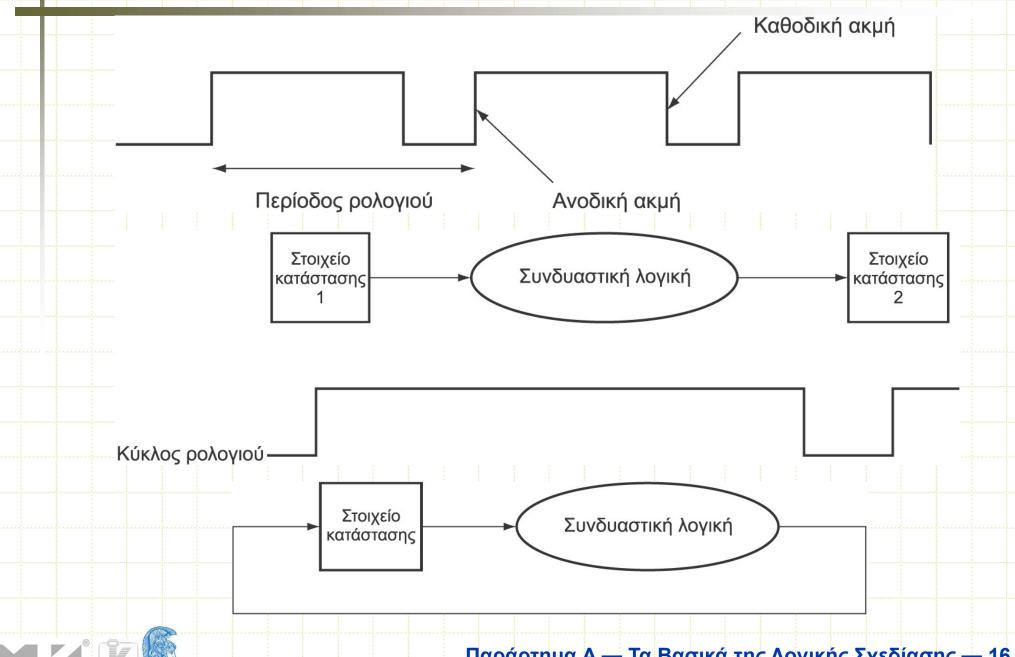
Carry lookahead adder





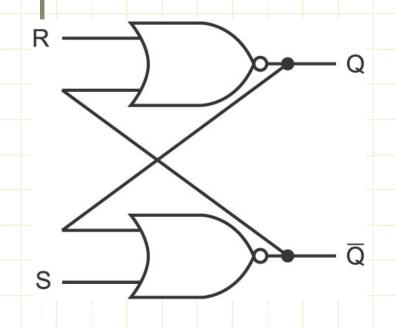
Παράρτημα Α — Τα Βασικά της Λογικής Σχεδίασης — 15

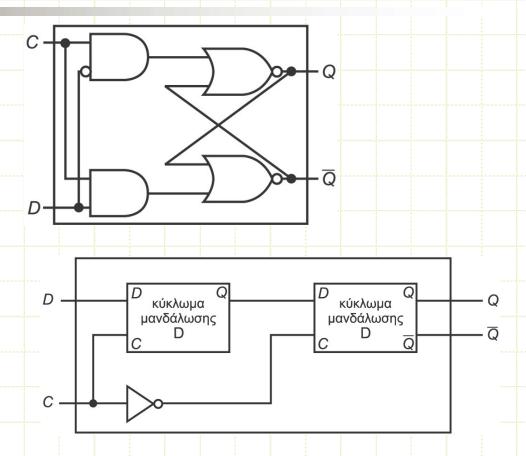
#### Ακολουθιακή λογική





## Στοιχεία μνήμης

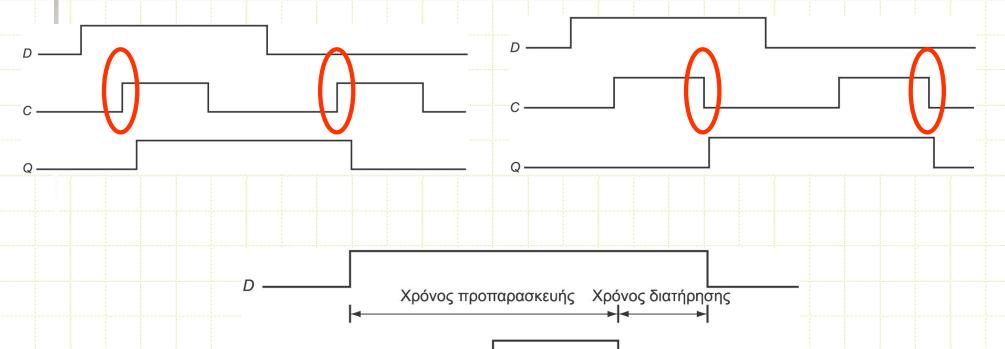






#### Λειτουργία στην ακμή

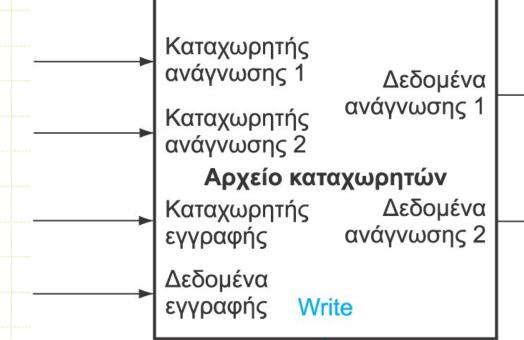
Edge-trigerring (θετική/ανοδική ακμή, αρνητική/καθοδική ακμή)





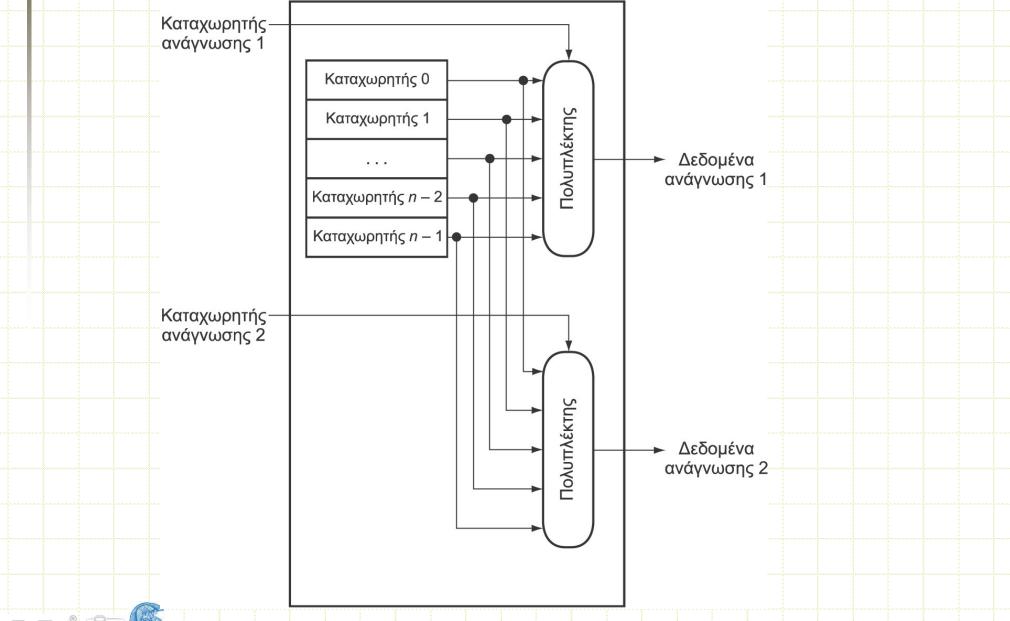
## Αρχείο καταχωρητών

#### Register file

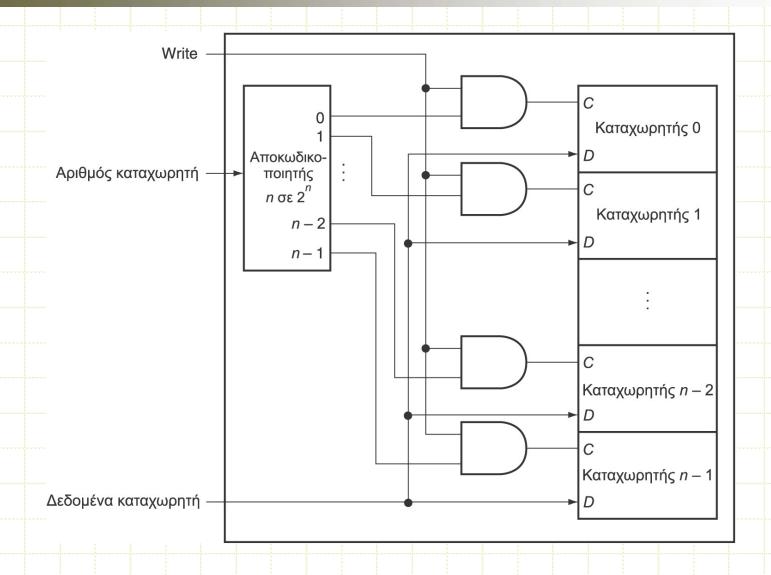




## Αρχείο κατ/τών (ανάγνωση)

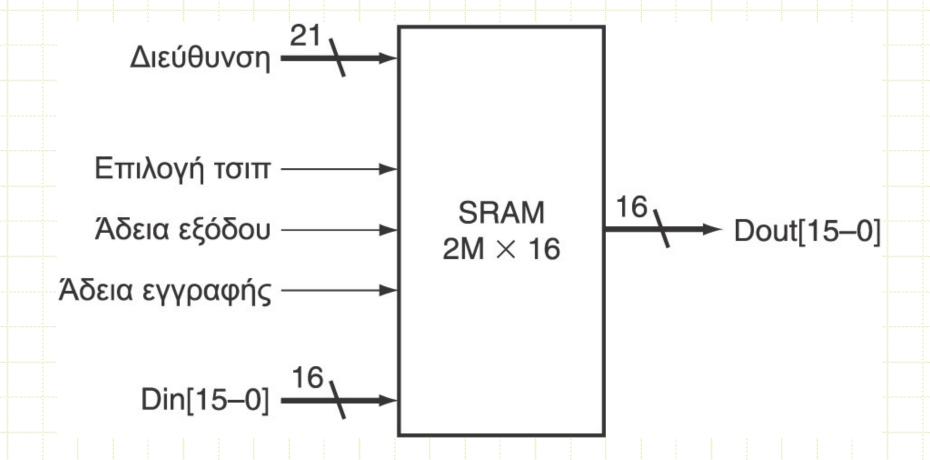


## Αρχείο κατ/τών (εγγραφή)

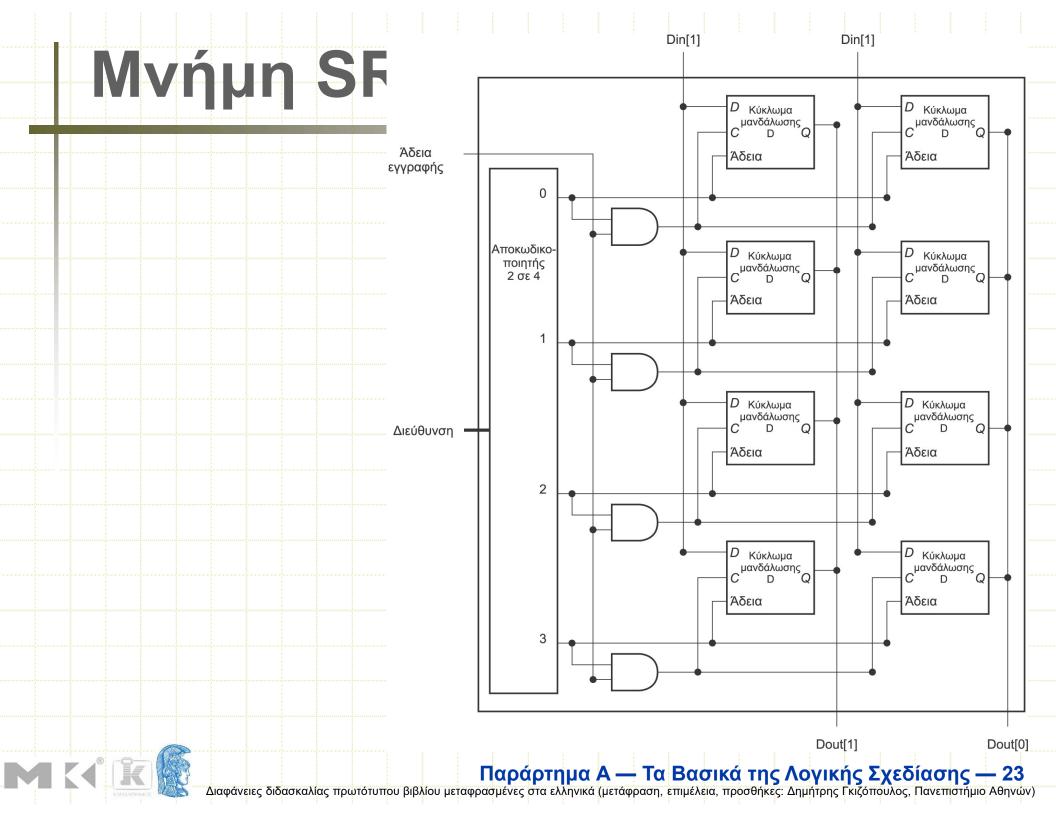




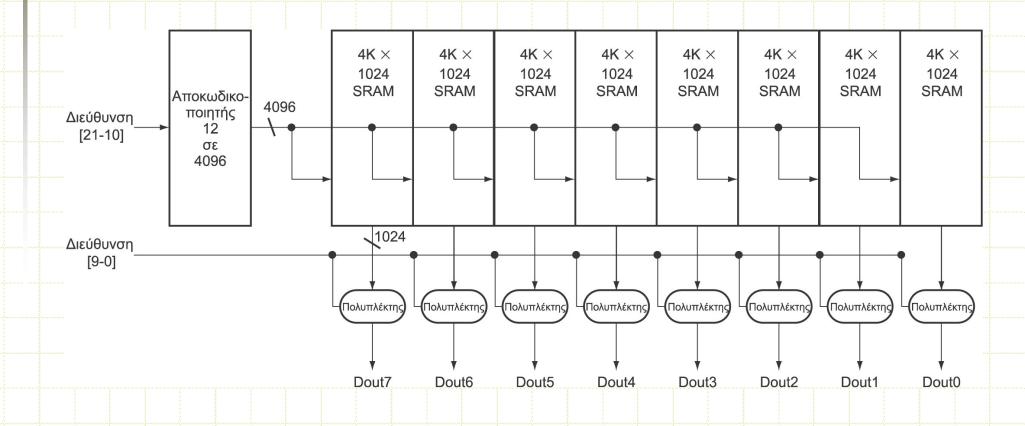
## Μνήμη SRAM





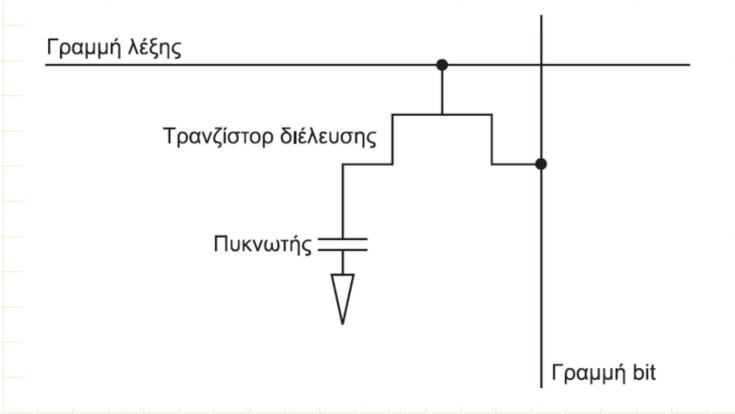


### Mvnun SRAM



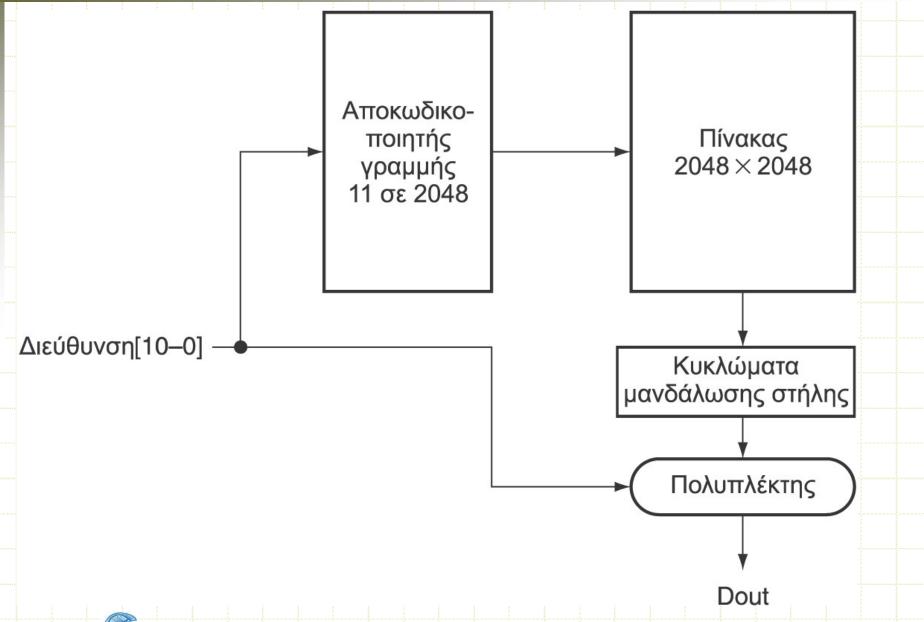


## Mynun DRAM





### Mynun DRAM





#### Κώδικες ανίχνευσης / διόρθωσης

- κώδικας ανίχνευσης σφαλμάτων (error detecting code) Ένας κώδικας που επιτρέπει την ανίχνευση ενός σφάλματος στα δεδομένα, αλλά όχι την ακριβή θέση και, συνεπώς, τη διόρθωση του σφάλματος.
- Ισοτιμία (parity)
- Απόσταση 2



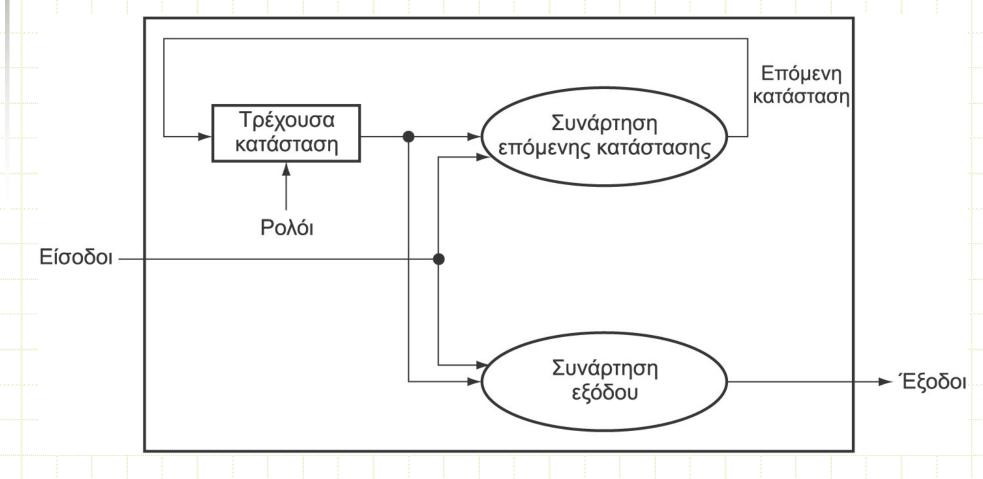
## Διόρθωση (απόσταση 3)

Δεδομένα	Bit κώδικα	Δεδομένα	Bit κώδικα
0000	000	1000	111
0001	011	1001	100
0010	101	1010	010
0011	110	1011	001
0100	110	1100	001
0101	101	1101	010
0110	011	1110	100
0111	000	1111	111



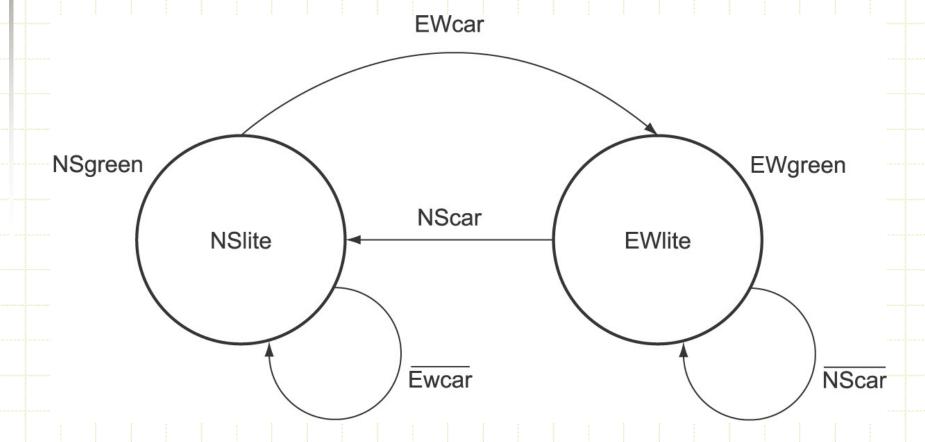
## Μηχανές κατάστασης

#### State machines



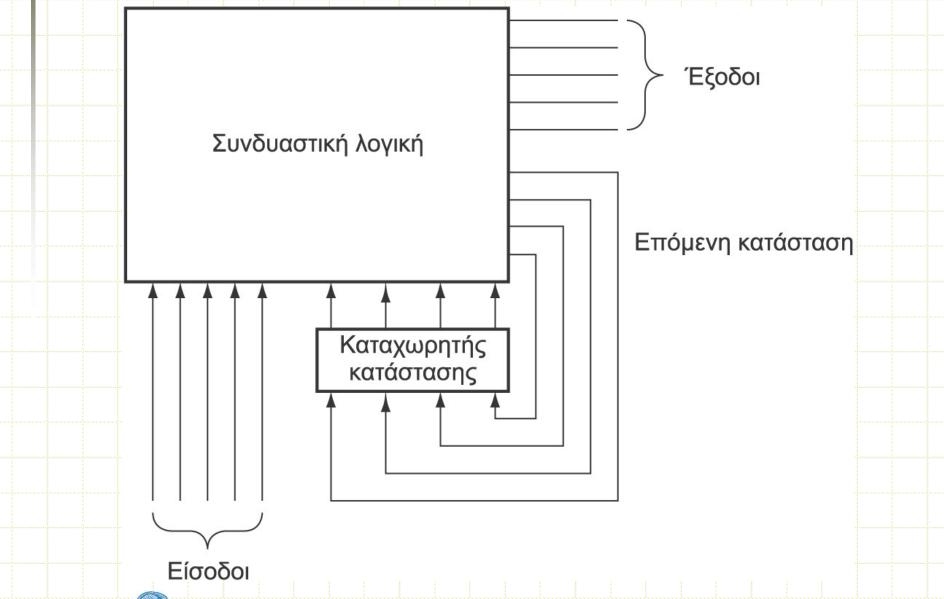


### Διάγραμμα καταστάσεων



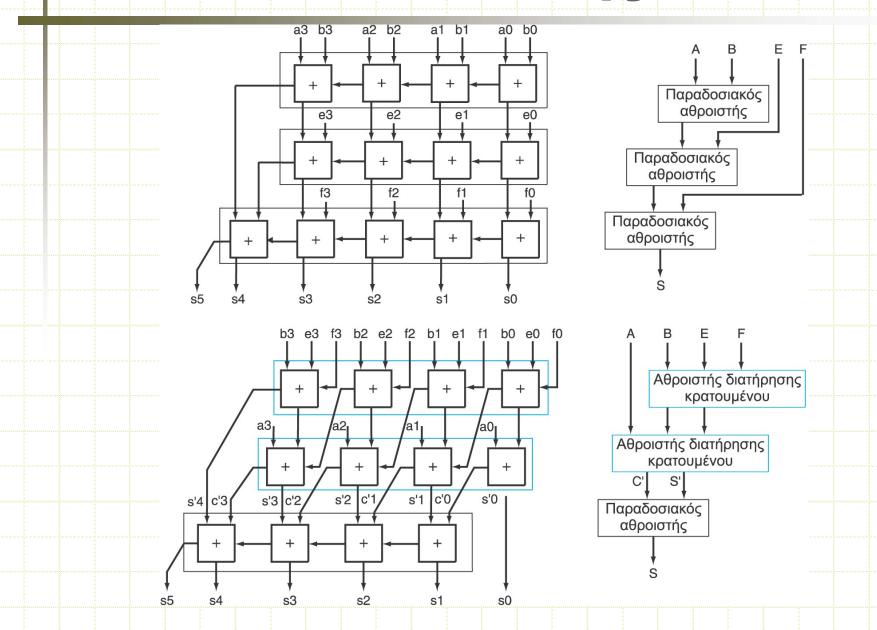


# Υλοποίηση μηχανής





#### Πολλαπλασιαστής





## Συσσωρευτής

#### Accumulator

