

**robotron**

**Technische Beschreibung**

---

**Anschlußsteuerung**

**ATS K 7028.10**

Technische Beschreibung

Anschlußsteuerung

ATS K 7028.10

Hersteller:

VEB Robotron-Elektronik Zella-Mehlis  
DDR - 6060 Zella-Mehlis  
Straße der Antifa 63-66  
Telefon: 610

Nachdruck und Vervielfältigung dieser  
Betriebsdokumentation ist nur mit Ge-  
nehmigung des Herausgebers gestattet.  
Der Herausgeber ist jederzeit für Kor-  
rekturhinweise fachlicher, stilisti-  
scher und redaktioneller Art dankbar.

Herausgeber:

VEB Robotron  
Zentrum für Forschung und Technik  
DDR - 8010 Dresden  
Leningrader Straße 15

Inhaltsverzeichnis

	Seite
1. Kurzcharakteristik	4
2. Technische Daten	4
3. Funktionsbeschreibung	6
3.1. Funktionskomplexe	6
3.1.1. BUS-Anpassung	7
3.1.2. Takterzeugung durch CTC	7
3.1.3. Schnittstellensteuerung für IFSS durch SIO	8
3.1.4. Steuerung des Testmodus	9
3.1.5. IFSS-Kabelstufen	9
3.1.6. Steuerung der Testaturtrennstelle	10
3.1.7. Ausgabe-Register	11
3.1.8. Abfrage des Selektorbyte	11
3.2. Anschlußbedingungen	12
3.2.1. Systembus- und Koppelbusanschlüsse der ATS	12
3.2.2. Anschluß zur seriellen Schnittstelle	12
3.2.3. Testatursanschluß	13
3.3. Einstellmöglichkeiten auf der Steckereinheit	14
3.3.1. Zuweisung der STE-Adresse	14
3.3.2. Zuführung der Zählimpulse für CTC-Kanal 3	14
3.3.5. IFSS-Modus	15
4. Programmierung	17
4.1. Betriebsweisen der ATS	17
4.1.1. Betriebsweise der seriellen Schnittstelle	17
4.1.2. Betriebsweise der Systembus-Schnittstelle	17
4.1.3. Betriebsweise der Testaturschnittstelle	18
4.2. Adressenverschlüsselung für die ATS	18
4.3. Bereitstellung der Übertragungsfrequenzen für SIO	20

## 1.

### Kurzcharakteristik

Die Anschlußsteuerung ATS K 7028.10 ermöglicht im MRS K 1520 die Kopplung peripherer Geräte und Baugruppen über zwei voneinander unabhängige IFSS-Kanäle gemäß KROS-R 5006 und realisiert den standardgemäßen Anschluß einer DEKK-Testatur entsprechend KROS-R 5103. Darüber hinaus steht auf der Anschlußeinheit ein Ausgaberegister mit 8 Bit Speicherbreite für spezielle Anwendungen zur Verfügung.

## 2.

### Technische Daten

Steckeinheitenabmessungen:	215 mm x 170 mm
Steckrester:	20 mm
Steckverbinder:	2 x 58polig, indirekt, Beuform 304-58 TGL 29331/03 1 x 26polig, indirekt, Beuform 102-26 TGL 29331/04 2 x 5polig, indirekt, Beuform 103-5 TGL 29331/04
Einsatzklasse:	5/60/30/95/10-1E
Stromversorgung:	+ 5 V $\pm$ 5 %, typ. 1,5 A
(ohne angeschlossene Testatur)	+ 12 V $\pm$ 5 %, typ. 0,06 A
Kanäle je Steckeinheit:	2 unabhängige Ein/Ausgabe-Kanäle mit IFSS-Schnittstelle gemäß KROS-R 5006  1 Ein/Ausgabe-Kanal zum Anschluß einer Testatur gem. KROS-R 5103

	1 8-Bit-Parallel-Ausgaberegister zur speziellen Anwendung, geeignet zur direkten Ansteuerung von LED-Anzeigen
	Abfragemöglichkeit für 1 Selectorbyte
IFSS-Kanäle (X4, X5)	Arbeitsmodus: DÜ- oder Testmodus Betriebsweise: duplex Gleichlaufverfahren: asynchron Zeichenformat: 5 ... 8 Bit/Zeichen Stopbitlänge: 1, 1 1/2, 2 Bit Parität: gerade, ungerade, ohne Übertragungsgeschwindigkeit: 150, 200, 300, 600, 1200, 2400, 4800, 9600 Bd Übertragungsentfernung: max. 500 m Elektrische Bedingungen der Schnittstellen: IFSS KROS-R 5006
Anschluß zum Systembus (X1)	8 Adressenleitungen (AB0 ... AB7) 8 Datenleitungen (DB0 ... DB7) 11 Steuerleitungen ( $\overline{M1}$ , $\overline{IORQ}$ , $\overline{I/O\overline{M}}$ , RD, TAKT, $\overline{RESET}$ , $\overline{IEI}$ , $\overline{IEO}$ , $\overline{WAIT}$ , RDY, $\overline{INT}$ )
Tastatur-Kanal (X3)	8 Datenleitungen (UB0 ... UB7) 4 Auswahlleitungen ( $\overline{UCS1}$ ... $\overline{UCS4}$ ) 1 Gültigkeitssignal ( $\overline{UINT}$ )  Schnittstellenbedingungen gemäß KROS-R 5103  Die Betriebsspannungen der Tastatur (+ 5 V, + 12 V, - 5 V) werden über X3 von der ATS bereitgestellt.

Ausgaberegister	Speicherbreite: 8 Bit Max. Belastung je Ausgang: 15 mA (Pull-Down-Betrieb)
Adressierung der Steckeinheit	Durch interne Wickelverbindungen können über das Programmierfeld X15-X16 8 verschiedene STE-Adressen ausgewählt werden.
Selektorbyte	Über Programmierfeld frei kodierbar (8 Bit), Abfrage durch die ZVE über den Datenbus

### 3.

#### Funktionsbeschreibung

#### 3.1.

##### Funktionskomplexe

Die ATS K 7028.10 besteht aus folgenden wesentlichen Funktionskomplexen:

- BUS-Anpassung
- Takterzeugung durch CTC
- Schnittstellensteuerung für IFSS durch SIO
- Steuerung des Testmodus
- IFSS-Kabelstufen
- Steuerung der Tastatur-Schnittstelle
- Ausgabe-Register
- Abfrage des Selektorbyte

### 3.1.1.

#### BUS-Anpassung

Die Adressen-, Daten- und Steuersignale werden durch spezielle Anpassungsbausteine (SE12, SE16) von den Bausteinen Q304 (SIO) und Q302 (CTC) sowie den übrigen Funktionskomplexen entkoppelt. Die bidirektionalen Verstärkerbausteine SE16 werden in Richtung Systembus gesteuert, falls die Bedingungen

$$\text{IORQ} \cdot \text{RD} \cdot \overline{\text{IODI}} \cdot \text{GÜLTIGE ADRESSE}$$

$$\vee \text{IORQ} \cdot \text{M1} \cdot \text{IEI} \cdot \text{IEO}$$

erfüllt sind.

Die Adressenbits werden zur Unterscheidung von Daten- und Steuerinformationen für Kanal A/B, zur Bildung der Chip-Auswahl-signale und der Funktionseauswahl-signale für den Testaturkanal über BUS-Verstärker (SE12) bereitgestellt.

Das Kennungssignal RDY wird aus den Bedingungen

$$\text{CE} \cdot \text{IORQ} \cdot \overline{\text{IODI}} \cdot \overline{\text{M1}}$$

$$\vee \text{IORQ} \cdot \text{M1} \cdot \text{IEI} \cdot \overline{\text{IEO}} \quad .$$

gebildet.

Die Signale  $\overline{\text{RDY}}$ ,  $\overline{\text{WAIT}}$  und  $\overline{\text{INT}}$  werden zur Verstärkung über Open-Kollektorstufen geführt.

Die Steuerung der Interrupt-Kette erfolgt entsprechend den in der TGL 37271 (Linieninterface BUS K 1520) angegebenen Prinzipien.

### 3.1.2.

#### Takterzeugung durch CTC

Der Baustein Q302 (CTC) wird als programmierter Frequenzteiler zur Bereitstellung der vom Baustein Q304 (SIO) benötigten Send- und Empfangstakte benutzt. Die Kanäle 0, 1 und 2 des CTC sind zu diesem Zweck als Zeitgeber entsprechend der zu realisie-



renden Übertragungsgeschwindigkeit der seriellen Daten (Baudrate) zu programmieren. Dabei gilt folgende feste Zuordnung:

Sendetakt	TxC für SIO-Kanal A	CTC-Kanal 0
Empfangstakt	RxC für SIO-Kanal A	CTC-Kanal 1
<hr/>		
Sende- und Empfangstakt	RxTxC	
für SIO-Kanal B		CTC-Kanal 2

Die angegebene Zuordnung gilt sowohl für Normalbetrieb (Datenübertragungs-Modus) als auch im Testmodus.

### 3.1.3.

#### Schnittstellensteuerung für IFSS durch SIO

Die Aufgabe des Bausteins Q304 besteht in der Parallel-Serienwandlung der Ausgabedaten der ZVE sowie der Rückwandlung der über das IFSS-Interface empfangenen seriellen Eingabedaten einschließlich der zugehörigen Schnittstellensteuerung. Die beiden Kanäle des Bausteins sind unabhängig voneinander zu betreiben und zu programmieren.

Die Programmierung des Bausteins erfolgt durch Steuerworte, die von der ZVE zum Baustein ausgegeben werden. Die Bereit- und Statusinformationen werden über Eingabebefehle gelesen oder können durch Interrupts der ZVE gemeldet werden. Nach dem Anfangsladen der Steuerregister des Bausteins kann die Datenübertragung (Ein- und Ausgabe) beginnen. Die beiden Datenübertragungskanäle sind voll duplexfähig, so daß Ein- und Ausgabevorgänge zeitlich parallel ablaufen können.

Bezüglich der spezifischen Arbeitsweise des Bausteins Q304 (SIO) sei auf die umfangreiche Bausteindokumentation verwiesen.

### 3.1.4.

#### Steuerung des Testmodus

Die beiden E/A-Kanäle der Steckereinheit können unabhängig voneinander im Testmodus betrieben werden. Damit ist auch unter 'on-line'-Bedingungen eine Prüfung der Arbeitsfähigkeit der Kanalelektronik möglich. Der Testmodus kann über das Programm eingeschaltet werden und stellt einen logischen Kurzschluß zwischen Sendedatenausgang und Empfangsdateneingang des jeweils angewählten SIO-Kanals her. Der eingeschaltete Testmodus bleibt gespeichert, bis eine Rückschaltung in den Normalzustand (DÜ-Modus) erfolgt. Im Testmodus gelangen keine Sendedaten zu den Kabelstufen bzw. werden keine Empfangsdaten vom Interface ausgewertet.

### 3.1.5.

#### IFSS-Kabelstufen

Das IFSS ist ein serielles Interface zur direkten Kopplung von Ein/Ausgabe-Geräten über Entfernungen bis zu 500 m in der speziellen Auslegung als 20 mA-Stromschleife. Der Datenaustausch erfolgt asynchron im Start-Stop-Verfahren über eine vieradrige Duplexverbindung. Je zwei Leitungen bilden eine Stromschleife (Sende- und Empfangsschleife), die über optelektronische Koppler mit der Ein- und Ausgabelogik verbunden ist. Der Strom in der Schleife beträgt im Zustand der logischen '1' (Ruhezustand) 15 mA ... 25 mA (Nennwert 20 mA) und im Zustand logische '0' 1 mA ... 3 mA (Nennwert 2 mA).

Die Einspeisung des Schleifenstroms kann sowohl auf der Steckereinheit (Aktivmodus) als auch auf der jeweiligen Gegenstelle (Passivmodus) erfolgen. Dazu befinden sich auf der Steckereinheit K 7028.10 zwei Konstantstromquellen, die entsprechend dem gewünschten Arbeitsmodus den beiden IFSS-Kanälen zugeordnet werden können (s. Abb. 4.1.).

Die beiden IFSS-Kanäle sind hinsichtlich ihrer elektrischen Parameter gleichwertig und realisieren die Bedingungen gemäß KROS-R 5105. Vertauschungen der Übertragungskebel oder Schlüsse zwischen den Übertragungsleitungen können nicht zur Zerstörung der Kabelstufen führen.

Die Datenübertragungs-Rate ist für beide IFSS-Kanäle unabhängig programmierbar und beträgt maximal 9600 Bit/s. Bezüglich der speziellen Übertragungsparameter (Anzahl der Stopbits, Paritätsprüfung, Anzahl der Datenbits je Zeichen) können die Funktionen des Bausteins Q304 voll genutzt werden.

### 3.1.6.

#### Steuerung der Testaturtrennstelle

Die Testaturtrennstelle ermöglicht den Anschluß einer standardisierten DEKK-Testatur entsprechend KROS-R 5103. Der Anschluß erfolgt über eine bidirektionale 8-Bit-Schnittstelle, bestehend aus 8 Datenleitungen UB0 ... UB7, 4 Funktions-Auswahlleitungen UCS1 ... UCS4 sowie dem Gültigkeits-Signal UNT. Die Ankopplung der Testatur-Datenleitungen an den Datenbus K 1520 erfolgt über entsprechende BUS-Verstärker (SE16), welche in Richtung Systembus gesteuert werden, wenn die Bedingung

IODI . IORQ . M1 . GÜLTIGE ADRESSE

erfüllt ist.

Gleichzeitig wird dabei das Signal RDY gebildet.

Die Auswahlsignale UCS1 ... UCS4 für die verschiedenen Testaturfunktionen werden durch Adressenentschlüsselung gebildet. Die Beschreibung der Testaturfunktionen ist der jeweiligen Dokumentation zu entnehmen.

Das Gültigkeitssignal UNT von der Testatur steht über X2:E14 auf dem Koppelbus zur spezifischen Benutzung zur Verfügung.

### 3.1.7.

#### Ausgabe-Register

Das auf der Steckeinheit vorhandene Ausgaberegister ermöglicht die parallele Speicherung eines 8-Bit-Datenwortes. Das Einschreiben der Informationen vom Datenbus in das Register erfolgt, wenn die Bedingung

$$\overline{IODE} \cdot \overline{IORQ} \cdot \overline{M1} \cdot \text{GÜLTIGE ADRESSE}$$

erfüllt ist.

Dabei wird das Signal  $\overline{RDY}$  gebildet.

Die Information des Registers bleibt bis zum nächsten Einschreibvorgang gespeichert. Die Speicherausgänge DSA0 ... DSA7 des Registers (SE12) sind über den Koppelbus (X2) zugänglich.

Die Belastung der einzelnen Ausgänge beträgt im 'LOW'-Zustand max. 15 mA.

### 3.1.8.

#### Abfrage des Selektorbyte

Über das Programmierfeld X13 - X14 besteht die Möglichkeit, ein Datenwort von 8 Bit Länge zu kodieren und zur anwenderspezifischen Auswertung in die ZVE zu laden. Die Kodierung dieses Selektorbyte kann auf dem Datenbus K 1520 gelesen werden, wenn die Bedingung

$$\overline{IODE} \cdot \overline{IORQ} \cdot \overline{M1} \cdot \text{GÜLTIGE ADRESSE}$$

erfüllt ist.

Dabei wird das Signal  $\overline{RDY}$  gebildet.

### 3.2.

#### Anschlußbedingungen

##### 3.2.1.

#### Systembus- und Koppelbusanschlüsse der ATS

Die Anschlußbedingungen an den Systembus sind in der TGL 37271 (Linieninterface BUS K 1520) dargelegt.

Die auf der ATS verwendeten bzw. realisierten Signale sind unter Punkt 2. aufgeführt.

Die Belegung des Koppelbus (X2) der ATS ist in der folgenden Tabelle wiedergegeben.

KONTAKT	SIGNALNAME
A08	DSA6
B08	DSA7
A09	DSA5
B09	DSA4
A10	DSA1
B10	DSAO
A11	DSA2
B11	DSA3
A13	<u>BEL2</u>
B13	<u>BEL1</u>
B14	<u>UINT</u>

##### 3.2.2.

#### Anschluß zur seriellen Schnittstelle

Die Anschlüsse der beiden IFSS-Kanäle erfolgen an der ATS griffseitig durch 5polige indirekte Steckverbinder.

- X4  $\hat{=}$  IFSS-Kanal A  
 X5  $\hat{=}$  IFSS-Kanal B

Die Schnittstellenleitungen sind folgenden Kontakten zugeordnet:

KONTAKT	LEITUNG
A01	SD-
B02	SD+
A03	ED+
B04	ED-
A05	SCHIRM

### 3.2.3.

#### Tastaturanschluß

Der Anschluß einer Tastatur erfolgt griffseitig über den indirekten 26poligen Steckverbinder X3. Die Belegung der Kontakte ist der nachfolgenden Tabelle zu entnehmen.

KONTAKT	SIGNALNAME	KONTAKT	SIGNALNAME
A01	00	B01	00
A02	-	B02	5N
A03	UB1	B03	UB0
A04	UB3	B04	UB2
A05	UB5	B05	UB4
A06	UB7	B06	UB6
A07	5P	B07	UINT
A08	UCS4	B08	-
A09	UCS2	B09	UCS1
A10	5P	B10	UCS3
A11	5P	B11	5P
A12	12P	B12	5P
A13	00	B13	5P

### 3.3.

#### Einstellmöglichkeiten auf der Steckeinheit

##### 3.3.1.

##### Zuweisung der STE-Adresse

Als Adresse für die ATS K 7028-10 werden die niederen 8 Bit der 16 Bit breiten Adresse des K 1520-Bus gewertet.

Aus den Adreßbits AB5, AB6 und AB7 wird auf der ATS die Steck-einheiten-Adresse gebildet. Über das Programmierfeld X15 - X16 können 8 verschiedene Anfangsadressen eingestellt werden.

Durch Decodierung der Adreßbits APO ... AB4 werden beim Anliegen einer gültigen STE-Adresse die Funktionse Auswahl- und Chip-Enable-Signale gebildet (s. Punkt 4.2.).

Das Einstellen der STE-Adresse erfolgt entsprechend der nachstehenden Tabelle:

STE- ADRESSE	Erforderliche Wickelbrücken X15 - X16					
	1 - 1	2 - 2	3 - 3	4 - 4	5 - 5	6 - 6
00		x		x		x
02	x			x		x
04		x	x			x
06	x		x			x
08		x		x	x	
0A	x			x	x	
0C		x	x		x	
0E*	x		x		x	

\* Vorzugsadresse

##### 3.3.2.

##### Zuführung der Zählimpulse für CTC-Kanal 3

Der Kanal 3 des Bausteins Q302 wird für die Erzeugung der Send- bzw. Empfangstaktfrequenzen nicht benötigt und steht dem Anwender als Zählerkanal zur Verfügung. Die Zuführung der Zählimpulse zum Eingang CLK/TRG3 des Bausteins Q302 erfolgt über die Brücken X17 - X18.

Impulse werden extern über Koppeltbus (X2)	
Kontakt A22 zugeführt	X17:1 - X18:1
Zuführung der Impulse vom Ausgang	
ZC/T00 des Bausteins Q302	X17:2 - X18:2
Zuführung der Impulse vom Ausgang	
ZC/T02 des Bausteins Q302	X17:3 - X18:3

### 3.3.5.

#### IPSS-Modus

Die auf der Steckeinheit vorhandenen zwei Konstantstromquellen können zur variablen Gestaltung des Arbeitsmodus der IPSS-Kanäle genutzt werden (vgl. Abb. 4.1.). Grundsätzlich sind die folgenden Arbeitsmodi möglich:

Aktivmodus	Sendeschleife	Kanal A
(Stromeinspeisung über Kon-	Sendeschleife	Kanal B
stantstromquelle auf der STE)	Empfangsschleife	Kanal B
<hr/>		
Passivmodus	Sendeschleife	Kanal A und B
	Empfangsschleife	Kanal A und B

Die Zuordnung der Konstantstromquellen erfolgt über entsprechende Wickelverbindungen. Die jeweils erforderlichen Brücken sind in Tabelle 3.1. zusammengestellt.

Die Verbindung des Leitungsschirms an den Steckverbindern auf der Leiterplatte (Kontakt A05) mit dem Nullpotential der Steckereinheit erfolgt je nach Bedarf über die Lötbrücken E1 bzw. E2 (s. Abb. 4.2.).



Tabelle 3.1.

IPSS-Kanal A (X4)		IPSS-Kanal B (X5)		Erforderliche Wickelbrücken
Sender	Empf.	Sender	Empf.	
-	-	-	-	X22:1-X23:1, X24:1-X25:1, X24:4-X25:4
x	-	-	-	X22:1-X23:1, X24:1-X25:2, X25:1-X24:2, X24:4-X25:4
-	-	x	-	X22:1-X23:2, X23:1-X22:2, X24:1-X25:1, X24:4-X25:4
-	-	-	x	X22:1-X23:1, X24:1-X25:1, X24:4-X25:3, X24:3-X25:4
-	-	x	x	X22:1-X23:2, X23:1-X22:2, X24:1-X25:1, X24:4-X25:3, X24:3-X25:4
x	-	x	-	X22:1-X23:2, X23:1-X22:2, X24:1-X25:2, X24:2-X25:1, X24:4-X25:4
-	-	x	x	X22:1-X23:2, X23:1-X22:2, X24:1-X25:1, X24:4-X25:3, X24:3-X25:4

x Stromeinspeisung

#### 4.

#### Programmierung

##### 4.1.

##### Betriebsweisen der APS

##### 4.1.1.

##### Betriebsweise der seriellen Schnittstelle

Die serielle Ein- und Ausgabe der Daten auf dem IPSS wird durch den SIO-Baustein Q304 realisiert. Die Datenübertragung erfolgt asynchron im Start-Stop-Verfahren. Die spezifischen Übertragungsparameter (Anzahl der Stopbits, Paritätsprüfung Anzahl der Datenbits je Zeichen) werden durch Steuerworte, die von der ZVE zum Baustein ausgegeben werden, programmiert.

##### 4.1.2.

##### Betriebsweise der Systembus-Schnittstelle

Die Datenübertragung auf dem IPSS kann wahlweise im Interrupt- oder im Polling-Betrieb gesteuert werden.

##### Interrupt-Betrieb

Die Bausteine Q304 (SIO) und Q302 (CTC) sind auf der STE zu einer Interrupt-Kette zusammengeschaltet, so daß sich die folgende Prioritätenreihe ergibt:

SIO	Empfänger	Kanal A		
	Sender	Kanal A		
	Status	Kanal A		Fallende Priorität
SIO	Empfänger	Kanal B		
	Sender	Kanal B		
	Status	Kanal B		
CTC	Kanal 0			
	Kanal 1			
	Kanal 2			
	Kanal 3			



## Polling-Betrieb

Durch ein Wechselspiel zwischen Laden der Schreibregister des SIO, Ein- und Ausgabe von Daten und Auswerten der Statusregister des Bausteins ist der Polling-Betrieb zur Steuerung der seriellen Datenübertragung möglich.

### 4.1.3.

#### Betriebsweise der Tastaturschnittstelle

Daten- und Statusinformationen können über den Datenbus K 1520 gelesen werden, wenn die Funktionsewahlsignale UCS1 bzw. UCS2 anliegen. Die Ausgabe von Informationen vom Datenbus zur Tastatur erfolgt zusammen mit den Auswahlsignalen UCS3 bzw. UCS4.

Die Tastaturschnittstelle kann im Abfragebetrieb (Polling) oder unter Nutzung des Gültigkeitssignals UNIT im Interruptmodus betrieben werden.

### 4.2.

#### Adressenverschlüsselung für die ATS

Die für die Adressierung der Steckereinheit benutzten Adreßbits AB5, AB6 und AB7 werden durch das Programmierfeld X15 - X16 festgelegt (Anfangsadresse der Steckereinheit). Die funktionelle Bedeutung der Ein/Ausgabe-Befehle der ZVE wird durch die Adreßbits ABO ... AB4 bestimmt, wobei die in der nachfolgenden Zusammenstellung aufgeführten Adressenkombinationen nutzbar sind.

AB	7	6	5	4	3	2	1	0	Bemerkungen
	X	X	X	0	0	0	0	0	Testaturschnittstelle in Richtung Systembus, Funktionseuswahl mit UCS1
	X	X	X	0	0	0	0	1	Testaturschnittstelle in Richtung Systembus, Funktionseuswahl mit UCS2
	X	X	X	0	0	0	1	0	Testaturschnittstelle in Richtung Testatur, Funktionseuswahl mit UCS4
	X	X	X	0	0	0	1	1	Einlesen des Selektorbyte auf DPO ... DE7
	X	X	X	0	0	1	0	0	Übernahme der Information ins Ausgaberegister
	X	X	X	0	0	1	0	1	Funktionseuswahlsignal BEL1 aktiv
	X	X	X	0	0	1	1	0	Funktionseuswahlsignal BEL2 aktiv
	X	X	X	0	0	1	1	1	Testaturschnittstelle in Richtung Testatur Funktionseuswahl mit UCS3
	X	X	X	1	0	0	0	0	Daten SIO-Kanal A Normalbetrieb
	X	X	X	1	0	1	0	0	Testmodus
	X	X	X	1	0	0	0	1	Steuerworte SIO-Kanal A Normalbetrieb
	X	X	X	1	0	1	0	1	Testmodus
	X	X	X	1	0	0	1	0	Daten SIO-Kanal B Normalbetrieb
	X	X	X	1	0	1	1	0	Testmodus
	X	X	X	1	0	0	1	1	Steuerworte SIO-Kanal B Normalbetrieb
	X	X	X	1	0	1	1	1	Testmodus
	X	X	X	1	1	0	0	0	Steuerworte CFC-Kanal 0 Normalbetrieb
	X	X	X	1	1	1	0	0	Testmodus
	X	X	X	1	1	0	0	1	Steuerworte CFC-Kanal 1 Normalbetrieb
	X	X	X	1	1	1	0	1	Testmodus

X	X	X	1	1	0	1	0	Steuerworte CTC-Kanal 2 Normalbetrieb
X	X	X	1	1	1	1	0	Testmodus
X	X	X	1	1	0	1	1	Steuerworte CTC-Kanal 3 Normalbetrieb
X	X	X	1	1	1	1	1	Testmodus

#### 4.3.

##### Bereitstellung der Übertragungsfrequenzen für SIO

Zur Ermittlung der zu programmierenden Zeitkonstante für die CTC-Kanäle 0, 1 und 2 dient die folgende allgemeine Beziehung:

$$U_{SIO} = \frac{f_{TAKT}}{V_{TSIO} \cdot V_{TCTC} \cdot ZK_{CTC}}$$

$U_{SIO}$	Übertragungsgeschwindigkeit des SIO in Band
$V_{TSIO}$	Vorteiler des SIO
$V_{TCTC}$	Vorteiler des CTC
ZK	Zeitkonstante des CTC
$f_{TAKT}$	Frequenz des Systemtakts (2.4576 MHz)

Die CTC-Kanäle 0, 1 und 2 sind als Zeitgeber zu betreiben.

$U_{SIO}/Bd$	ZR bei $V_{TCTC} = 16, V_{TSIO} = 16$
150	64
200	48
300	32
600	16
1200	8
2400	4
4800	2
9600	1

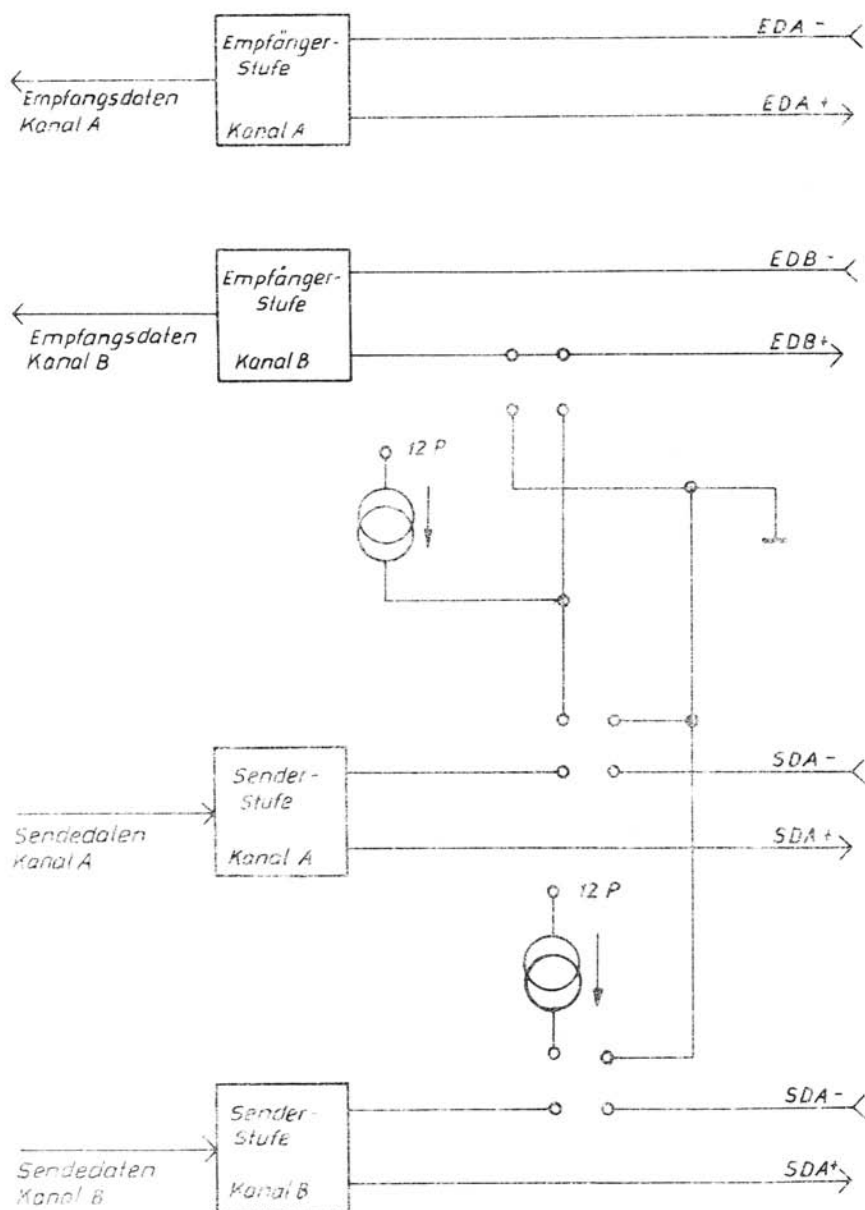
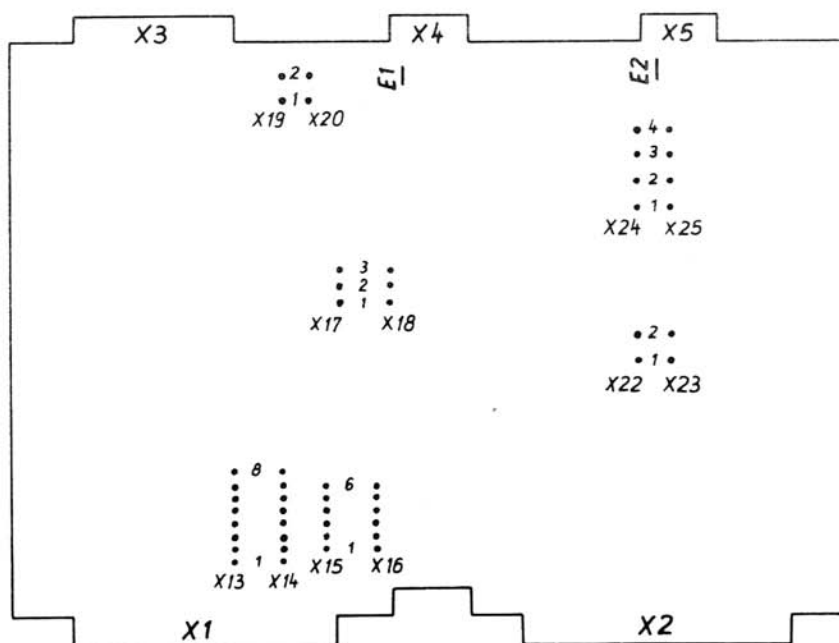


Abb. 4.1. Prinzip der IFSS-Kabelstufen



X1... X5 Steckverbinder

X13... X25 Wickelsliffreihen

Abb. 4.2. Programmierfelder der Steckereinheit

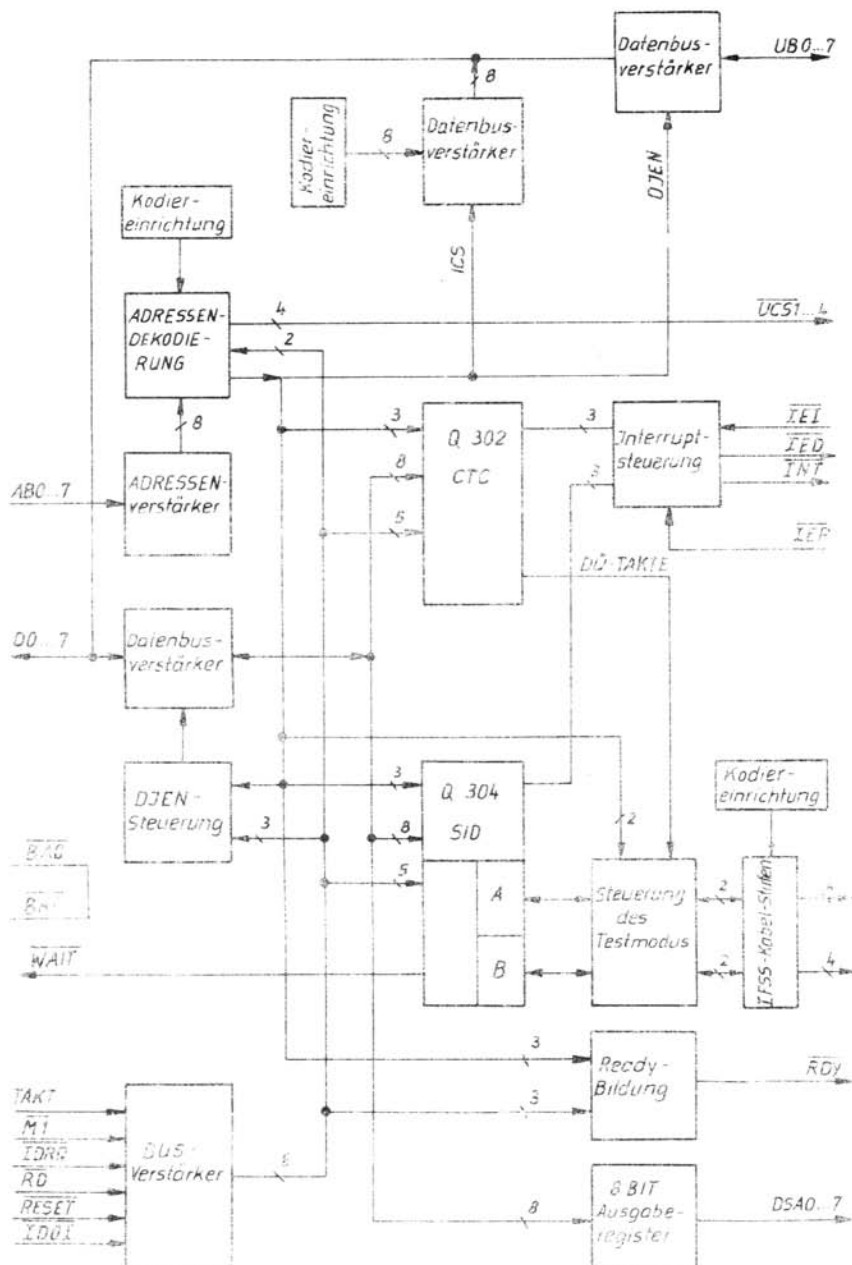


Abb. 4.1. Logische Struktur APS K 7028.10



