

Trabalho de Arquiteturas de Computador – EC 208

Alunos: Bruno Balestra de Carvalho Ferreira

Data de Entrega: 20/04/2018

Felipe de Cássio Rocha Santos

Matheus de Oliveira e Silva Lourenço Lage

OBJETIVO

Implementar uma máquina virtual a partir de um interpretador de instruções. O código do interpretador deverá ser implementado em linguagem de alto nível.

ESPECIFICAÇÃO

Nossa arquitetura possui 16 bits de instrução, divididos em dois tipos de instruções: Add, Sub e Load, Store.

As instruções Add e Sub são divididas da seguinte forma:

| Operação(2bits) | Registrador1(4bits) | Registrador2(4bits) | EndRegistradorDest(6bits) |

e as instruções de Load e Store estão divididas a seguir:

| Operação(2bits) | Registrador(4bits) | EndereçoMemoriaDados(10bits) |

O programa está salvo no arquivo intrucoes.txt e o acesso de memória através do arquivo memoria.txt.

Nossos registrador possui 10 posições com 32 espaços de memória.

As instruções utilizadas são as seguintes:

0000000000001010 - Load no Registrador 0 da Memória na posição 10

0000010000001011 – Load no Registrador 1 da Memória na posição 11

0001000000001100 – Load no Registrador 4 da Memória na posição 12

1000000001000010 – Add do Registrador 0 com 1 salvo no registrador 2

1100100100000011 – Sub do Registrador 2 com 4 salvo no registrador 3

0100100000001010 – Store do Registrador 2 na Memória 10

0100110000000001 – Store do Registrador 3 na Memória 1

Repositório GitHub: <https://github.com/felipeccassiors/high-level-interpreter>