

16 Bits      8 registradores

Instrução	Operação	Tipo	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
NOP	nop	NOP	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
HALT	halt	HALT	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
MOV Rd, Rm	Rd = Rm	MOV	0	0	0	1	0	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	-	-	-	-	-
MOV Rd, #Im	Rd = #Im	MOV	0	0	0	1	1	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	Im <sub>7</sub>	Im <sub>6</sub>	Im <sub>5</sub>	Im <sub>4</sub>	Im <sub>3</sub>	Im <sub>2</sub>	Im <sub>1</sub>	Im <sub>0</sub>
STR [Rm], Rn	[Rm] = Rn	STORE	0	0	1	0	0	-	-	-	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	Rn <sub>2</sub>	Rn <sub>1</sub>	Rn <sub>0</sub>	-	-
STR [Rm], #Im	[Rm] = #Im	STORE	0	0	1	0	1	Im <sub>7</sub>	Im <sub>6</sub>	Im <sub>5</sub>	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	Im <sub>4</sub>	Im <sub>3</sub>	Im <sub>2</sub>	Im <sub>1</sub>	Im <sub>0</sub>
LDR Rd, [Rm]	Rd = [Rm]	LOAD	0	0	1	1	-	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	-	-	-	-	-
ADD Rd, Rm, Rn	Rd = Rm + Rn	ULA	0	1	0	0	-	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	Rn <sub>2</sub>	Rn <sub>1</sub>	Rn <sub>0</sub>	-	-
SUB Rd, Rm, Rn	Rd = Rm - Rn	ULA	0	1	0	1	-	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	Rn <sub>2</sub>	Rn <sub>1</sub>	Rn <sub>0</sub>	-	-
MUL Rd, Rm, Rn	Rd = Rm * Rn	ULA	0	1	1	0	-	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	Rn <sub>2</sub>	Rn <sub>1</sub>	Rn <sub>0</sub>	-	-
AND Rd, Rm, Rn	Rd = Rm and Rn	ULA	0	1	1	1	-	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	Rn <sub>2</sub>	Rn <sub>1</sub>	Rn <sub>0</sub>	-	-
ORR Rd, Rm, Rn	Rd = Rm or Rn	ULA	1	0	0	0	-	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	Rn <sub>2</sub>	Rn <sub>1</sub>	Rn <sub>0</sub>	-	-
NOT Rd, Rm	Rd = ~Rm	ULA	1	0	0	1	-	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	-	-	-	-	-
XOR Rd, Rm, Rn	Rd = Rm xor Rn	ULA	1	0	1	0	-	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	Rn <sub>2</sub>	Rn <sub>1</sub>	Rn <sub>0</sub>	-	-

Instrução	Operação	Tipo	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
PSH Rn	[SP] = Rn; SP --	PILHA	0	0	0	0	0	-	-	-	-	-	-	Rn <sub>2</sub>	Rn <sub>1</sub>	Rn <sub>0</sub>	0	1
POP Rd	SP ++; Rd = [SP]	PILHA	0	0	0	0	0	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	-	-	-	-	-	-	1	0
CMP Rm, Rn	Z = (Rm = Rn)?1 : 0; C = (Rm < Rn)?1 : 0	ULA	0	0	0	0	0	-	-	-	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	Rn <sub>2</sub>	Rn <sub>1</sub>	Rn <sub>0</sub>	1	1
JMP #Im	PC = PC + #Im	DESVIO	0	0	0	0	1	Im <sub>8</sub>	Im <sub>7</sub>	Im <sub>6</sub>	Im <sub>5</sub>	Im <sub>4</sub>	Im <sub>3</sub>	Im <sub>2</sub>	Im <sub>1</sub>	Im <sub>0</sub>	0	0
JEQ #Im	PC = PC + #Im, se Z = 1 e C = 0	DESVIO	0	0	0	0	1	Im <sub>8</sub>	Im <sub>7</sub>	Im <sub>6</sub>	Im <sub>5</sub>	Im <sub>4</sub>	Im <sub>3</sub>	Im <sub>2</sub>	Im <sub>1</sub>	Im <sub>0</sub>	0	1
JLT #Im	PC = PC + #Im, se Z = 0 e C = 1	DESVIO	0	0	0	0	1	Im <sub>8</sub>	Im <sub>7</sub>	Im <sub>6</sub>	Im <sub>5</sub>	Im <sub>4</sub>	Im <sub>3</sub>	Im <sub>2</sub>	Im <sub>1</sub>	Im <sub>0</sub>	1	0
JGT #Im	PC = PC + #Im, se Z = 0 e C = 0	DESVIO	0	0	0	0	1	Im <sub>8</sub>	Im <sub>7</sub>	Im <sub>6</sub>	Im <sub>5</sub>	Im <sub>4</sub>	Im <sub>3</sub>	Im <sub>2</sub>	Im <sub>1</sub>	Im <sub>0</sub>	1	1
IN Rd	Rd = IO_read (7...0)	E/S	1	1	1	1	-	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	-	-	-	-	-	-	0	1
OUT Rm	IO_write = Rm	E/S	1	1	1	1	0	-	-	-	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	-	-	-	1	0
OUT #Im	IO write = #Im	E/S	1	1	1	1	1	Im <sub>7</sub>	Im <sub>6</sub>	Im <sub>5</sub>	0	0	0	Im <sub>4</sub>	Im <sub>3</sub>	Im <sub>2</sub>	Im <sub>1</sub>	Im <sub>0</sub>
SHR Rd, Rm, #Im	Rd = Rm >> #Im	ULA	1	0	1	1	-	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	Im <sub>4</sub>	Im <sub>3</sub>	Im <sub>2</sub>	Im <sub>1</sub>	Im <sub>0</sub>
SHL Rd, Rm, #Im	Rd = Rm << #Im	ULA	1	1	0	0	-	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	Im <sub>4</sub>	Im <sub>3</sub>	Im <sub>2</sub>	Im <sub>1</sub>	Im <sub>0</sub>
ROR Rd, Rm	Rd = Rm >> 1; Rd(MSB) = Rm(LSB)	ULA	1	1	0	1	-	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	-	-	-	-	-
ROL Rd, Rm	Rd = Rm << 1; Rd(LSB) = Rm(MSB)	ULA	1	1	1	0	-	Rd <sub>2</sub>	Rd <sub>1</sub>	Rd <sub>0</sub>	Rm <sub>2</sub>	Rm <sub>1</sub>	Rm <sub>0</sub>	-	-	-	-	-