

# Processador MIPS - Introdução

## Objetivo Principal de um projetista de processadores:

- Obter um conjunto de instruções que facilite a construção do Hardware e do compilador
- Maximizar a performance
- Minimizar o custo

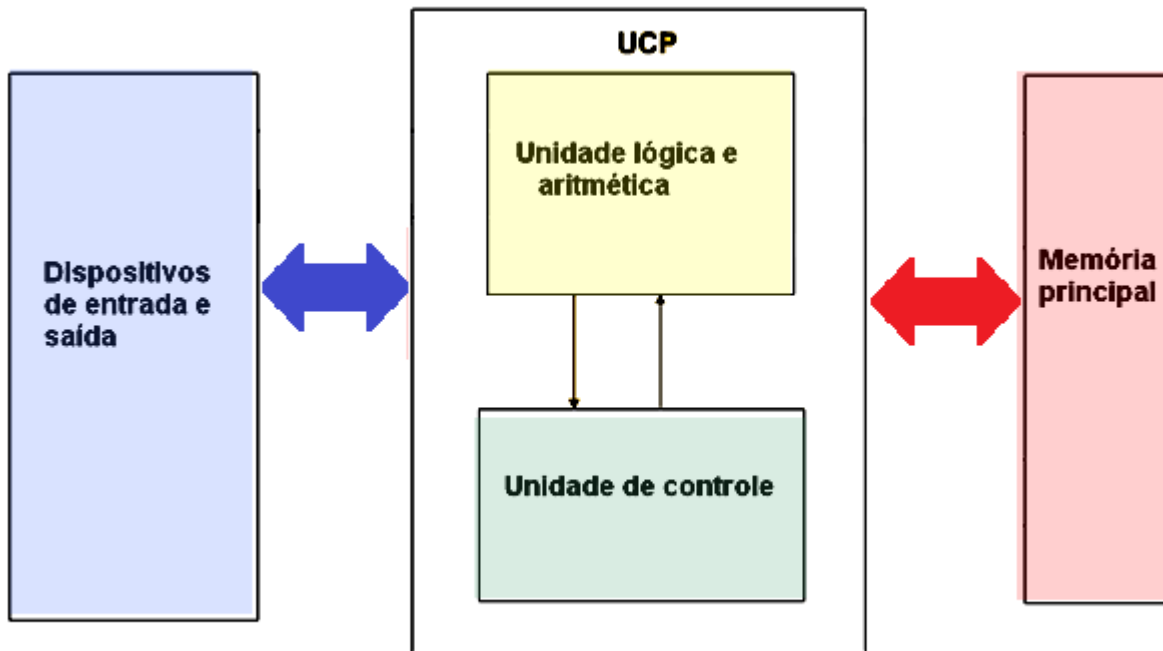
## Linguagem de Máquina

- Instruções (ou palavras)
- Conjunto de Instruções (ou vocabulário)

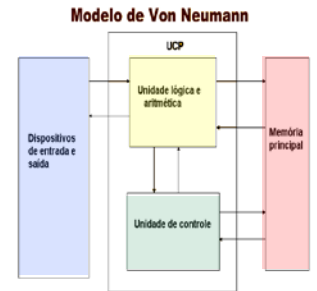
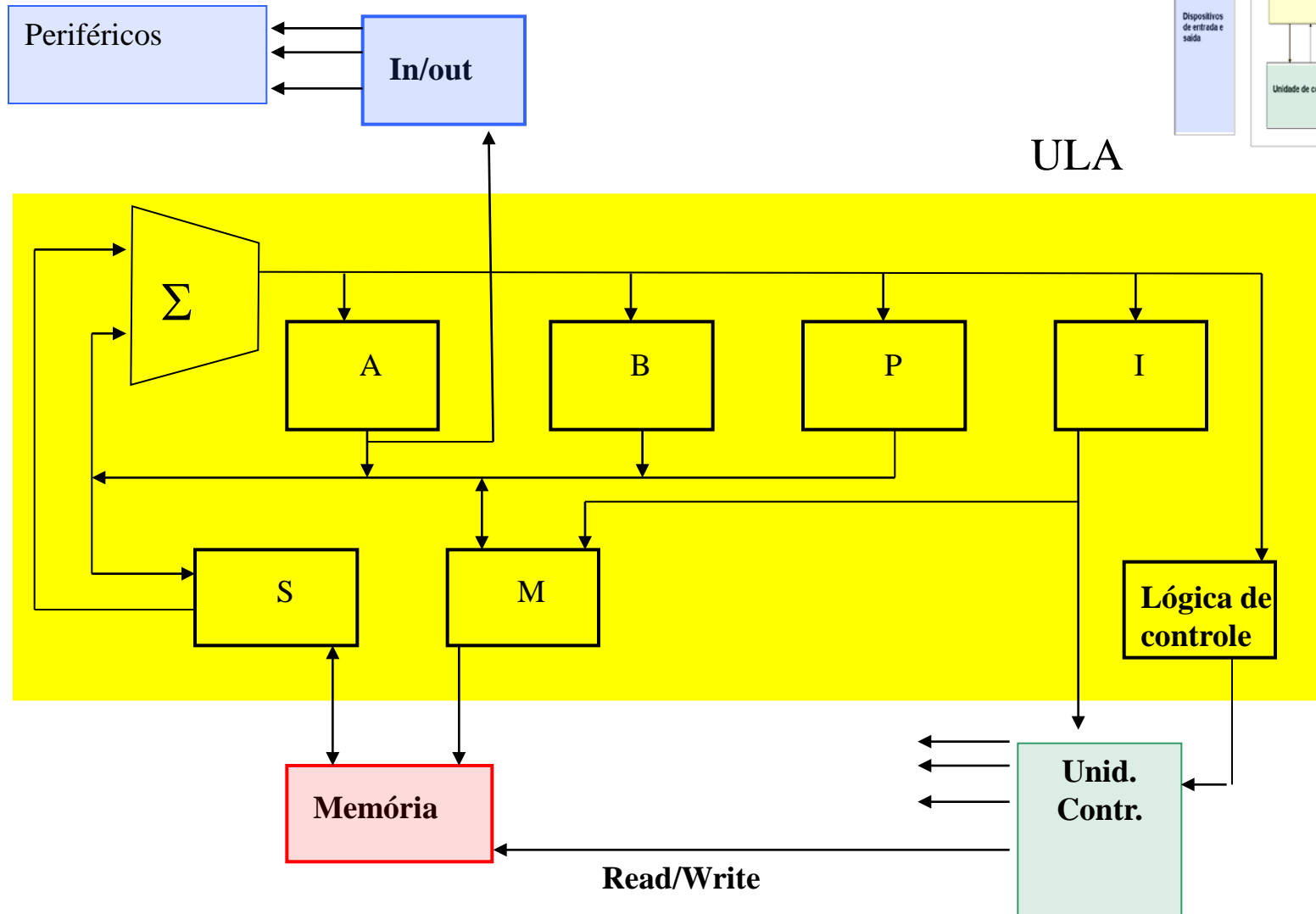
# Arquitetura de Von Neumann

Possibilidade de uma máquina digital armazenar seus programas no mesmo espaço de memória que os dados, podendo assim manipular tais programas.

## Modelo de Von Neumann

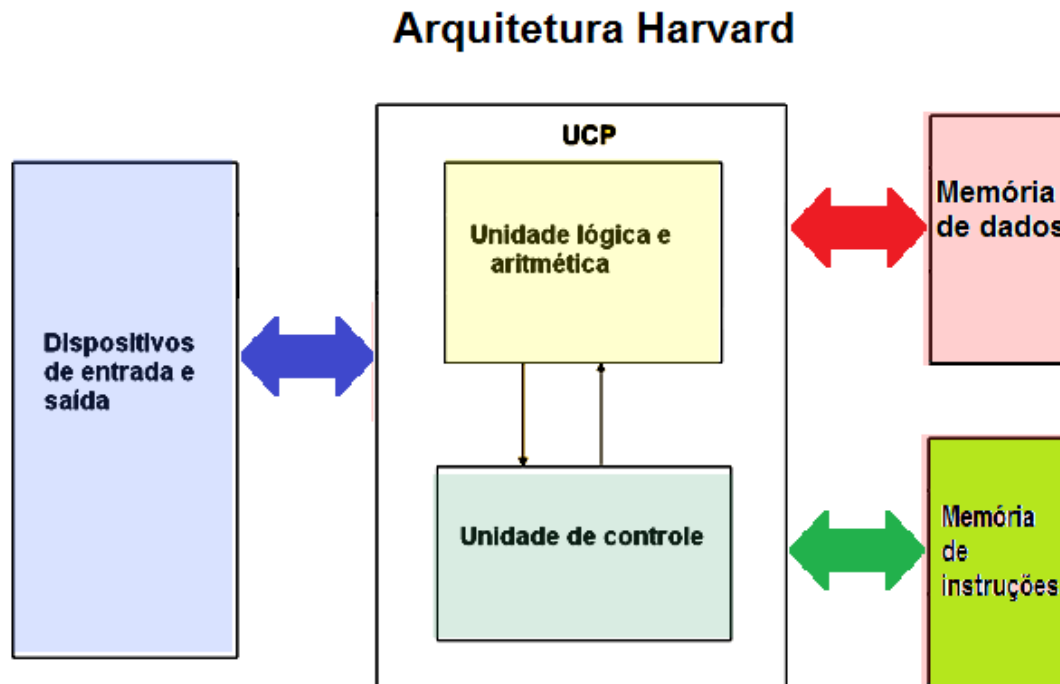


# Máquina de Von Neumann



# Arquitetura Harvard

Se baseia na separação de barramentos de dados da memória, permitindo que um processador possa acessar as duas simultaneamente.



Os avanços importantes na arquitetura de computadores são tipicamente associados aos marcos no projeto do conjunto de instruções

As decisões de projeto devem levar em conta:

- Tecnologia
- Organização de máquina
- Linguagens de programação
- Tecnologia de compilador
- Sistemas operacionais

## Opções de CPU quanto ao uso de registradores

<b>Tipo</b>	<b>Exemplo</b>	<b>Operandos/ Inst ALU</b>	<b>Destino do Resultado</b>	<b>Método de acesso aos operandos</b>
Stack	B5500, B6500 HP2116B HP 3000/70	0	Stack	Push & Pop Stack
Accumulator	PDP-8 Motorola 6809 + ancient ones	1	Accumulator	Acc = Acc + mem
Register Set	IBM 360 DEC VAX + all modern micro's	2 or 3	Registers or Memory	Rx = Ry + mem (3) Rx = Rx + Ry (2) Rx = Rx + Rz (3)

Pilha

Acumulador

GPR

## Exemplos de execução de instruções

Exemplo na implementação da adição :  **$C = A + B$**

Pilha:

Push A  
Push B  
Add  
Pop C

---

Acumulador:

Load A  
Add B  
Store C

---

GPR:

Load R1,A  
Add R1,B  
Store C, R1

## Comparativo do código/instruções

<b>tipo</b>	<b>vantagens</b>	<b>desvantagens</b>
<b>pilha</b>	<ul style="list-style-type: none"><li>•Endereço efetivo simples</li><li>•Instruções curtas</li><li>•Decodificação simples</li></ul>	<ul style="list-style-type: none"><li>•Falta de acesso aleatório</li><li>•Difícil de se gerar código eficiente</li><li>•Pilha é muitas vezes um gargalo</li></ul>
<b>acumulador</b>	<ul style="list-style-type: none"><li>•Estado interno minimal</li><li>•Rápida alteração de contexto</li><li>•Instruções curtas</li><li>•Decodificação simples</li></ul>	<ul style="list-style-type: none"><li>•Alto tráfego de memória</li></ul>
<b>GPR</b>	<ul style="list-style-type: none"><li>•Muitas opções de geração de código</li><li>•Código eficiente</li></ul>	<ul style="list-style-type: none"><li>•Instruções longas</li><li>•Muitas opções para tamanho e estrutura do conjunto de registradores</li></ul>



**Conclusão:** atualmente predominam as Máquinas GPR

**Motivo:** de certa forma, responsabilidade da IBM

- Fabricante dominante no início
- Existem muitas técnicas de compilação para GPR

**Provavelmente é a escolha certa**

- Software tem mais tempo de vida que hardware
- Softwares existem a décadas
- Hardware é substituído a cada 2 a 4 anos

**Tecnologia de compilações é importante**

- Atualmente está bem avançado para GPR
- Também para VLIW (Very Large Instruction Word)

**ver:**

**SPARC, MIPS, HP PA-Risc, DEC Alpha, IBM PowerPC, CDC 6600,  
CDC 7600, Cray-1, Cray-2, Cray-3**

## **MIPS - um processador RISC "Típico"**

- **Instruções de formatos fixos de 32-bits (3 formatos)**
- **32 registradores GPR de 32-bit (R0 contem zero)**
- **Instruções aritméticas reg-reg de 3-endereços**
- **Modo de endereçamento único para load/store: base + deslocamento**
- **Condições de desvio simples**

- **MIPS**, acrônimo para **M**icroprocessor without **i**nterlocked **p**ipeline **s**tages (**M**icroprocessador sem **e**stágios **i**nterligados de **p**ipeline
- Uma arquitetura de microprocessadores RISC desenvolvido pela MIPS Computer Systems.
- Iniciado por David Patterson e Carlo Séquin, em Berkeley, com o nome de RISC em 1980. Em 1981, John Hennessy, pesquisador de Stanford, projetou e fabricou um chip ao qual ele deu o nome de MIPS.
- Em meados de 1990s estimou-se que um em cada três microprocessadores RISC era MIPS. Até 2006, usados em muitos produtos da SGI.

## Aplicações:

- Computadores da Silicon Graphics;
- Muitos sistemas embutidos como Windows CE devices, Cisco routers, Fonerias, Avaya;
- Consoles de video games: Nintendo 64 , Sony PlayStation, PlayStation 2 e PlayStation, Portable handheld

- As primeiras versões das CPU's MIPS eram de 32-bits, mas as mais recentes tornaram-se 64-bits. Existem 5 versões da implementação MIPS, compatíveis entre si, chamadas MIPS I, MIPS II, MIPS III, MIPS IV, e MIPS 32/64.
- Pelo fato de ser um processador com design "limpo", esta arquitetura MIPS pode ser usada com fins educativos e influenciou processadores tais como o SPARC da [Sun](#).



No Super Mario 64, o coelho é nomeado Mips em homenagem ao processador MIPS usado no sistema Nintendo 64.

