



Universidade Tecnológica Federal do Paraná – UTFPR
Bacharelado em Ciência da Computação

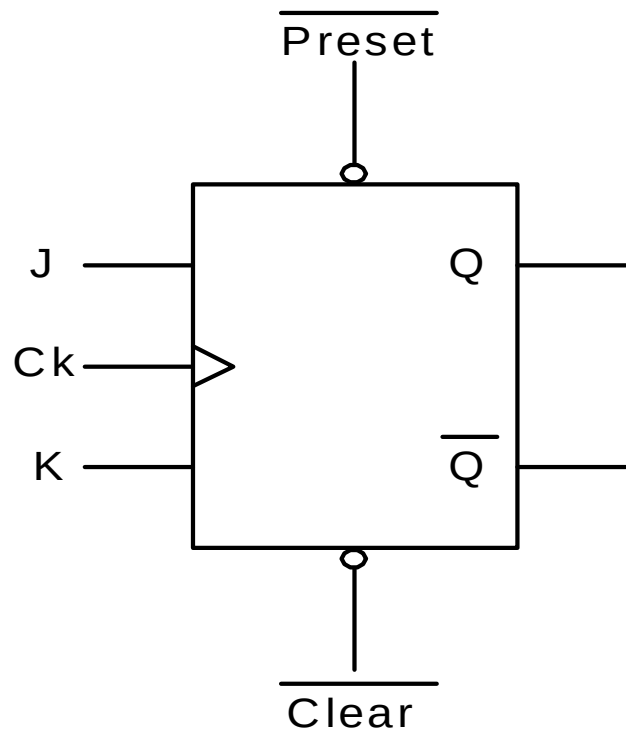
BCC32B – Elementos de Lógica Digital

Prof. Rodrigo Hübner

Aula 14 – FF com Clear e Preset e formas de disparo.
Contadores Assíncronos e de Módulo $< 2^N$

Flip-Flops com Clear e Preset

Preset e Clear são entradas que operam independentemente das entradas de clock e de dados

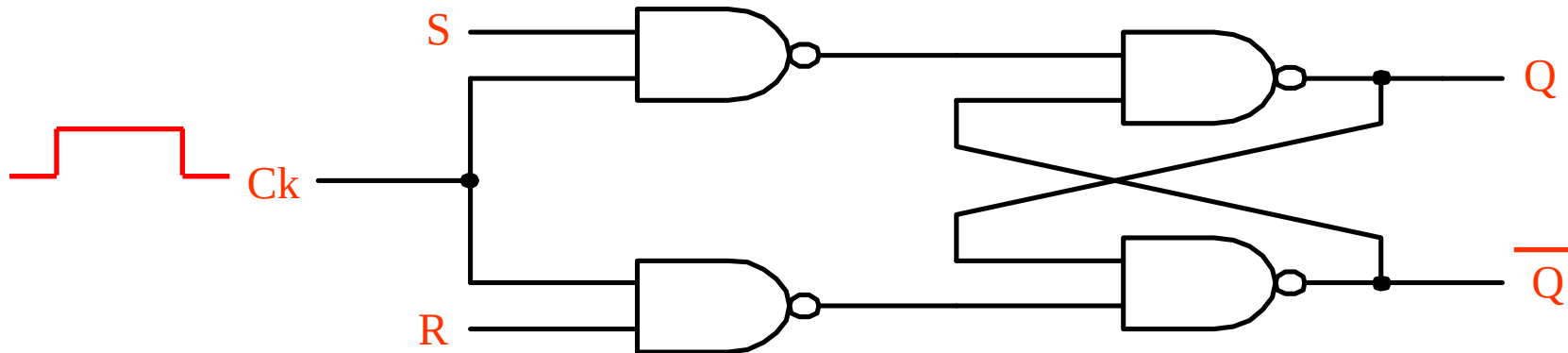


1. $\overline{\text{Preset}} = \overline{\text{Clear}} = 1 \Rightarrow$ FF responde às entradas J e K
2. $\overline{\text{Preset}} = 0$ e $\overline{\text{Clear}} = 1 \Rightarrow$ Q é “setada” (Q=1)
3. $\overline{\text{Preset}} = 1$ e $\overline{\text{Clear}} = 0 \Rightarrow$ Q é “resetada” (Q=0)
4. $\overline{\text{Preset}} = \overline{\text{Clear}} = 0 \Rightarrow$ Entradas não podem ser usadas

$\overline{\text{Preset}}$	$\overline{\text{Clear}}$	Qf
0	0	Entradas Proibidas
0	1	Q=1
1	0	Q=0
1	1	FF normal

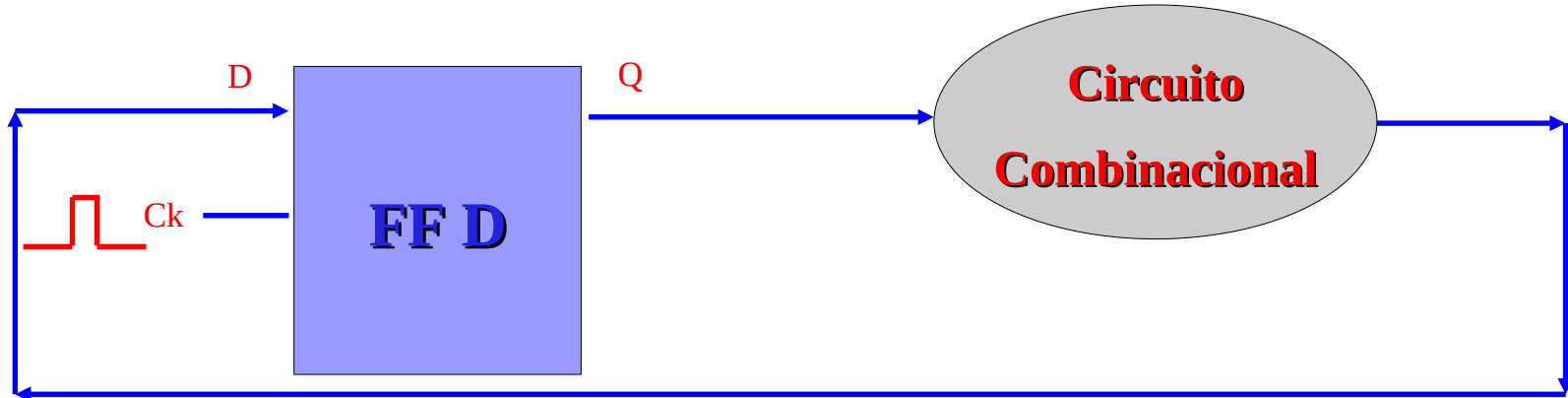
FF sensível ao nível do clock

- Flip-Flop sensível ao nível do clock dispara sempre que o clock está num determinado estado lógico
- Alguns FFs são disparados pelo nível lógico 1 e alguns pelo nível lógico 0
- O FF abaixo é sensível ao nível porque ele responde às suas entradas R e S sempre que o clock está em ALTO



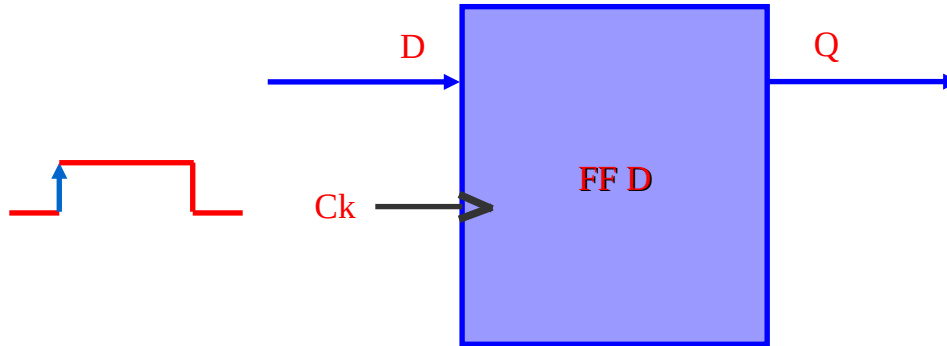
FF sensível ao nível do clock

- **Problema:** Flip-Flop sensível ao nível do clock é instável para certas aplicações
- A saída atual do FF D (Q) “alimenta” um circuito combinacional para gerar uma nova entrada D
- Quando o FF é disparado, o valor de D é transferido para a saída para gerar o novo valor de Q^+
- Se o clock é sensível ao nível, então Q pode viajar pelo circuito combinacional e mudar o valor de D e consequentemente a saída Q
- Para evitar esse problema o pulso de clock deveria ser muito estreito



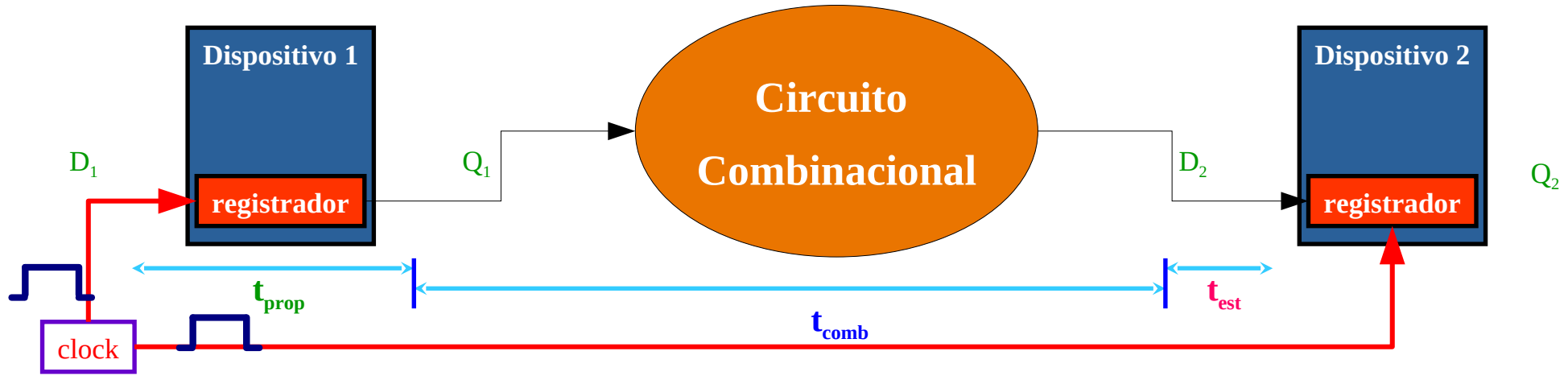
FF sensível à borda do clock

- **Solução para o Problema:** Flip-Flop sensível à borda do clock
- FF sensível à borda do clock são em geral usados para **registradores** e **contadores**
- Nesse método o tempo de subida (ou descida) do clock é muito curto e não ocorre a “realimentação” da saída na entrada.



- Problema do FF disparado pela borda: **clock skew** (escorregamento do clock)

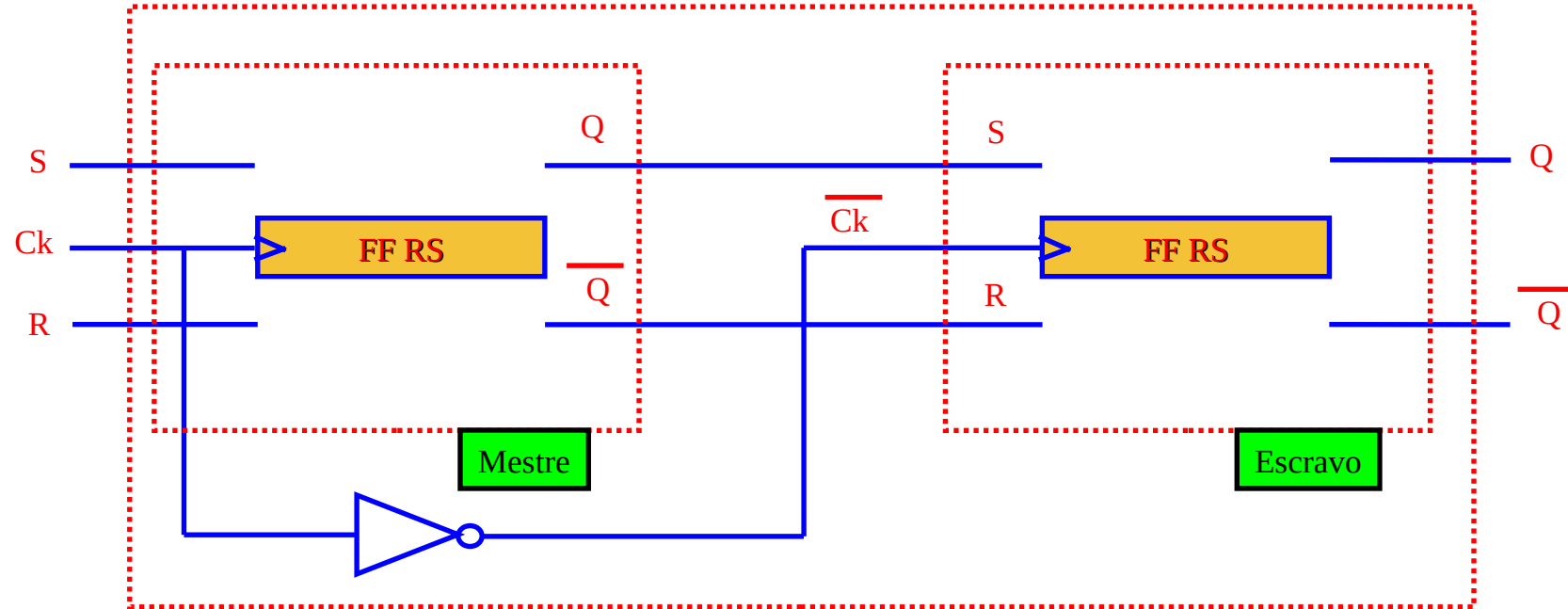
Clock Skew



Escorregamento do clock: É a diferença de tempo entre os instantes em que os dois dispositivos “enxergam” o sinal de clock. Ocorre porque o sinal de clock percorre caminhos diferentes para se propagar até os dispositivos.

FF Mestre-Escravo

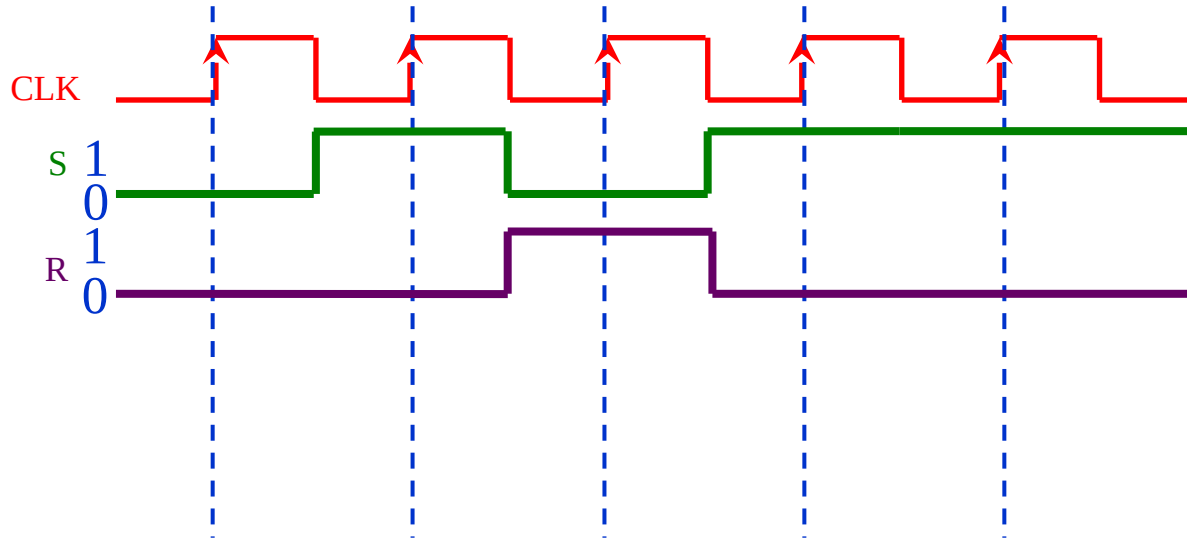
- Solução para o Problema: Flip-Flop Mestre-Escravo



Quando o clock de um FF está em “alto”, o outro estará em “baixa” (saída congelada)

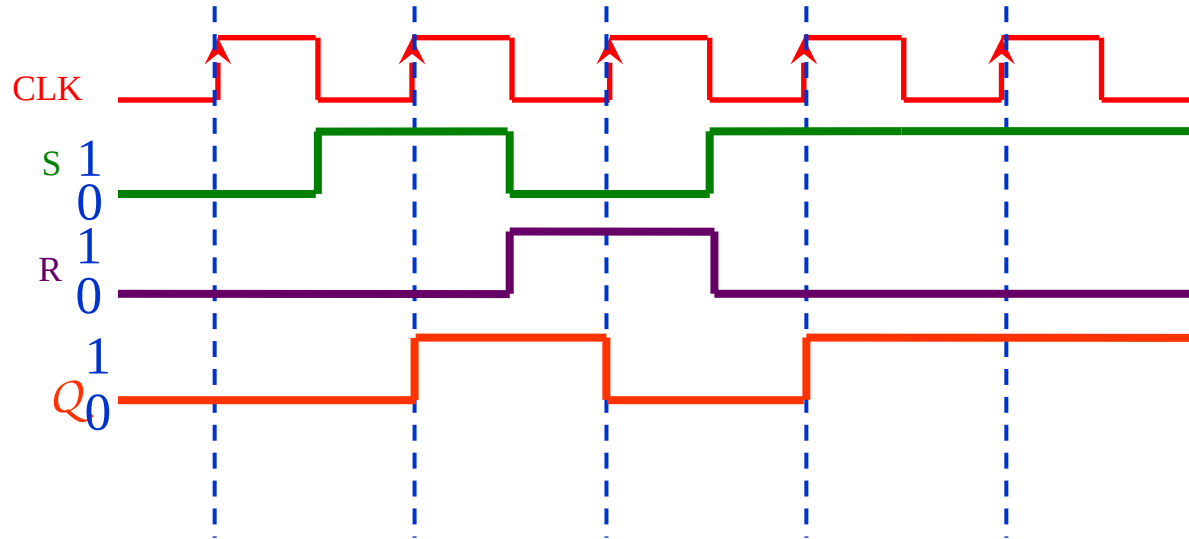
Exemplo

1. Faça o diagrama de forma de onda da saída Q de um FF tipo RS disparado pela **borda de subida do clock**. Considere que a saída Q é inicialmente 0.



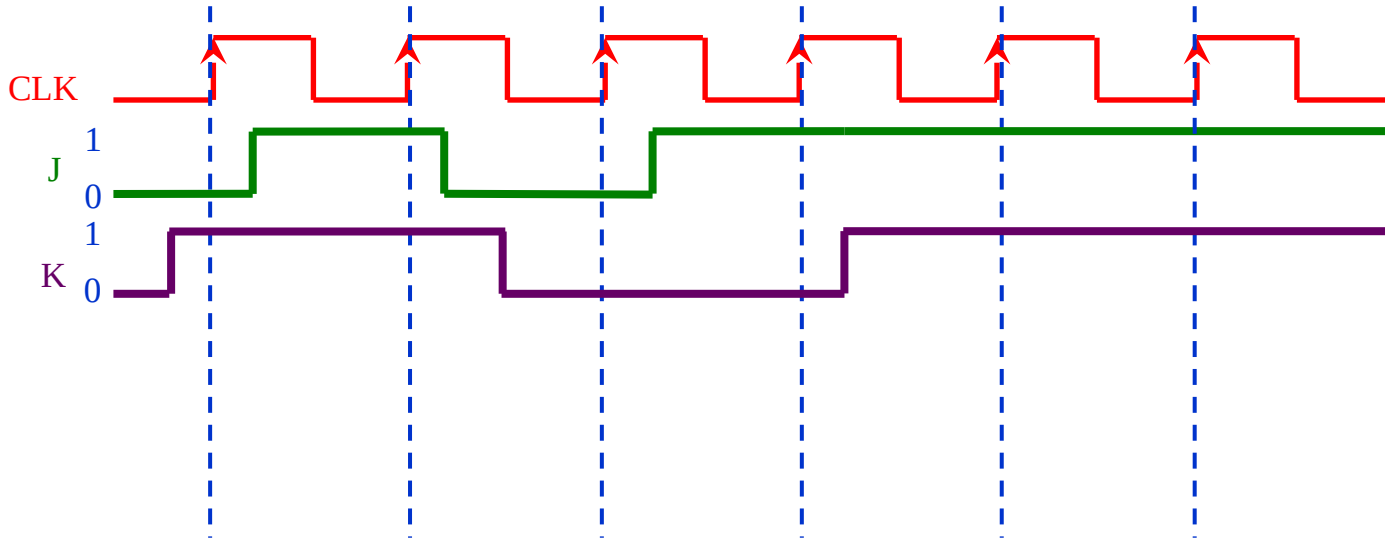
Solução

1. Faça o diagrama de forma de onda da saída Q de um FF tipo RS disparado pela **borda de subida do clock**. Considere que a saída Q é inicialmente 0.



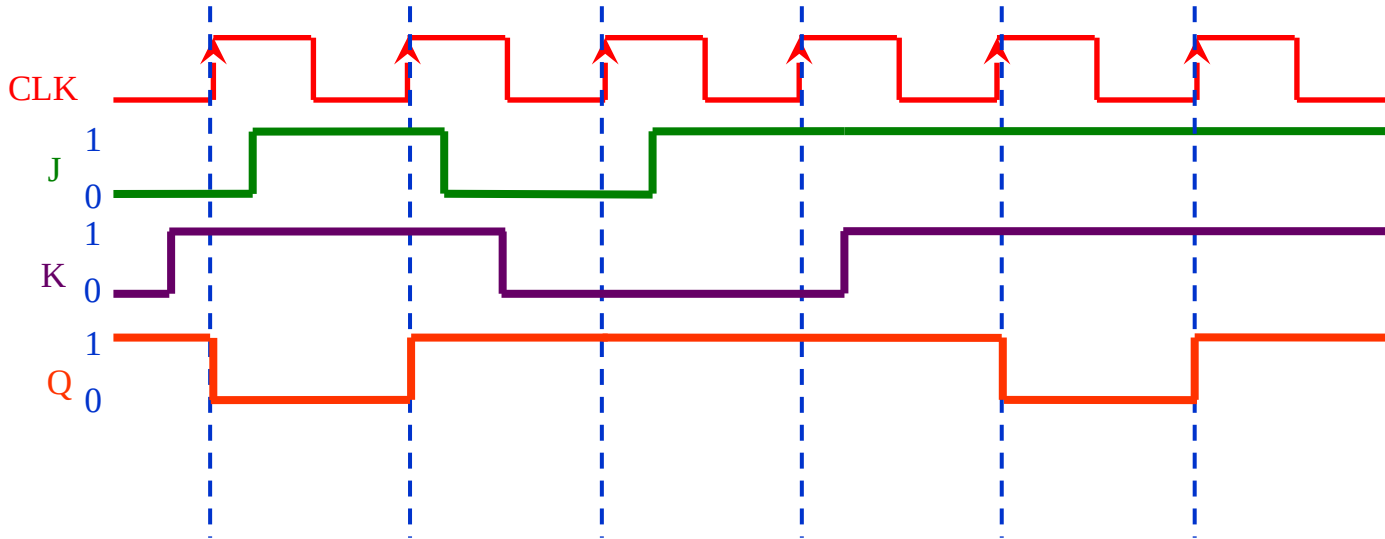
Exemplo

2. Faça o diagrama de forma de onda da saída Q de um FF tipo JK disparado pela **borda de subida do clock**. Considere que a saída Q é inicialmente 1.



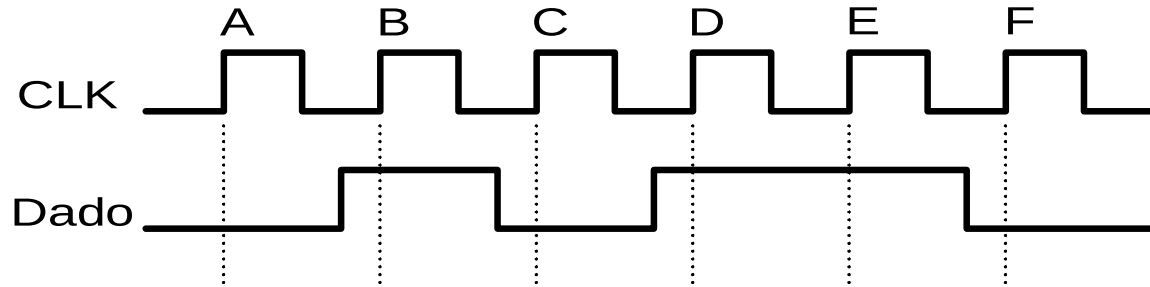
Solução

2. Faça o diagrama de forma de onda da saída Q de um FF tipo JK disparado pela **borda de subida do clock**. Considere que a saída Q é inicialmente 1.



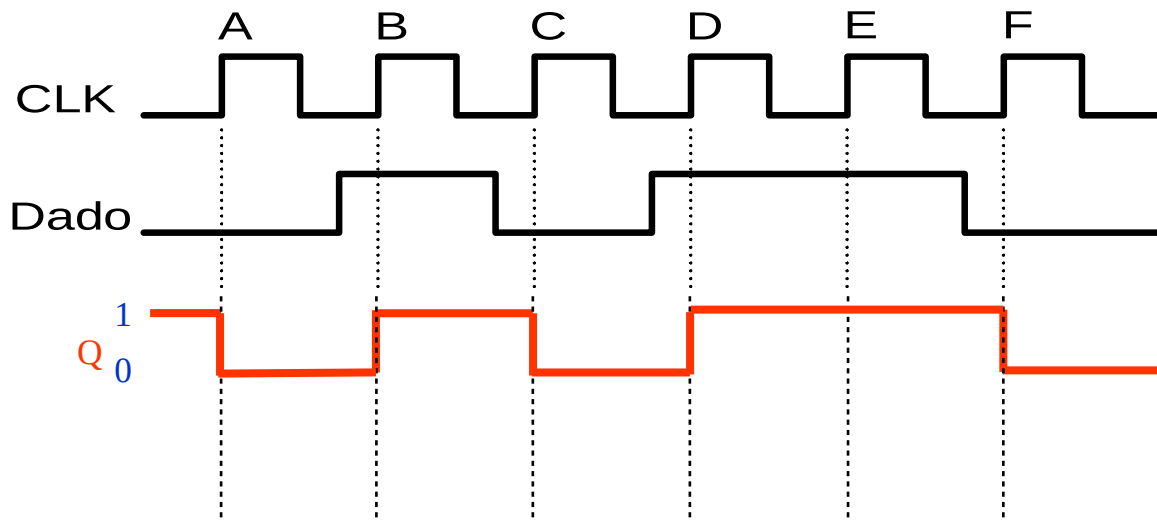
Exemplo

3. A forma de onda de entrada de um Flip-Flop D é dada a seguir. Determine a forma de onda da saída Q considerando que o Flip-Flop é ativado na **borda de subida do clock**. Considere que a saída Q está inicialmente em 1 (nível Alto).



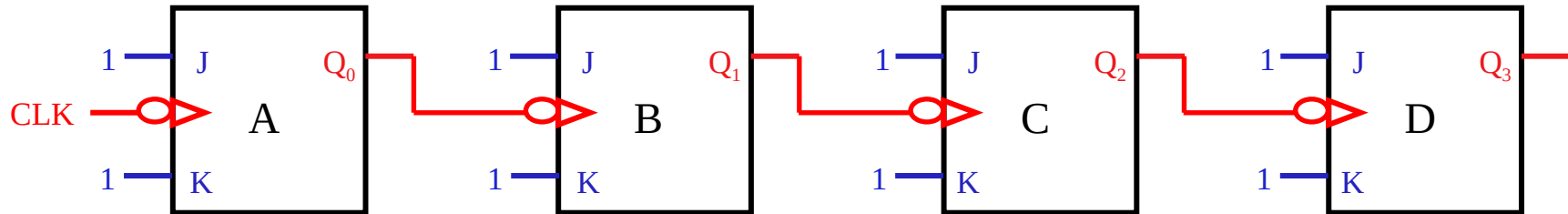
Solução

3. A forma de onda de entrada de um Flip-Flop D é dada a seguir. Determine a forma de onda da saída Q considerando que o Flip-Flop é ativado na **borda de subida do clock**. Considere que a saída Q está inicialmente em 1 (nível Alto).



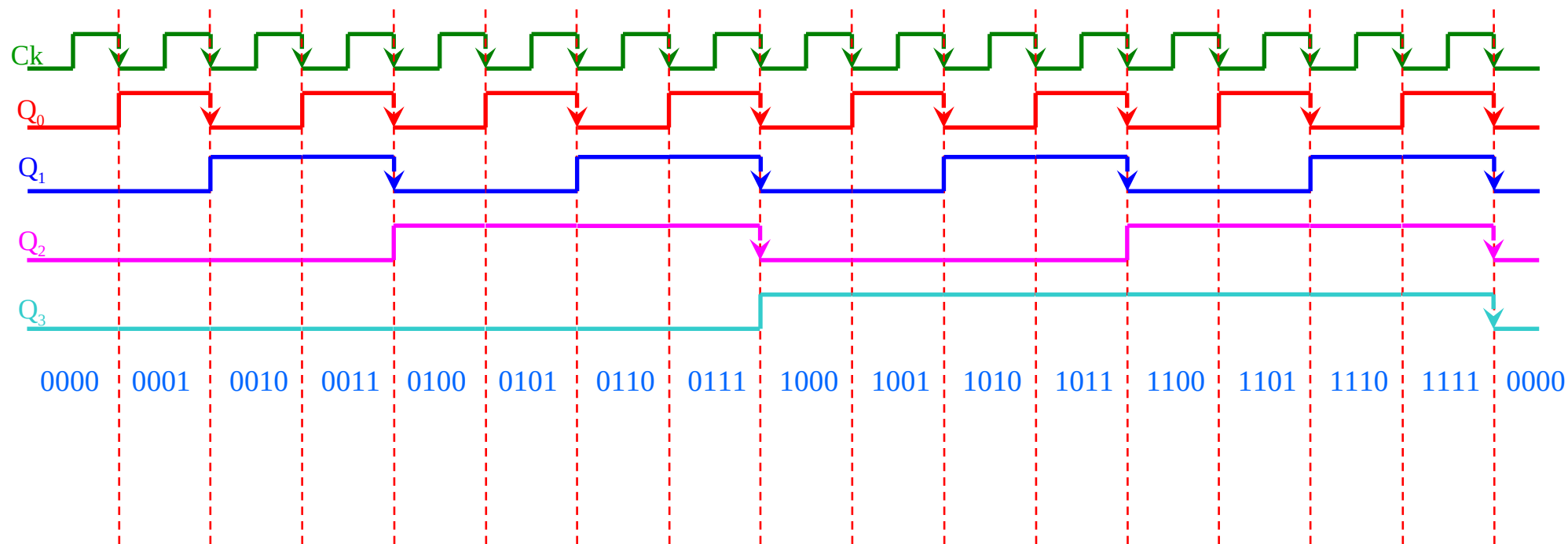
Exemplo

4. Faça o diagrama de forma de onda das saídas de cada FF tipo JK do contador da figura abaixo. Considere que a saída do FF A como sendo o bit menos significativo e o FF é ativado na borda de descida do clock.



Solução

4. Faça o diagrama de forma de onda das saídas de cada FF tipo JK do contador da figura abaixo. Considere que a saída do FF A como sendo o bit menos significativo e o FF é ativado na borda de descida do clock.



Contador de Módulo $< 2^N$

Obs.:

1. Contador com N FFs pode contar até 2^N
2. Contador pode ser modificado para contar até Módulo $< 2^N$

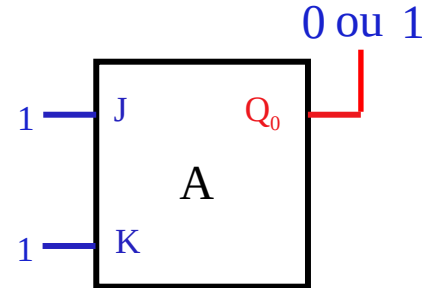
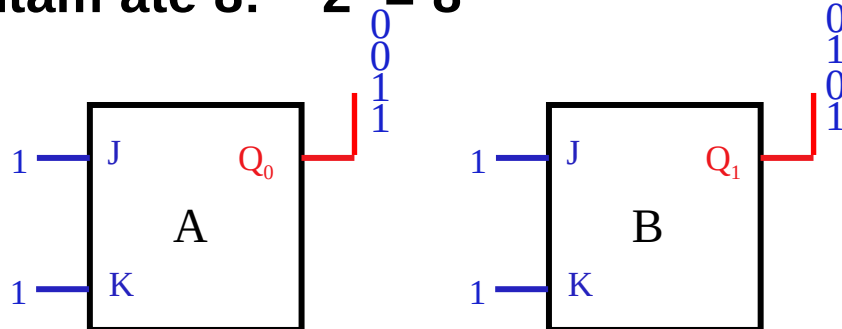
Exemplo: Contador de Módulo 6

Para contar até 6 são necessários 3 FFs:

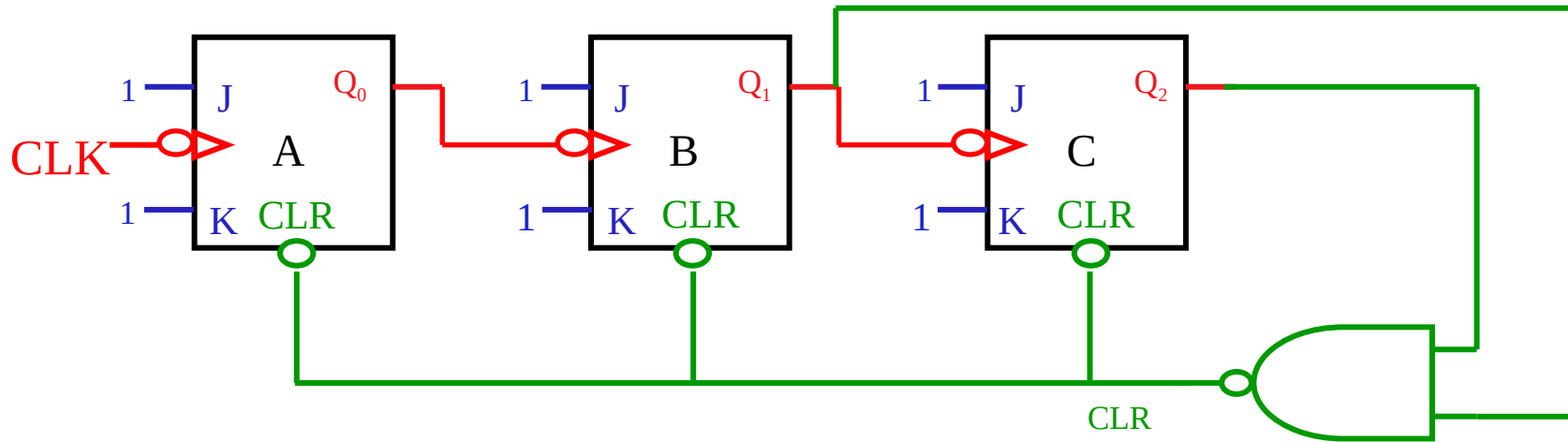
1 FF conta até 2: $2^1 = 2$

2 FFs contam até 4: $2^2 = 4$

3 FFs contam até 8: $2^3 = 8$



Contador de Módulo $< 2^N$



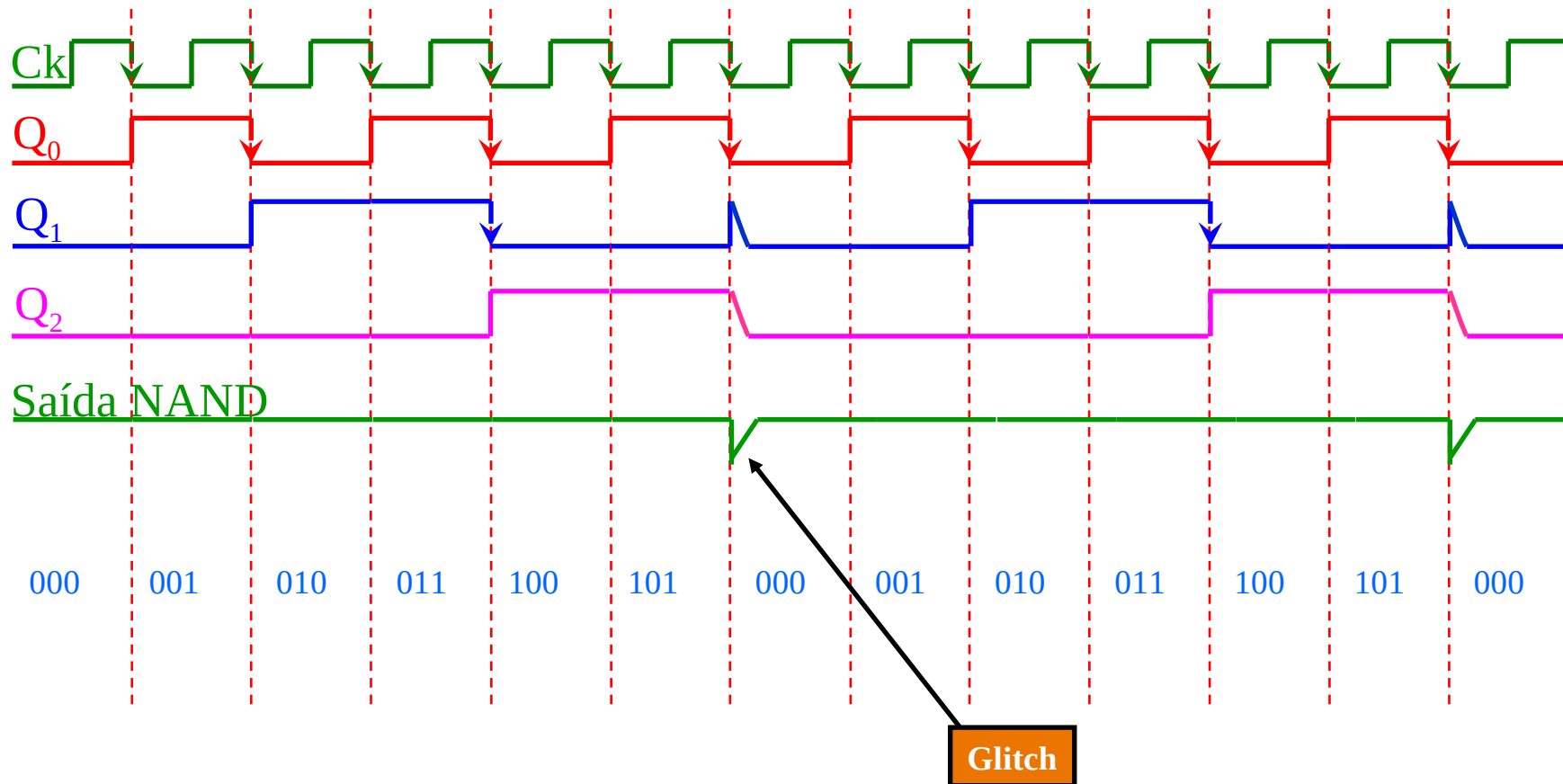
A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

Sem desconsiderar a porta NAND, o contador conta de 0 até 7: 8 estados

- Enquanto a saída da NAND=1, o CLEAR não tem efeito sobre o contador
- Quando a saída da NAND=0, o CLEAR é ativado e “limpa” os FFs e a contagem é reinicializada (retorna para 000).

Quando a saída da NAND=0??? Quando as entradas forem 11
Quando o contador contar $Q_2=1$ $Q_1=1$ $Q_0=0$ ($110_2=6_{10}$)

Contador de Módulo $< 2^N$



Procedimento Geral

Procedimento para Projetar Contador de Módulo X

Para construir um contador que começa em 0 e tem módulo X:

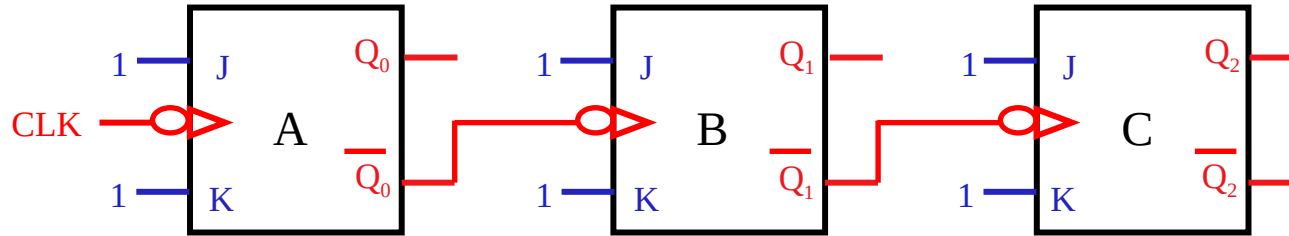
1. Determine o número de FFs tal que $2^N \geq X$ e conecte-os como um contador. Se $2^N = X$, então não execute os passos 2 e 3.
2. Conecte uma porta NAND nas entradas CLEAR de todos os FFs.
3. Determine quais FFs estarão no estado “ALTO” na contagem X, então conecte as saídas normais destes FFs às entradas da porta NAND.

Contadores Decrescentes

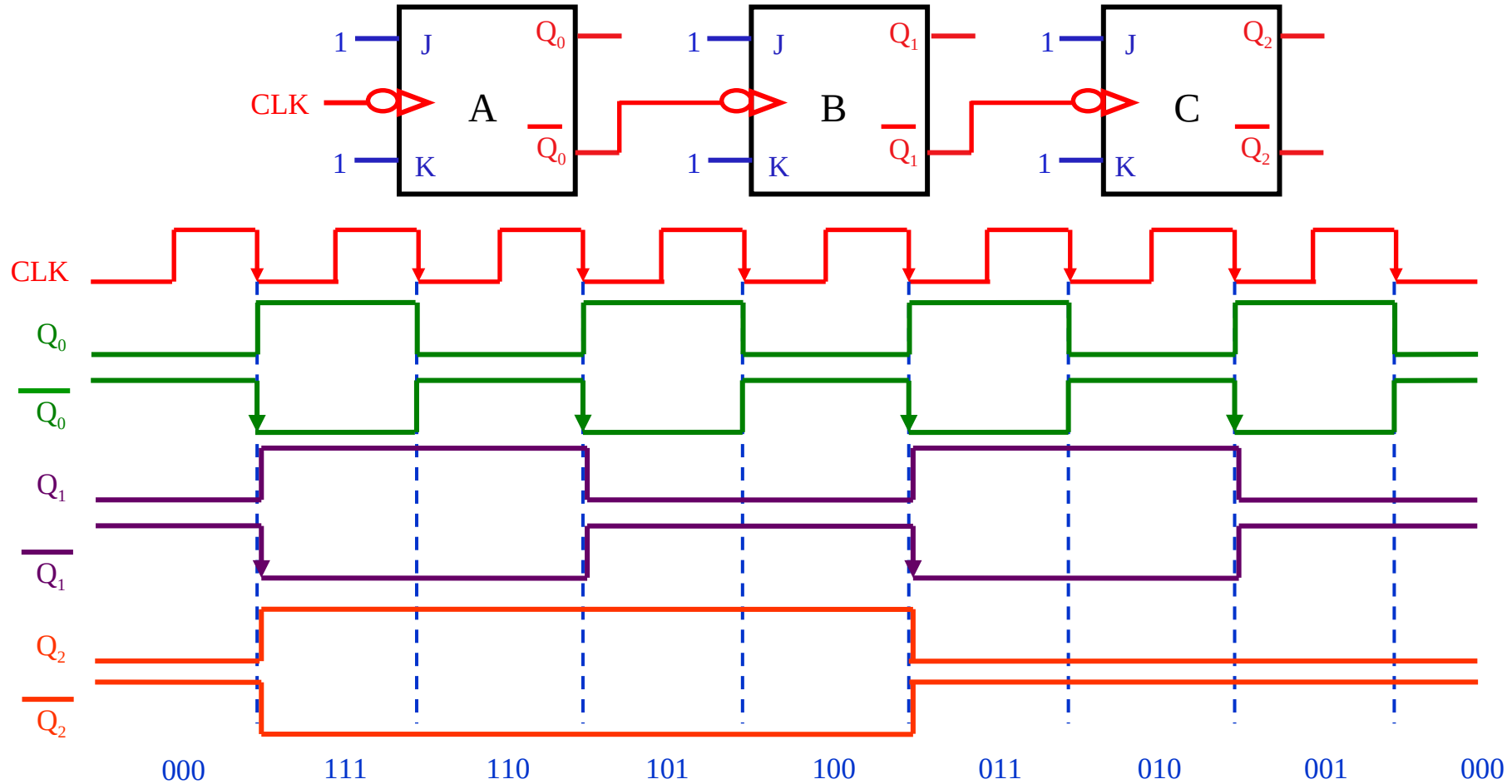
- Contadores decrescentes contam regressivamente
- Mesmo circuito que conta crescente, mas com **clocks** gerados pelas saídas dos terminais complementares
- $(\overline{Q_0}, \overline{Q_1}, \overline{Q_2}, \dots, \overline{Q_n})$
- **Obs.: Figura no slide seguinte**

5. Exemplo: Contadores Decrescentes

Desenhe as formas de onda das saídas de cada Flip-Flop

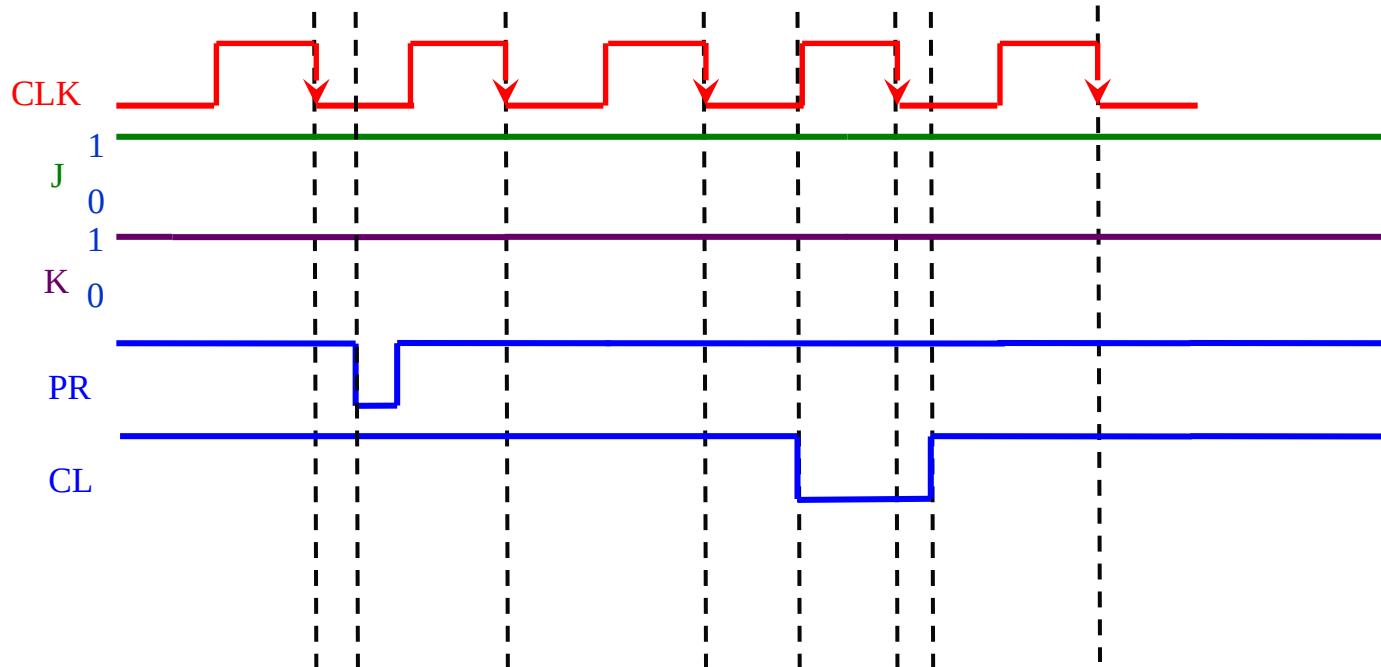


5. Solução: Contadores Decrescentes



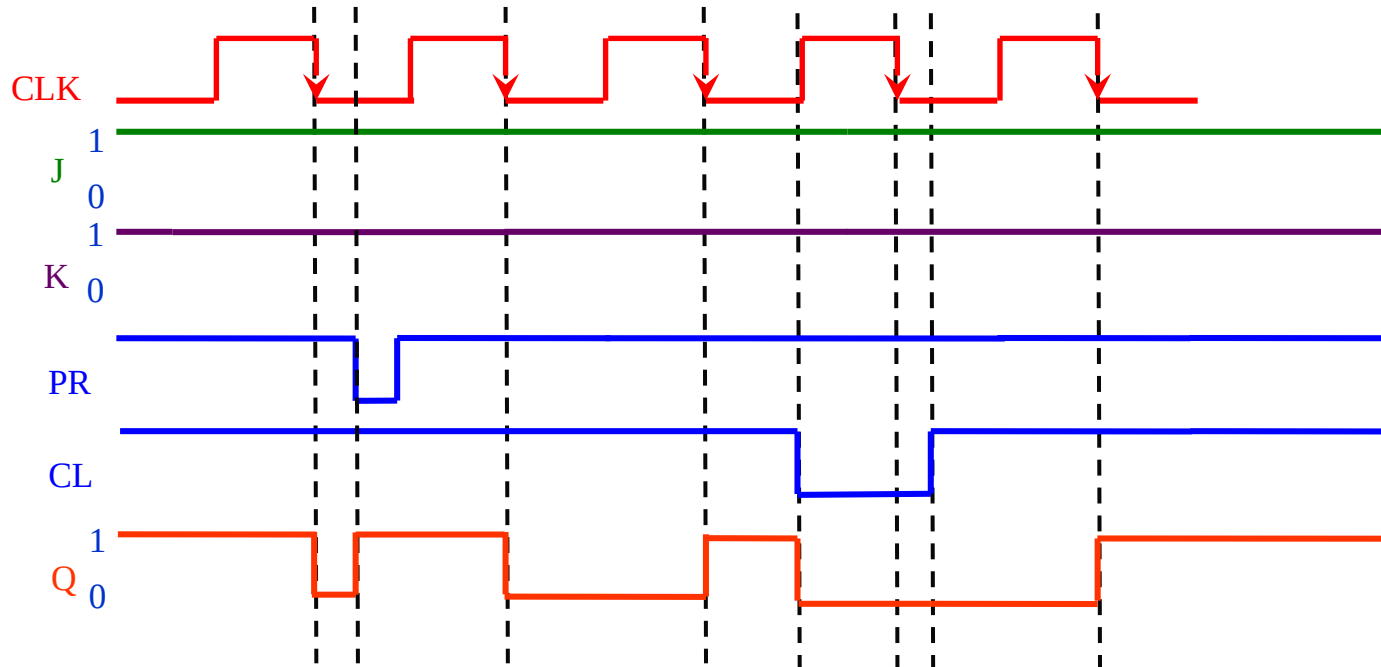
Exemplo

6. Para o FF JK com $\overline{\text{Preset}}$ e $\overline{\text{Clear}}$ faça o diagrama de forma de onda da saída Q. O FF é ativado na borda de descida do clock. Considere que a saída é inicialmente 1.



Solução

6. Para o FF JK com Preset e Clear faça o diagrama de forma de onda da saída Q. O FF é ativado na borda de descida do clock. Considere que a saída é inicialmente 1.



Exemplo

7. Projete um contador de módulo 10 que conte de 0 (0000) a 9 (1001).

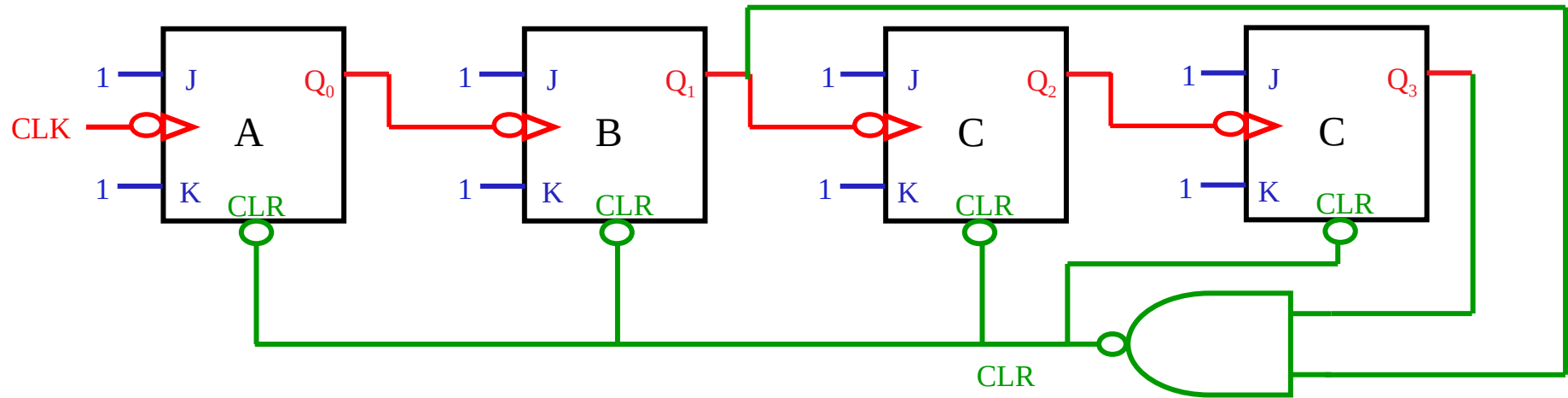
Solução

7. Projete um contador de módulo 10 que conte de 0 (0000) a 9 (1001).

Solução:

- Para contar até 8 são necessários 3 FFs.
- Para contar acima de 8 são necessários 4 FFs.
- Como o contador deve contar até 1001, a NAND deve usar o valor imediatamente seguinte (1010) para reinicializar o contador.

Solução



Exemplo

8. Projete um contador de módulo 24 que conte de 0 a 23, usando Flip-Flops tipo T.

Solução

8. Projete um contador de módulo 24 que conte de 0 a 23, usando Flip-Flops tipo T.

Para contar até 23 precisamos de 5 FFs, pois $2^4=16$ e $2^5=32$.

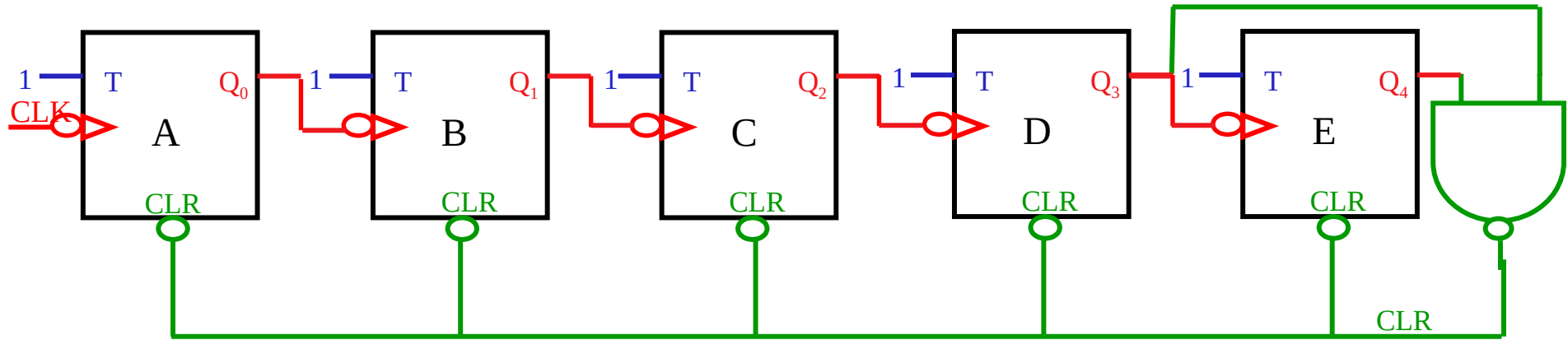
$23_{10} = 10111_2$ é o último valor a ser contado pelo contador.

$24_{10} = 11000_2$ não deve ser contado, e os bits Q_3 e Q_4 devem ser usados como entradas para a Porta NAND para “Resetar” os Flip-Flops reiniciando a contagem para 0.

Solução

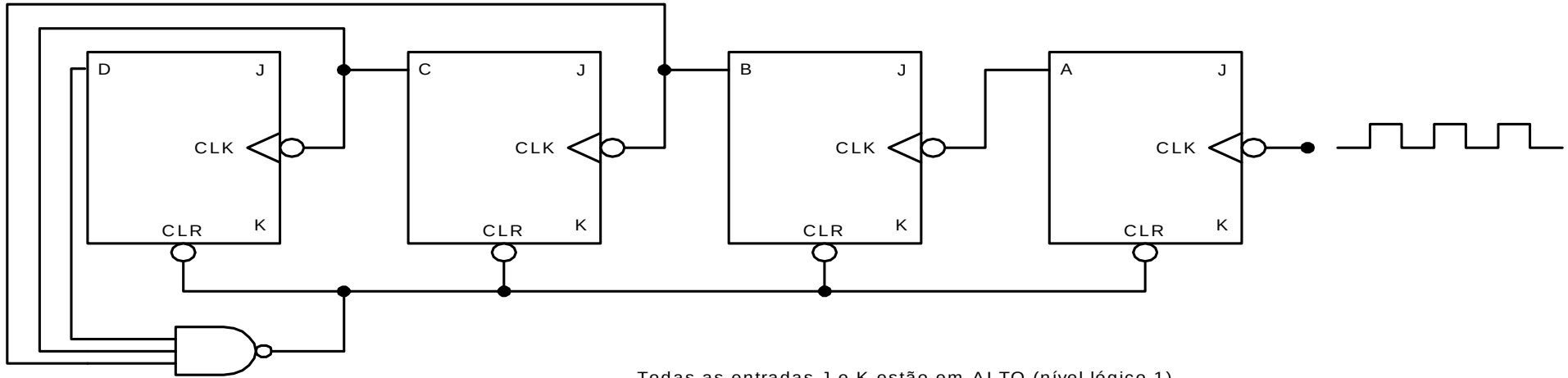
8. Projete um contador de módulo 24 que conte de 0 a 23, usando Flip-Flops tipo T.

$24_{10} = 11000_2$ bits Q_3 e Q_4 usados como entradas da Porta NAND.



Exemplo

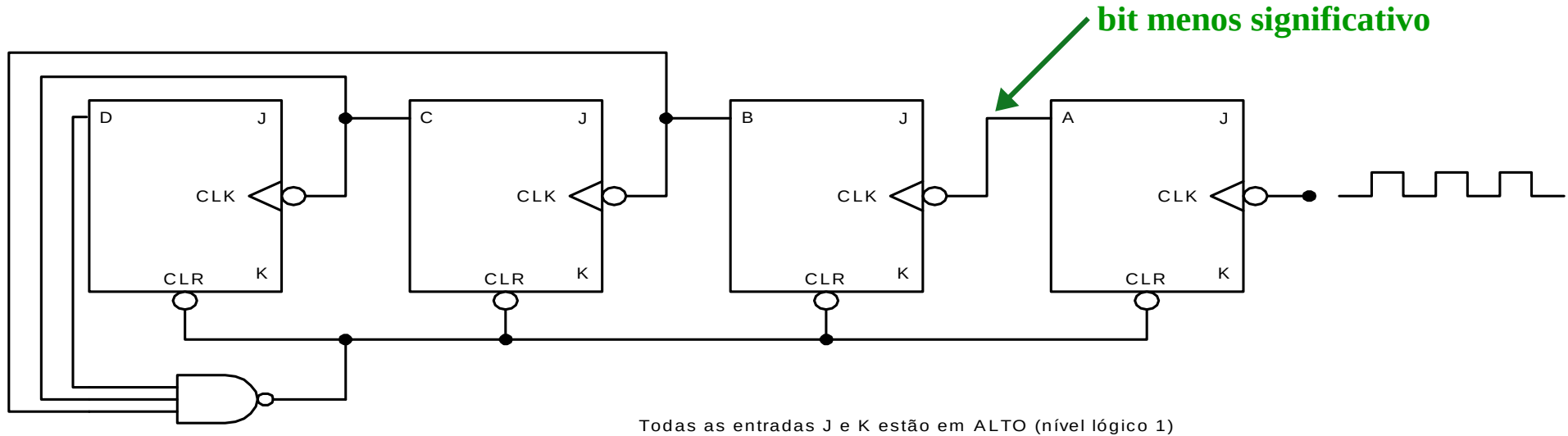
9. Determine o módulo do contador da figura a seguir



Todas as entradas J e K estão em ALTO (nível lógico 1)

Solução

9. Determine o módulo do contador da figura a seguir



Resposta: contador zera quando “1110”, portanto **módulo 14**.

Próxima aula

- Contadores síncronos