

Systèmes de télécommunications pour applications embarquées

Nicolas Nolhier, Fabrice Caignet, Christophe Viallon

13 février 2019
Rev.159

1 Introduction

Les systèmes de transmission de données grand public actuels mettent en œuvre des circuits de plus en plus complexes, souvent commandés par un système numérique à base de microcontrôleurs dialoguant au travers de bus spécifiques.

L'objectif de cet unité d'enseignement est d'aborder l'étude, sous forme de système, d'un ensemble de transmission HF, piloté par un système numérique. Sont abordés ici les aspects relatifs au contrôle numérique des fonctions impliquées (PLL), au traitement analogique en bande de base et à la modulation vers les fréquences radio. L'accent est porté sur l'approche et l'étude expérimentale d'un système réel simplifié.

2 Manipulations

Trois séances (thème 1) sont dédiées à l'étude et au pilotage d'un synthétiseur de fréquence (une PLL) analogue à ce que l'on rencontre dans les systèmes radio modernes pour fournir la porteuse du modulateur (= l'oscillateur local). Le circuit utilisé à cet effet est un ADF4360-7 (*Analog Device*). Celui-ci est piloté par un module Arduino UNO à l'aide d'une liaison SPI.

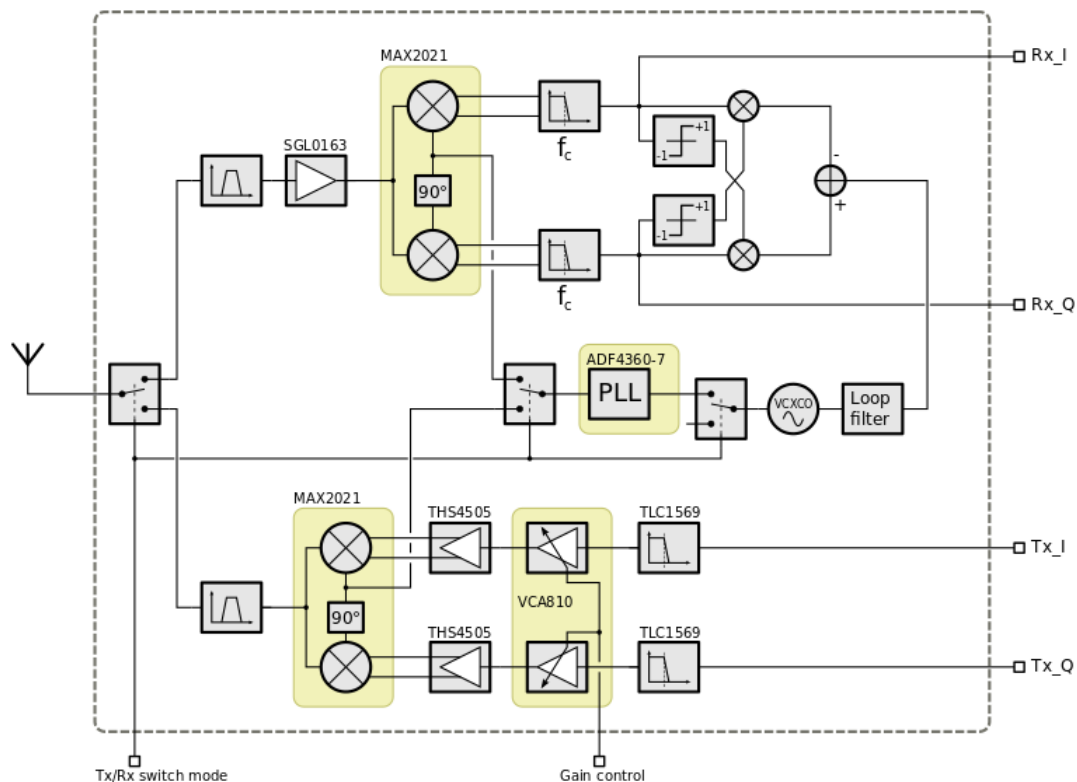


Figure 1: schéma simplifié du système RF complet

Sur les séances restantes (thème 2), la conception du système d'émission (cf. architecture donnée en figure 1) depuis la bande de base jusqu'à la sortie du modulateur IQ est traitée. Pour des raisons de simplicité, certaines fonctions ont été envisagées en analogique, là où beaucoup de systèmes actuels les implémentent de façon numérique, par exemple dans un DSP (cf. cours). Le logiciel LTspice est utilisé pour modéliser le fonctionnement de l'émetteur.

3 Fonctionnement du binôme en séance

Dans la mesure du possible, il serait souhaitable pour les étudiants de se regrouper en binômes en mixant les deux spécialités couvertes par chaque UE libres. Une grande partie du succès de cet UE repose sur le partage des connaissances acquise par chacune des deux populations d'étudiants.

4 Rapport terminal

A l'issue des travaux pratiques, chaque groupe devra rédiger un rapport synthétisant le travail effectué sur l'ensemble de l'UE. Le document ne devra pas excéder 15 pages. Ce rapport sera évalué et servira de note de TP pour l'UE. Cette note compte pour 70% de la note totale de l'UE, l'examen écrit portant sur le cours comptant pour les 30% restants.

Le rapport devra comporter :

- une présentation du projet décrivant le principe de fonctionnement des modulations de type QAM,
- la description des schémas électriques, des calculs analytiques effectués et programmes que vous jugerez utiles et développés en séance accompagnés des explications précisant les différents choix architecturaux qui ont été effectués ainsi que les contraintes auxquelles ils se rapportent,
- les résultants expérimentaux et de simulation devront être intégrés au rapport.

Attention à la mise en page, notamment la lisibilité des figures, à l'orthographe et la grammaire. Comme tout rapport, celui-ci doit comporter un sommaire, une introduction, les différentes parties traitées, et une conclusion. Ce rapport est le vôtre, il doit être rédigé par vous et ne doit en aucun cas comporter des parties entièrement recopiées depuis internet (wikipedia, etc...). La qualité de la rédaction est prise en compte dans l'évaluation du rapport.

Je précise, à toute fin utile, que nous disposons des rapports des années précédentes et que tout plagiat, même partiel, sera sanctionné d'un zéro pour la note de TP.

De manière plus concrète, les critères d'évaluation des rapports sont les suivants :

Traitement du sujet

Caractérisation de la PLL (thème 1). Ce qu'il faut relever dans le rapport :

- Les programmes pour communiquer avec la PLL & mesurer les points ci-dessous
- Plage de fonctionnement en fréquence
- Temps de verrouillage
- Précision de la PLL
- Mesure des différentes puissances de sortie qu'il est possible de programmer

Conception de l'émetteur (Thème 2). Ce qu'il faut relever dans le rapport :

- La définition de la spec en amplitude de tension max à appliquer au modulateur IQ MAX2021
- Justification du schéma du CNA. Doit respecter des niveaux analogiques symétriques à partir d'un Vref (Pas de comparateur ni de sin
- Amplificateur à gain ajustable(VCA) à VCA810
- Détails des matching E/S : Filtre-VCA et VCA-THS4505
- Dimensionnement du circuit à THS4505 (Doit être totalement symétrique)
- Détail du calcul des résistances autour des LM13700 (si utilisé) & THS4505
- La simulation du spectre modulé à 100k, 1MHz ou 10MHz pour différents fc du filtre passe-bas
- Une explication de la position des minima autour du lobe principal, fonction du débit de donnée initial

Présentation / Structure

Introduction/conclusion, apparence générale, Clarté, graphes, Style d'écriture, grammaire orthographe

5 Date limite pour la remise du rapport

Les rapports sont à renvoyer au format PDF (*.doc interdit) à l'adresse suivante : cviallon@laas.fr. La date limite d'envoi est fixée au 1 mai.

Tout envoi postérieur à cette date ne sera pas pris en compte.

Thème 1 : caractérisation de la PLL ADF4360-7

1 Introduction

Sur la base des première séances de TP, il vous est proposé de faire la caractérisation complète de la PLL pour, par la suite, disposer de suffisamment d'informations sur son implémentation dans le système complet qui permet la modulation QPSK sur une porteuse programmée autour de 900MHz. Dans les premiers TPs, vous avez mis en œuvre la PLL permettant de générer la porteuse grâce au port SPI, le tout commandé par le NIOSII implémenté sur FPGA.

2 Travail à effectuer

Vous allez démarrer à partir du programme que vous avez précédemment développé. Ce programme sera à modifier pour vous permettre de caractériser différents paramètres électriques de la PLL précisés ci-dessous. Pour cela, vous serez amenés à exploiter les différents registres de commande de la PLL exposés en cours.

Les caractéristiques électriques de la PLL à obtenir sont les suivantes :

1. Plage de fonctionnement de la platine PLL : déterminer les fréquences basses et hautes de fonctionnement de la PLL.
2. Temps de verrouillage de la PLL. Regarder le temps de verrouillage quand la fréquence de la PLL est décalée de 200KHz (quantum que l'on désire utiliser en programmation), et lorsque la fréquence de la PLL passe de la limite basse à la limite haute. Pour déterminer ce temps, rajouter sous Quartus (System on-chip Builder) une fonction TIMER qui sera utilisée pour l'extraire par programmation.
3. Précision de la PLL. Mesurer à l'analyseur de spectre la précision en fréquence, ainsi que la précision du décalage que vous programmez.
4. Extraction des puissances émises. Exploiter les registres de programmation de la PLL qui permettent de définir le niveau de puissance en sortie.

Pour le rapport final (cf. page 2), pensez à conserver les programmes qui vous semblent les plus pertinents. Vous devez également préciser quelles opérations vous avez été amené à faire sur le programme ainsi qu'au niveau des registres de programmation de la PLL pour déterminer chacune des caractéristiques demandées.

Thème 2 : conception de l'émetteur QPSK & 16-QAM

L'objectif est ici de concevoir toute la partie émission du système. La création du signal radiofréquence est assurée par le modulateur I/Q MAX2021. L'essentiel du travail consiste donc à mettre en forme les signaux numériques BF issus de la partie numérique du système.

Travail à effectuer

Les fonctions à mettre en place (cf. figure 1) sont détaillées ci-dessous.

1. Conversion numérique-analogique.

Le système numérique produit un code numérique de 2 bits ou 4 bits de large qu'il faut ensuite transformer en un signal analogique de type NRZ ou NRZ-4 selon que la modulation visée est de type QPSK ou 16-QAM. La première tâche à effectuer consiste à concevoir le circuit réalisant cette opération de conversion numérique-analogique sur 4 bits de large.

2. Filtrage passe-bas du signal en bande de base.

Un filtre passe-bas à ordre élevé et à variation de phase linéaire est utilisé : LTC1569-7 de chez *Linear-Technology*

3. Amplificateur à gain variable

Dans les systèmes conventionnels, un amplificateur de puissance à gain variable est positionné en sortie du convertisseur de fréquence pour régler le niveau de puissance du signal émis par l'antenne.

Il est proposé d'effectuer le réglage du niveau en bande de base. Pour cela, un amplificateur à gain variable électroniquement est disposé sur le trajet du signal. L'amplificateur choisi à cet effet est le VCA810.

4. Mise en forme des signaux de la bande de base pour le modulateur IQ.

Le modulateur IQ utilise des entrées différentielles pour les voies I et Q mais le reste des circuits utilisés en bande de base n'exploitent pas les signaux analogiques en mode différentiel. Par conséquent, il convient de rajouter une interface dédiée à cette transformation. Ce rôle est confié à l'amplificateur THS4505 de chez Texas Instrument.

5. Simulations finales

Pour valider le bon fonctionnement de tout le système, quelques simulations du circuit complet incluant le modulateur IQ peuvent être effectuées. Pour cela, il faut absolument réduire la fréquence de la porteuse (L'oscillateur local) à 1 MHz maximum pour éviter des temps de simulation prohibitifs.

Une FFT du signal de sortie devrait permettre de retrouver le spectre caractéristique d'un signal modulé QPSK (attention à bien décocher la case « log » sur l'échelle de fréquence pour mieux s'en rendre compte). Sur ce spectre, il convient de repérer les minima et d'observer l'influence du réglage du filtre passe-bas à LTC1569-7 sur ce spectre de sortie.

Faire le même travail pour le cas où le circuit fonctionne en 16-QAM.

Note importante : il faudra beaucoup réfléchir à la meilleure façon de connecter les différentes fonctions entre elles en prenant bien soin d'argumenter vos choix lors de la rédaction du rapport de fin de projet.

Pour mener ce travail à son terme, chaque binôme peut récupérer le kit étudiant sur Moodle. Ce dernier contient les documentations techniques des circuits suscités ainsi que les modèles SPICE pour certains d'entre eux. Le logiciel de CAO LTPSPICE est installé sur les machines à votre disposition.