



دانشکده فنی و مهندسی گرگان

سمینار کارشناسی ارشد

مهندسی برق گرایش الکترونیک

عنوان سمینار

تحقیق و طراحی نوین تقویت کننده امپدانس انتقالی کم نویز و پهنای باند وسیع با توان مصرفی کم در تکنولوژی CMOS در گیرنده های نوری

نگارش توسط:

فرید جهانگیر

استاد راهنما:

دکتر یدالله هزار جریبی

زمستان ۱۳۹۹

چکیده

تقویت کننده مهم‌ترین قسمت گیرنده های نوری را تشکیل میدهد، تقویت کننده امپدانس انتقالی متعاقباً جریان ایجاد شده توسط دیود نوری در گیرنده را تقویت کرده و به سطح ولتاژ تبدیل میکند. تکنولوژی CMOS به دلیل هزینه کمتر و مجتمع پذیری آسان گزینه اصلی برای طراحی تقویت کننده امپدانس انتقالی برای گیرنده های نوری میباشد.

واژه های کلیدی: تقویت کننده امپدانس انتقالی ، کم نویز ، پهنای باند وسیع ، توان مصرفی کم ، تکنولوژی CMOS ، گیرنده های نوری

1. بیان مسئله

← گیرنده مخابرات نوری

← تقویت کننده امپدانس انتقالی

← مدار معادل فتودیود

2. پیشینه پژوهش

← کاربرد های تقویت کننده امپدانس انتقالی

← استراتژی های طراحی

3. مقایسه

← ضریب شایستگی

← جدول مقایسه کارایی

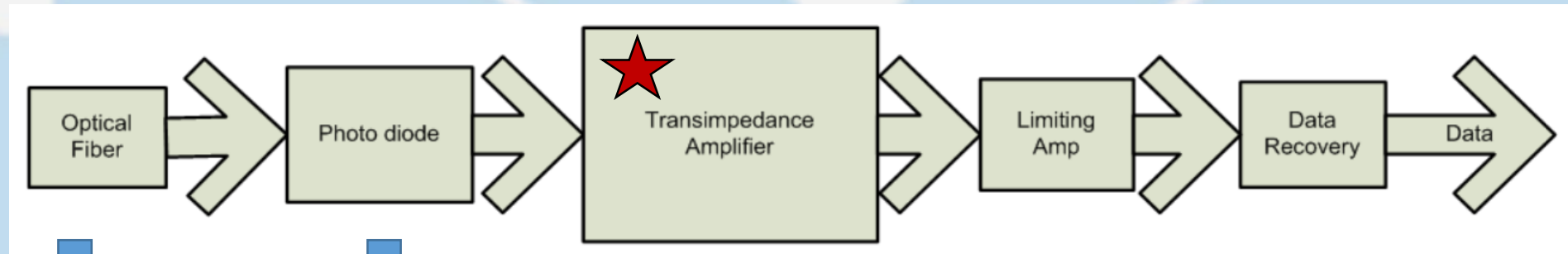
4. نتیجه گیری

5. پیشنهادات



۱.۱ گیرنده های مخابرات نوری

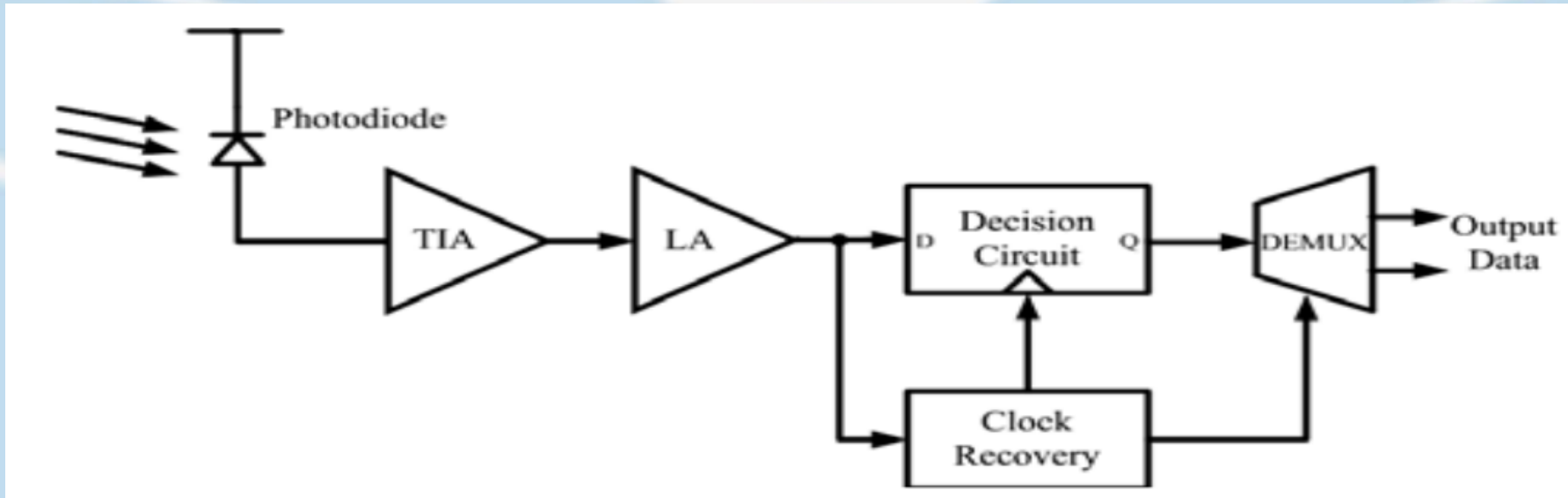
گیرنده مخابرات نوری دستگاهی است که وظیفه تبدیل سیگنال نوری به سیگنال الکتریکی را انجام میدهد.



انتقال اطلاعات
توسط فیبر نوری

آشکارساز نوری

دمدولاسیون و بازیابی سیگنال الکتریکی اولیه



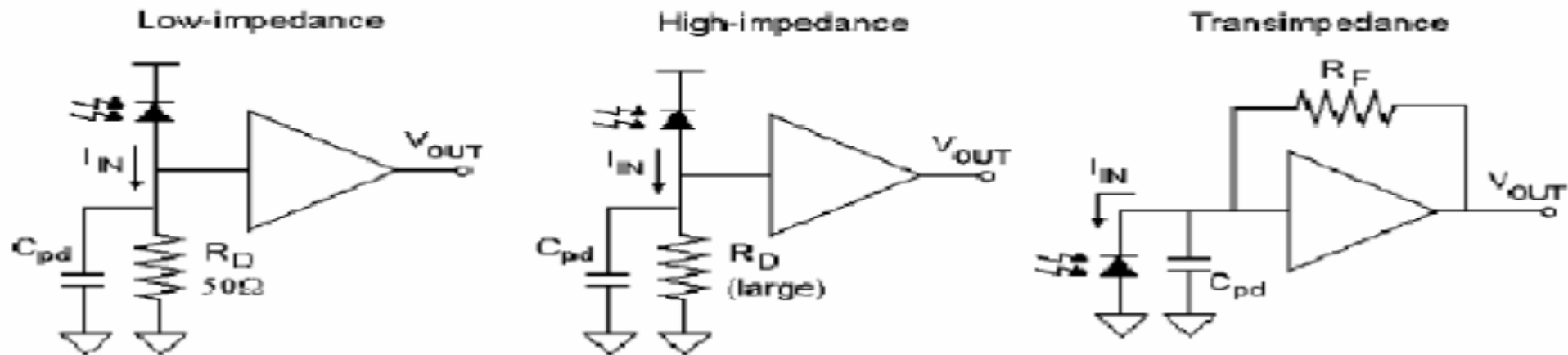
✓ از آنجا که تقویت کننده امپدانس انتقالی اولین طبقه پس از آشکارسازی سیگنال نوری است، به آن طبقه پیش تقویت کننده نیز گفته می شود.

✓ تقویت کننده امپدانس انتقالی مهمترین بخش از ساختار یک سیستم گیرنده نوری می باشد به دلیل تاثیر مستقیم به دو عامل نویز و سرعت کل سیستم.



۲.۱ تقویت کننده امپدانس انتقالی

هدف از طبقه پیش تقویت کننده، تبدیل جریان کوچک فوتودیود به ولتاژ قابل استفاده برای پردازش های بعدی در مدار می باشد



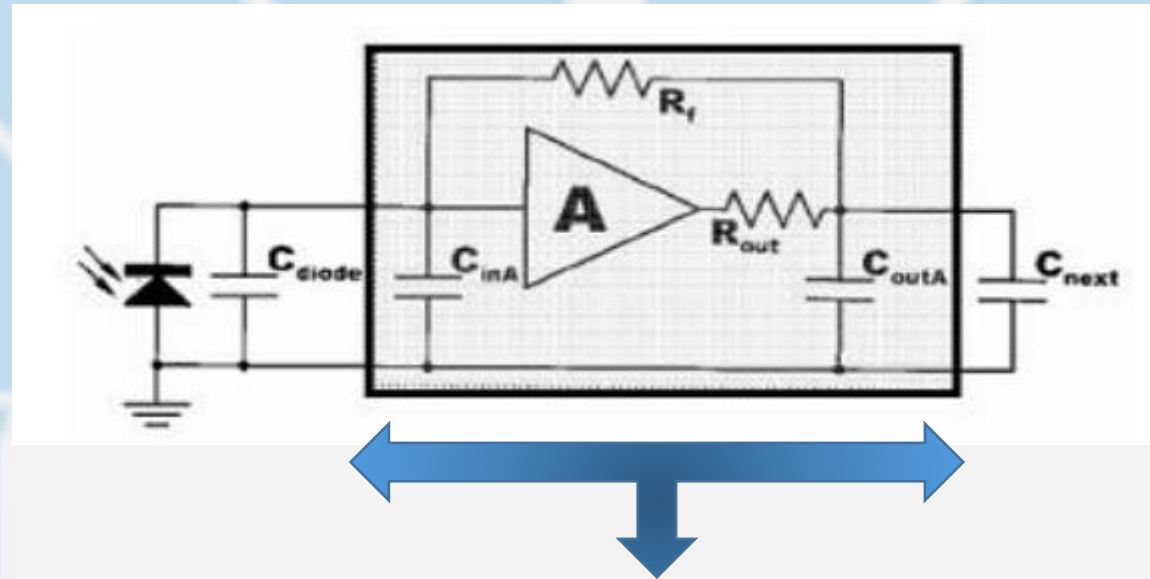
۱- تقویت کننده امپدانس پایین

۲- تقویت کننده امپدانس بالا

۳- تقویت کننده امپدانس انتقالی



تقویت کننده امپدانس انتقالی به دلیل پهنای باند گسترده، رنج دینامیکی وسیع و بهره بالا مناسب ترین انتخاب برای بلوک اول گیرنده های نوری سرعت بالا می باشند..
طراحی یک تقویت کننده امپدانس انتقالی مستلزم مصالحه میان بهره، پهنای باند، توان مصرفی و نویز می باشد.



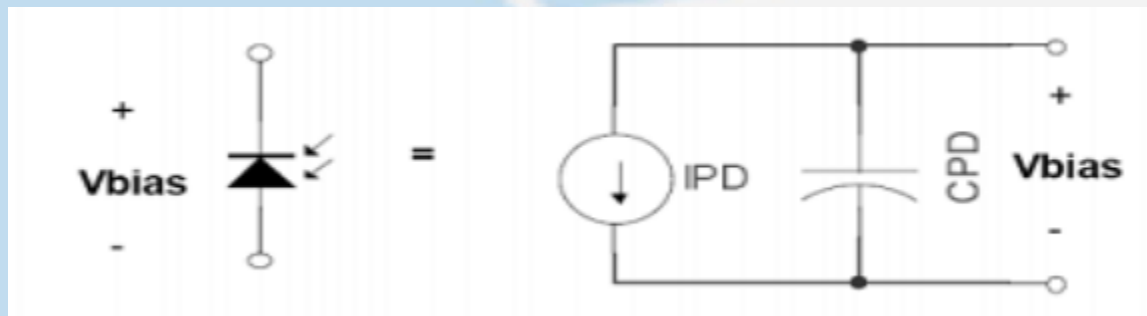
شماتیک یک تقویت کننده امپدانس انتقالی ساده با فیدبک مقاومتی



۳.۱ مدار معادل فتو دیود

فتو دیود توسط یک منبع جریان (I_{pd}) و یک خازن (C_{pd}) مدل شده است.

سیگنال جریان آشکار شده معمولا بسیار ضعیف و آمیخته به نویز می باشد

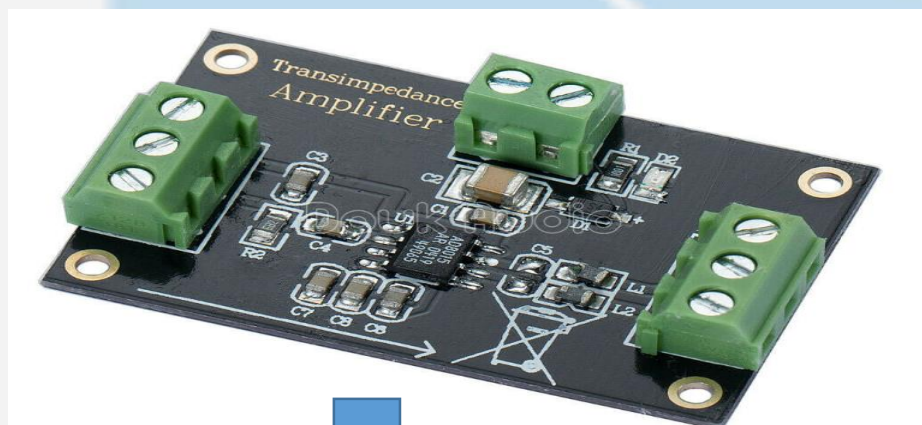


نمای کلی فتو دیود

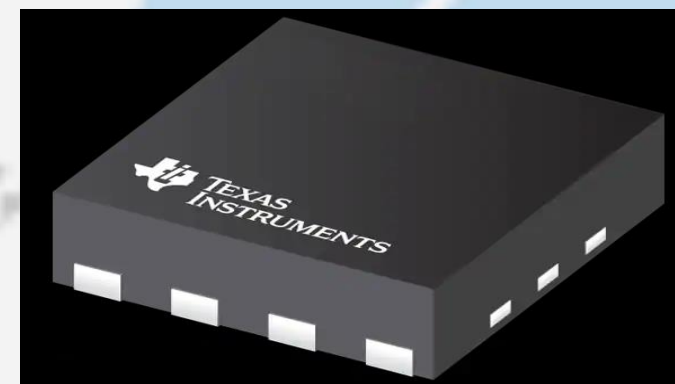


۱.۲ کاربرد های تقویت کننده امپدانس انتقالی

هرچند این تقویت کننده عموماً در گیرنده های سیستم مخابرات نوری استفاده می شود اما کاربرد آنها محدود به این گیرنده ها نمی باشد، در دهه گذشته طراحی های پیشرفته تقویت کننده امپدانس انتقالی کاربرد های مطلوبی در زمینه های، فیزیک ذرات، آشکارسازی تشعشعات، سنسور های دید و زیستی و همچنین در طراحی شتاب سنج و ژيروسکوپ ها بر پایه سیستم های میکروالکترومکانیکی (MEMS) داشته و محبوبیت آن در حال افزایش است.[1]



ماژول تقویت کننده امپدانس انتقالی



تقویت کننده امپدانس انتقالی مجتمع



۲.۲ استراتژی های طراحی

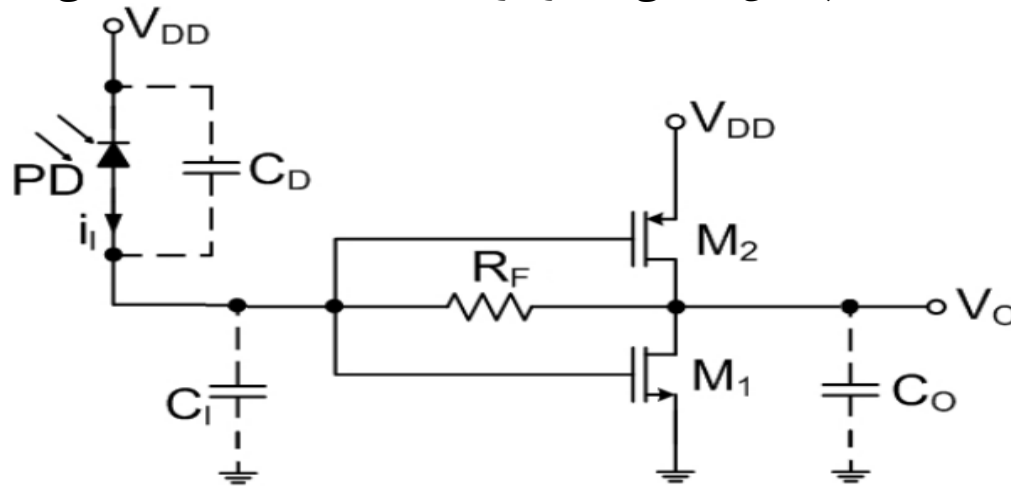
۱.۲.۲ تقویت کننده امپدانس انتقالی اینورتر

✓ تقویت کننده امپدانس انتقالی اینورتر با حلقه فیدبک متداول ترین طراحی ها می باشد [2]

✓ اینورتر **push-pull** استفاده شده همراه با فیدبک مقاومتی نشان داده شده و انتخاب نقطه کار مناسب منجر به عمل هر دو ترانزیستور در ناحیه اشباع و گین بالا می شود.

✓ نیاز به طبقات سری شده متوالی اینورتر میباشد برای عملکرد بهینه.

تقویت کننده امپدانس انتقالی با اینورتر **push-pull** و فیدبک مقاومتی



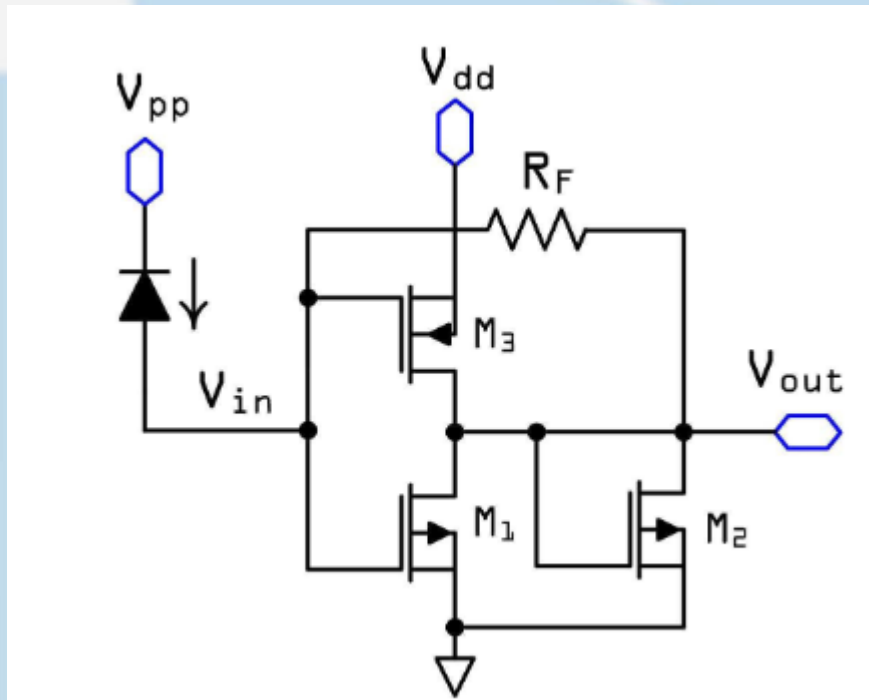
توجه داشته باشید که در شکل این طراحی و دیگر طراحی ها آشکارساز به صورت یک منبع جریان موازی شده با خازن آشکارساز نشان داده می شود.



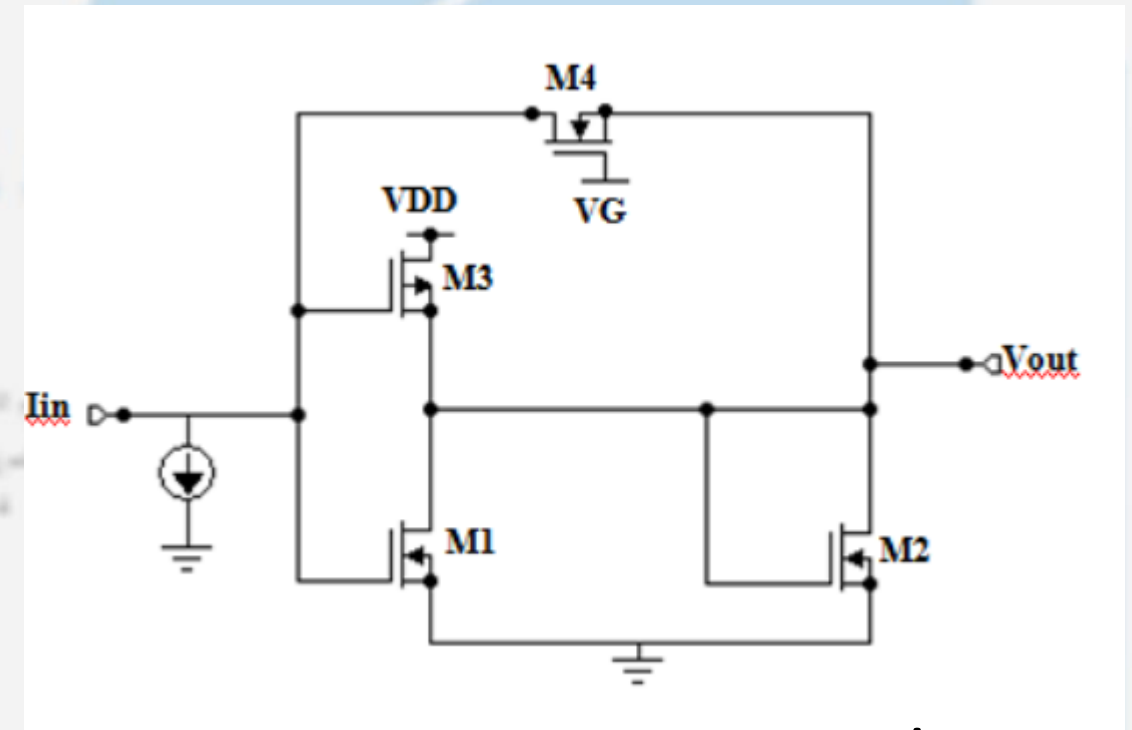
در این طراحی بهینه سازی های قابل توجهی می توان انجام داد:

i. می توان مقاومت فیدبک را با MOSFET جایگزین کرد

ii. با اضافه کردن یک NMOS موازی با ترانزیستور M1 می توان اثر میلر را به حداقل رساند [3]



ii. استفاده از M2 برای کاهش اثر میلر



i. جایگزینی مقاومت فیدبک با M4



۲.۲.۲ تقویت کننده امپدانس انتقالی شانت-فیدبک مقاومتی

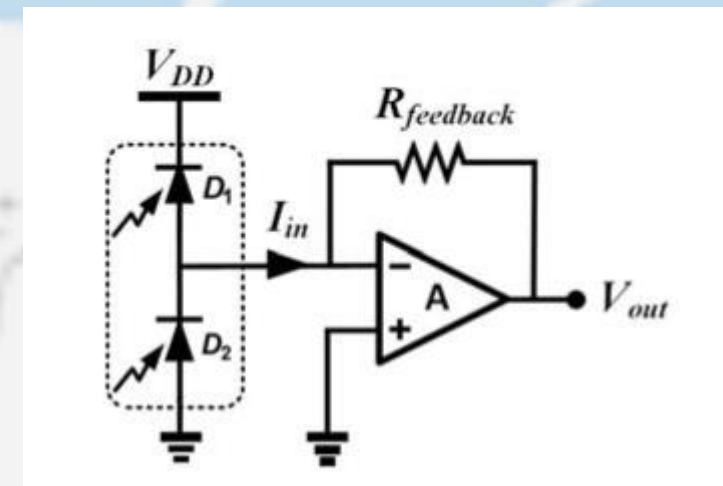
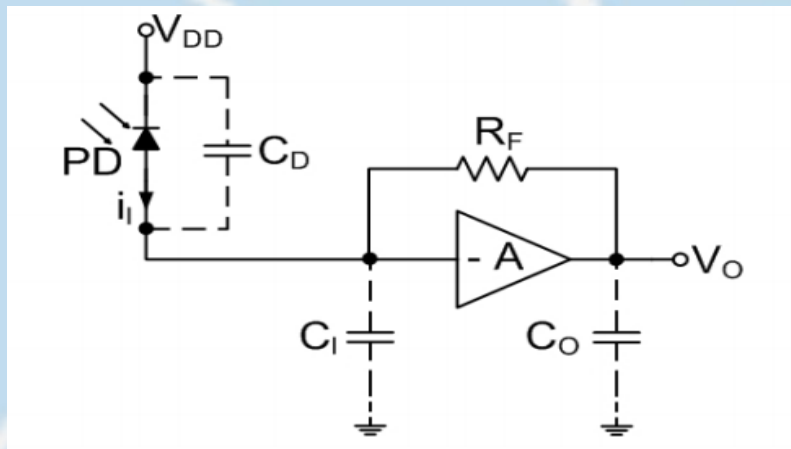
✓ محبوب ترین توپولوژی برای تقویت کننده های امپدانس انتقالی

✓ به دلیل امپدانس ورودی کم مطلوب برای بلوک جریان ورودی همزمان با امپدانس خروجی کم مناسب برای استفاده تقویت کننده ولتاژ خروجی. [4]

✓ فاکتور حاصلضرب بهره در پهنای باند (GBP) نسبتاً بزرگ که معیاری برای کیفیت تقویت کننده ها است. [5]

✓ در طراحی های نهایی به دلیل عناصر فعال زیاد سطح نویز بالایی دارد.

✓ کاهش نویز به قیمت کاهش پهنای باند تمام می شود



توپولوژی شانت-فیدبک مقاومتی ساده تقویت کننده امپدانس انتقالی



در این توپولوژی ساده فیدبک در تقویت کننده امپدانس انتقالی می توان بهره امپدانس انتقالی را بدست آورد:

$$R_T = \frac{A}{A+1} R_f$$

برای مقادیر بزرگ بهره حلقه باز $A \gg 1$ به طور حدودی برابر با R_f می شود، آنگاه پهنای باند نیم توان (3-dB bandwidth) این توپولوژی برابر است با:

$$BW_{-3dB} = \frac{A+1}{2\pi R_{IN} C_T}$$

که در آن مقدار R_{IN} مقاومت ورودی و C_T مجموع ظرفیت خازنی می باشد با توجه به مقادیر :

$$R_{IN} = \frac{R_f}{A+1} \quad \text{و} \quad C_T = C_D + C_l \longrightarrow$$

مقادیر C_l نشان دهنده ظرفیت خازنی ورودی شامل ظرفیت خازنی گیت ها و C_D نشان دهنده مجموع ظرفیت خازنی نواحی فعال فتودیود و ظرفیت های خازنی پارازیتی می باشد

به راحتی میتوان بدست آورد:

$$BW_{-3dB} = \frac{A+1}{2\pi R_f (C_D + C_l)}$$



مقدار نویز ارجاع به ورودی در این توپولوژی برابر است با:

$$i_{n,TIA}^2 = i_{Rf}^2 + i_{n,amp}^2 = i_{Rf}^2 + \frac{v_{n,amp}^2}{R_f^2} = \frac{4kT}{R_f} + \frac{4kT\gamma}{g_m R_f^2}$$

k: ثابت بولتزمن

T: دمای مطلق

γ : فاکتور نویز اضافی

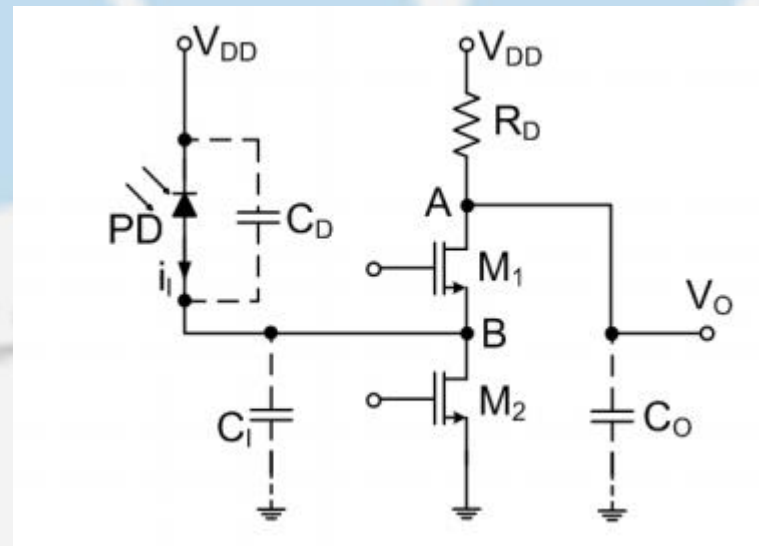
براساس موارد ذکر شده در این توپولوژی کاهش نویز به قیمت کاهش پهنای باند تمام شده.





۳.۲.۲ تقویت کننده امپدانس انتقالی گیت مشترک

- ✓ ساختار تقویت کننده گیت مشترک به طور کلی مصرف توان کمتر، پهنای باند وسیع و پایداری مناسب در مدارات با خازن فتودیود بزرگ دارد.
- ✓ عیب اصلی این توپولوژی نویز نسبتا بالا می باشد {اثرات R_D, M_2 مستقیما بر نویز ورودی} [7]
- ✓ در مقایسه با تقویت کننده شنت-فیدبک مقاومتی راه های محدود تری برای مهار نویز دارد.



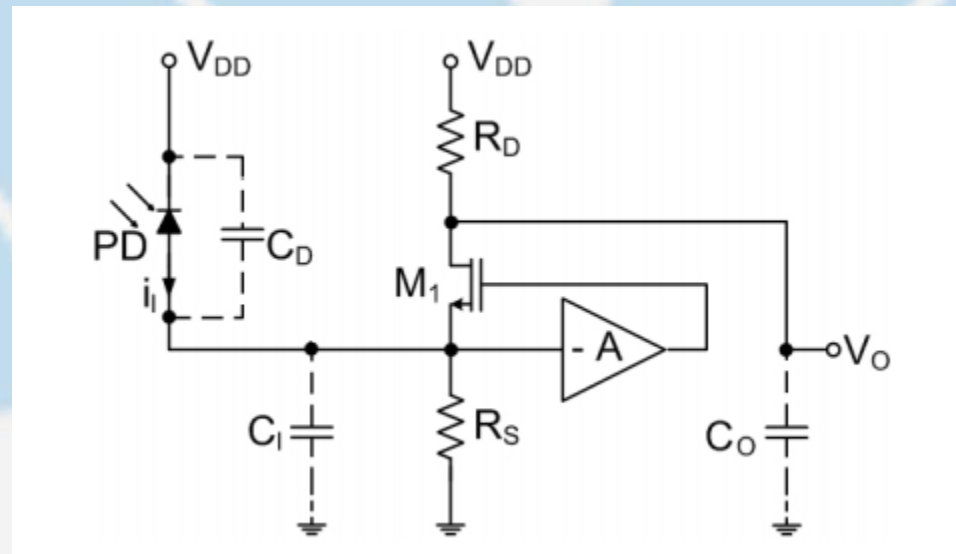
تقویت کننده امپدانس انتقالی گیت مشترک



۴.۲.۲ تقویت کننده امپدانس انتقالی کاسکود تنظیم شده

✓ طراحی کاسکود تنظیم شده که مشابه با گیت مشترک می باشد، تکنیک دیگری برای دستیابی به امپدانس ورودی کم است که منجر به پهنای باند وسیع با مصرف کم می شود. [8]

✓ همانند تقویت کننده گیت مشترک نقص این توپولوژی نویز نسبتا بالا می باشد.



تقویت کننده امپدانس انتقالی کاسکود تنظیم شده



۳. ضریب شایستگی (Figure of merit)

پس از معرفی چند طراحی متفاوت از تقویت کننده امپدانس انتقالی بر پایه CMOS مقایسه پارامترهای کلیدی این استراتژی ها به طور مجزا کار دشواری می باشد حال مقایسه پارامترهای یک طرح با طرح دیگر تقریباً عملی ناکارآمد نیز می باشد، در عوض ویژگی ها و برتری هر طرح را به صورت پارامتر یگانه به عنوان نماینده تمام ویژگی ها و معایب طرح میتوان مطرح کرد، ضریب شایستگی تقویت کننده های امپدانس انتقالی را می توان به صورت زیر محاسبه کرد: [9]

$$FOM = \frac{\sqrt{BWGH_z} R_T[\Omega] C_T[pF]}{Noise[\mu A] P[mW]}$$

BW: پهنای باند گیگاهرتز

R_t : بهره امپدانس انتقالی

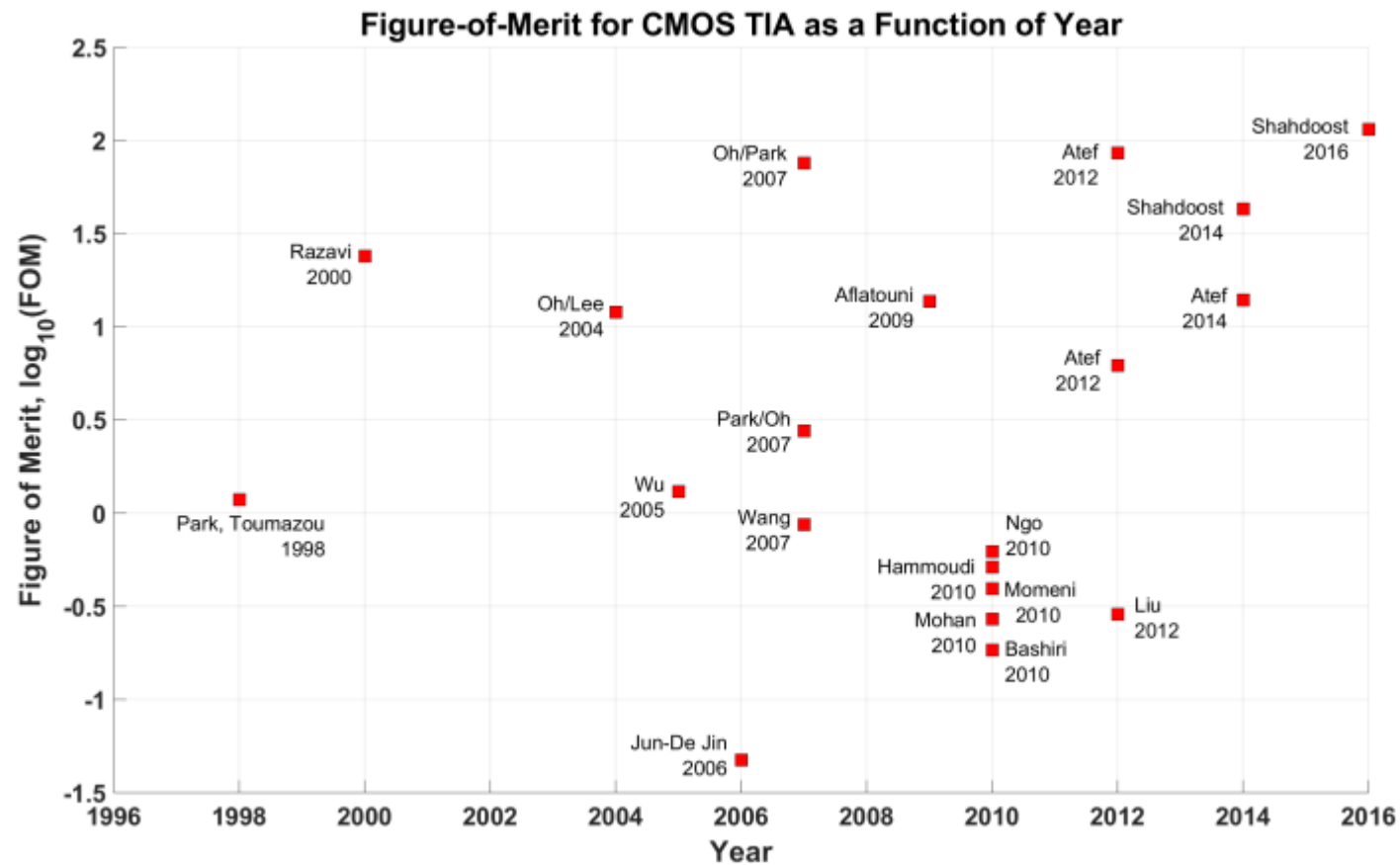
C_T : ظرفیت خازنی کل (فتودیود و پارازیتی)

P : توان میلی وات

Noise : بزرگی نویز جریان ورودی

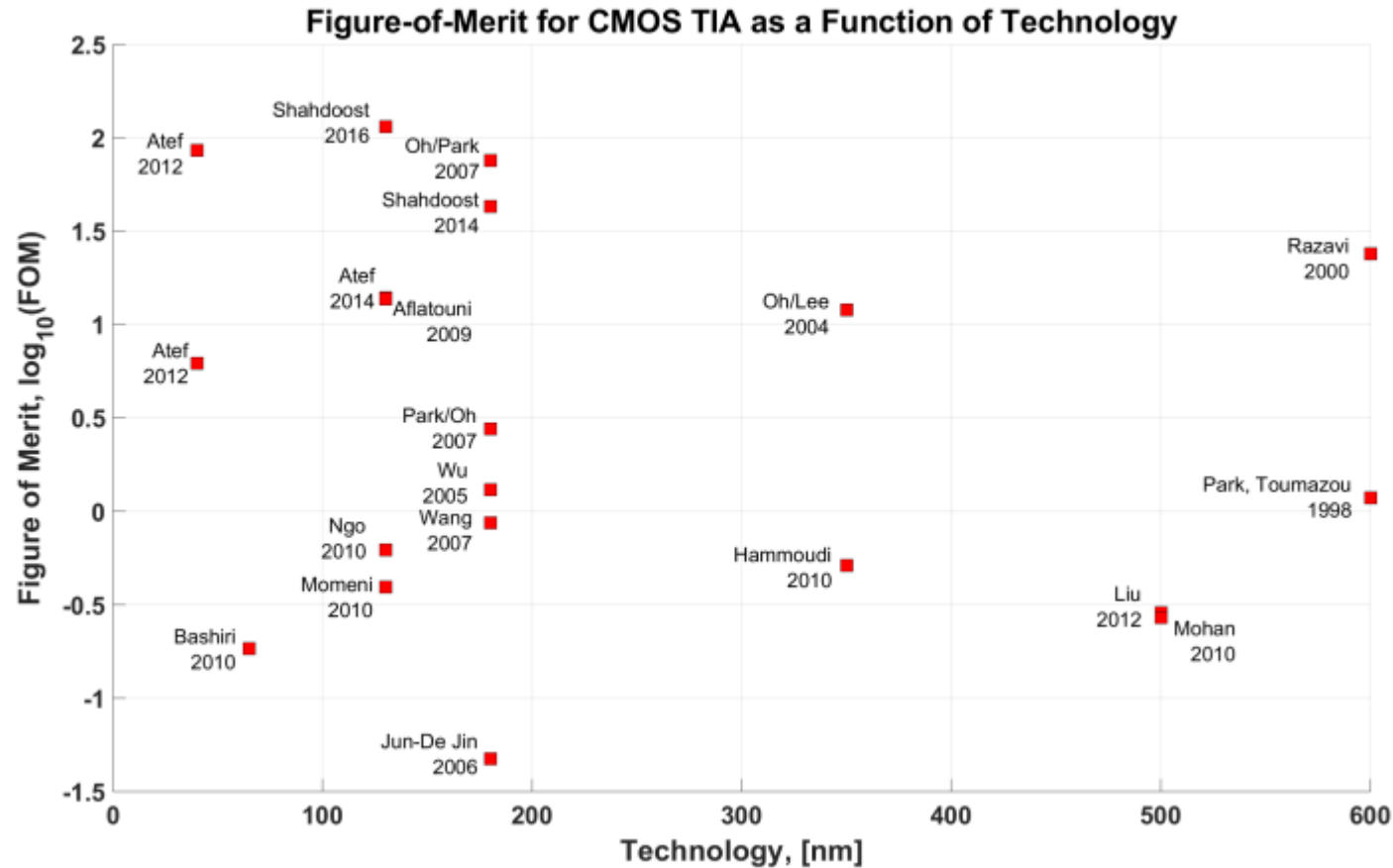


بهترین طراحی های مطرح شده تقویت کننده امیدانس انتقالی بر اساس ضریب شایستگی و سال نشر نمایش داده شده.





همان مقالات و طراحی های اسلاید قبلی به صورت نموداری از ضریب شایستگی و ابعاد تکنولوژی CMOS عنوان شده است.





Work/Year	Technology	TIA Gain (dBΩ)	BW _{-3dB} (GHz)	Power/Supply (mW)	Avg. in.-Ref. Noise (pA/√Hz)	FOM	Topology
Park [12], 1998	0.6 μm	61	3.5	135	4.2	1.18	RGC with voltage follower and feedback resistor
Mohan [13], 2000	0.5 μm	58.1 / 64.1	1.2	225 @ 3.3V	17.3	0.14/0.27	differential, with CG input stage and inductive shunt-peaking
Razavi [14], 2000	0.6 μm	78.8	0.55	30 @ 3.0V	4.5	23.92	capacitive feedback
Oh [15], 2004	0.35 μm	68	1.73	50 @ 3.3V	3.3	12	broadband cascode with active inductor peaking
Wu [16], 2005	0.18 μm	61	7.2	70.2 @ 1.8V	8.2	1.3	multiple inductive-series peaking, inverter TIA with M-derived matching
Jun-De Jin [17], 2006	0.18 μm	51.0	30.5	60.1 @ 1.8V	34.3	0.048	4 cascaded CS-stages with PIP
Park, Oh [18], 2007	0.18 μm	64	2.1	50 @ 1.8V	33.2	2.76	differential, CG input stage, CS voltage-gain stage, DC-balanced output buffer
Oh, Park [19], 2007	0.18 μm	96	4.7	72 @ 1.8V	25	76	differential, advanced CG input-stage, TIA gain stage with R_F , DC cancelation stage of f_T doubler type
Wang [20], 2007	0.18 μm	59	8.6	18 @ 1.8V	25	0.87	2-staged with combined series/shunt inductive peaking
Jun-De Jin [21], 2008	0.18 μm	75.0	7.2	91.8 @ 1.8V			6 cascaded CS-stages with PIP
Aflatouni [22], 2009	0.13 μm	57	8	1.8/10.9 @ 1.2V	30	13.7	differential RGC with combined shunt/gate inductor peaking and stacked inductor modeling
Ngo [23], 2010	0.13 μm	50	7.5	4.1	102	0.62	RGC with broadband matching network
Hammoudi [24], 2010	0.35 μm	54.5	2.75	53.5 @ 3.3V	12.76	0.51	3x cascaded stages push-pull inverter with PMOS in feedback
Bashiri [25], 2010	0.065 μm	46.7	21.6	39.9 @ 1.2V	30	0.18	RGC TIA with Cherry-Hooper, inductive feedback/series peaking
Momeni [26], 2010	0.13 μm	62	6.0	98 @ 2.0V	20	0.4	2x parallel identical SFB TIA
Han [27], 2010	0.18 μm	61.2	5.12	18.4 @ 1.8V	11.4	6.2	RGC input stage. CS with capacitive degeneration/active inductor peaking
Atef [28], 2012	0.13 μm	79.5	1.5	4.5/15 @ 1.1V	9	85.6	differential, NC-TIA with 3-stage inverter
Atef [29], 2012	0.04 μm	47	8.0	2 @ 1.1V	22	6.2	inverter with active CD feedback, with single-ended to differential
Liu [30], 2012	0.5 μm	57.6	1.04	73.4 @ 3.3V	18.33	0.28	RGC with resistive feedback from voltage-gain stage, STDC
Escid [31], 2013	0.18 μm	53	9.28		36.12		5x stages inverter TIA with series inductor peaking and resistive feedback
Shahdoost [32], 2014	0.18 μm	75.5	1.62	26.3 @ 2.2V	3.18	42.79	capacitive-feedback, DC current elimination
Atef [33], 2014	0.13 μm	76.8	1.6	47.3 @ 1.8V	26.5	14	SFB CS-based with active inductive peaking
Szilagyi [34], 2014	0.028 μm	43	22	2.0/4.2 @ 1.0V	53		RGC with 2-stage feedback amplifier (CG + CS), active inductor, Cherry-Hooper feedback resistor
Shahdoost [35], 2016	0.13 μm	76	1.76	13.7 @ 1.5V	2.67	114.42	capacitive-feedback, DC current elimination
Salhi [36], 2017	0.18 μm	50.8	7.9	7.2 @ 1.8V	7.7	8.79	push-pull inverter with inductive peaking and NMOS in feedback

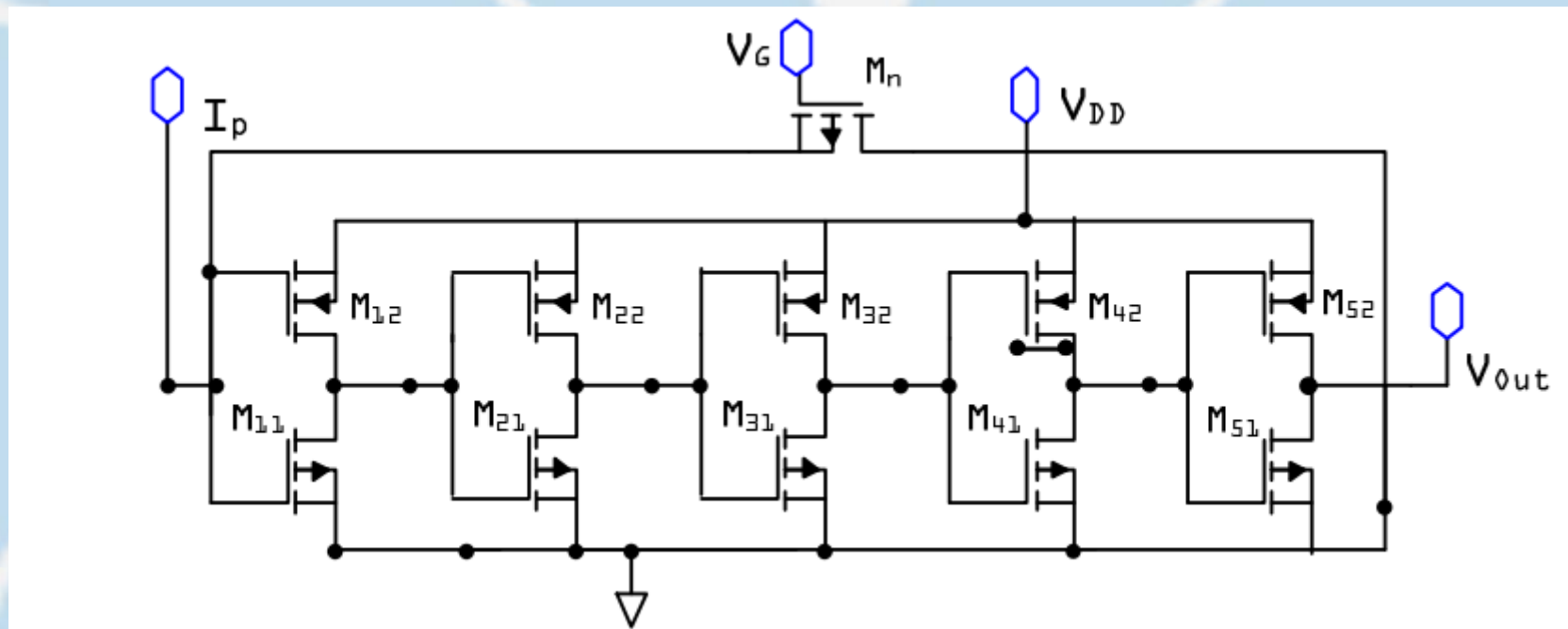
مقایسه کارایی تقویت کننده های پیشنهادی در دو دهه اخیر



۴. نتیجه گیری

استفاده از حلقه فیدبک و کنترل مقادیر فیدبک با قرار دادن ترانزیستور CMOS در ناحیه عمیق تریودی می توان مشکلات محدودیت پهنای باند را برطرف کند.

تقویت کننده امپدانس انتقالی با حلقه فیدبک و اینورتر به همراه طراحی چند طبقه کاسکود برای افزایش بهره روشی بهینه است



نمونه ای از تقویت بهره با استفاده از ۵ طبقه کاسکود با اینورتر پوش-پول



۵. پیشنهادات

✓ با بهره گیری از نکات مثبت موجود در طرح های پیشین و رفع نقاط ضعف با در نظر گرفتن ضریب شایستگی، ساختار جدیدی برای تقویت کننده امپدانس انتقالی می توان معرفی کرد.

پارامتر های مورد مطالعه در جهت بهینه سازی:





- 1. Sackinger, E. Analysis and Design of Transimpedance Amplifiers for Optical Receivers; Wiley: New York, NY, USA, 2017.
- 2. Singh, D.; Shankar, A.; Kumar, M. A Study on Transimpedance Amplifier in 0.35 μm CMOS Technology. Int. J. Comput. Appl. 2012, 51, 4–6.
- 3. Hammoudi, E.; Mokhtar, A. 2.75 GHz low noise 0.35 μm CMOS transimpedance amplifier. In Proceedings of the 2010 18th Mediterranean Conference on the Control Automation (MED), Marrakech, Morocco, 23–25 June 2010; pp. 928–932.
- 4. Shahdoost, S.; Medi, A.; Saniei, N. A 1.93 pA/p (Hz) transimpedance amplifier for 2.5 Gb/s optical communications. In Proceedings of the 2011 IEEE International Symposium of Circuits and Systems (ISCAS), Rio de Janeiro, Brazil, 15–18 May 2011; pp. 2889–2892.
- 5. Shahdoost, S.; Bozorgzadeh, B.; Medi, A.; Saniei, N. Low-noise transimpedance amplifier design procedure for optical communications. In Proceedings of the 22nd Austrian Workshop on Microelectronics (Austrochip), Graz, Austria, 9 October 2014; pp. 1–5.
- 6. Park, K.; Oh, W.S.; Choi, B.Y.; Han, J.W.; Park, S.M. A 4-channel 12.5Gb/s Common-Gate Transimpedance Amplifier Array for DVI/HDMI Applications. In Proceedings of the 2007 IEEE International Symposium on Circuits and Systems, New Orleans, LA, USA, 27–30 May 2007; pp. 2192–2195.
- 7. Park, S.M.; Toumazou, C. Low noise current-mode CMOS transimpedance amplifier for giga-bit optical communication. In Proceedings of the ISCAS '98 1998 IEEE International Symposium on Circuits and Systems (Cat. No.98CH36187), New York, NY, USA, 31 May–3 June 1998; Volume 1; pp. 293–296.
- 8. Aflatouni, F.; Hashemi, H. A 1.8mW wideband 57dBOhm transimpedance amplifier in 0.13 μm CMOS. In Proceedings of the 2009 IEEE Radio Frequency Integrated Circuits Symposium, Boston, MA, USA, 7–9 June 2009; pp. 57–60.



- 9. Atef, M.; Zimmermann, H. Low-power 10 Gb/s inductorless inverter based common-drain active feedback transimpedance amplifier in 40 nm CMOS. Analog Integr Circ Sig Process 2013, 76, 367–376.

سپاس از توجه شما