

一、选择题

- 1) 完整的计算机系统应包括 ()。
 - A. 运算器、存储器、控制器
 - B. 外部设备和主机
 - C. 主机和应用程序
 - D. 配套的硬件设备和软件系统
- 2) 冯·诺依曼计算机中指令和数据均以二进制形式存放在存储器中，CPU 区分它们的依据是 ()。
 - A. 指令操作码的译码结果
 - B. 指令周期的不同阶段
 - C. 指令和数据的寻址方式
 - D. 指令和数据所在的存储单元
- 3) 以下说法错误的是 ()
 - A. 硬盘是外部设备
 - B. 软件的功能与硬件的功能在逻辑上是等效的
 - C. 硬件实现的功能一般比软件实现具有更高的执行速度
 - D. 软件的功能不能用硬件取代
- 4) 存放欲执行指令的寄存器是 ()
 - A. MAR
 - B. PC
 - C. MDR
 - D. IR
- 5) 在CPU 中，跟踪下一条要执行的指令的地址的寄存器是 ()。
 - A. PC
 - B. MAR
 - C. MDR
 - D. IR
- 6) 若一个8位的计算机系统以16位来表示地址，则该计算机系统有 ()个地址空间。
 - A. 265
 - B. 65535
 - C. 65536
 - D. 131072
- 7) 下列关于冯·诺依曼结构计算机基本思想的叙述中，错误的是 ()。
 - A. 程序的功能都通过中央处理器执行指令实现
 - B. 指令和数据都用二进制数表示，形式上无差别
 - C. 指令按地址访问，数据都在指令中直接给出
 - D. 程序执行前，指令和数据需预先存放在存储器中

- 8) 下列选项中, 描述浮点数操作速度指标的是()
- A. MIPS B. CPI C. IPC D. MFLOPS
- 9) 关于CPU 主频、CPI、MIPS、MFLOPS, 说法正确的是()
- A. CPU 主频是指 CPU系统执行指令的频率, CPI 是执行一条指令平均使用的频率
- B. CPI 是执行一条指令平均使用CPU时钟的个数, MIPS 描述一条 CPU 指令平均使用的CPU 时钟数
- C. MIPS 是描述 CPU 执行指令的频率, MFLOPS 是计算机系统的浮点数指令
- D. CPU 主频指CPU 使用的时钟脉冲频率, CPI 是执行一条指令平均使用的CPU 时钟数
- 10) 计算机操作的最小单位时间是 ()
- A. 时钟周期 B. 指令周期 C. CPU 周期 D. 中断周期
- 11) 假定基准程序A在某计算机上的运行时间为 100s, 其中 90s为CPU 时间, 其余为 I/O时间。若 CPU 速度提高50%, I/O速度不变, 则运行基准程序A所耗费的时间是()
- A. 55s B. 60s C. 65s D. 70s
- 12) 程序 P 在机器 M 上的执行时间是20s, 编译优化后, P执行的指令数减少到原来的70%, 而 CPI 增加到原来的 1.2 倍, 则 P在M上的执行时间是 ()
- A. 8.4s B. 11.7s C. 14s D. 16.8s
- 13) 下列各种数制的数中, 最小的数是()。
- A. $(101001)_2$
- B. $(101001)_{BCD}$
- C. $(52)_8$
- D. $(233)_{16}$
- 14) 若十进制数为 137.5 , 则其八进制数为()。
- A. 89.8 B. 211.4 C. 211.5 D. 1011111.101

- 22) 补码定点整数 1001 0101, 右移一位后的值为()。
- A. 01001010 B. 010010101 C. 10001010 D. 11001010
- 23) 判断加减法溢出时, 可采用判断进位的方式, 若符号位的进位为 C_0 , 最高位的进位为 C_1 , 则产生溢出的条件是()。
- I. C_0 产生进位 II. C_1 产生进位
 III. C_0 、 C_1 都产生进位 IV. C_0C_1 都不产生进位
 V. C_0 产生进位, C_1 不产生进位 VI. C_0 不产生进位, C_1 产生进位
- A. I 和 II B. III C. IV D. V 和 VI
- 24) float 型数据通常用 IEEE 754 单精度浮点数格式表示。若编译器将 float 型变量 x 分配在一个32位浮点寄存器 FR1 中, 且 $X = -8.25$, 则 FR1 的内容是 ()。
- A. C104 0000H B. C242 0000H C. C1 84 0000H D. C1C2 0000H
- 25) 在浮点数编码表示中, ()在机器数中不出现, 是隐含的。
- A. 阶码 B. 符号 C. 尾数 D. 基数
- 26) 在串行进位加法器中, 影响加法器运算速度的关键因素是 ()。
- A. 门电路的级延迟 B. 元器件速度
 C. 进位传递延迟 D. 各位加法器速度的不同
- 27) 加法器中每位的进位生成信号 g 为 ()。
- A. $X_i \oplus Y_i$ B. $X_i Y_i$ C. $X_i Y_i C_i$ D. $X_i + Y_i + C_i$
- 28) 加法器采用并行进位的目的是 ()。
- A. 增加加法器功能
 B. 简化加法器设计
 C. 提高加法器运算速度
 D. 保证加法器可靠性

二、简答与计算题

- 1) 冯·诺依曼型计算机的主要设计思想是什么？它包括哪些主要组成部分？
- 2) 某台计算机只有 Load/Store 指令能对存储器进行读/写操作，其他指令只对寄存器进行操作。根据程序跟踪试验结果，已知每条指令所占的比例及CPI 数如下表所示

指令类型	指令所占比例	CPI	指令类型	指令所占比例	CPI
算术逻辑指令	43%	1	Store指令	12%	2
Load指令	21%	2	转移指令	24%	2

求上述情况的平均 CPI。

假设程序由 M 条指令组成。算术逻辑运算中 25% 的指令的两个操作数中的一个已在寄存器中，另一个必须在算术逻辑指令执行前用 Load 指令从存储器中取到寄存器中。因此有人建议增加另一种算术逻辑指令，其特点是一个操作数取自寄存器，另一个操作数取自存储器，即寄存器—存储器类型，假设这种指令的 CPI 等于2。同时，转移指令的CPI 变为 3。求新指令系统的平均 CPI。

- 3) 某加法器进位信号位C4、C3、C2、C1，低位来的进位信号为C0，请分别按下述两种方式写出C1、C2、C3 和 C4 的逻辑表达式。
- ①串行进位方式。
- ②并行进位方式。

4) 现有一计算机字长 32 位 ($D_{31} \sim D_0$)，数符位是第 31 位 (写出计算公式即可)

对于二进制 1000 1111 1110 1111 1100 0000 0000 0000,

- ① 表示一个补码整数，其十进制值是多少？
- ② 表示一个无符号整数，其十进制值是多少？
- ③ 表示一个 IEEE 754 标准的单精度浮点数，其值是多少？

5) 已知十进制数 $X = -5/256$ 、 $Y = +59/1024$ ，按补码浮点运算计算 $X - Y$ ，结果用二进制表示。浮点数尾数、阶码均采用双符号位表示，阶码 3 位、尾数 9 位，采用就近舍入方法。

6) 已知X和Y, 用变形补码计算X-Y, 同时指出运算结果是否溢出

① $X=0.11011$ $Y=-0.11111$

② $X=0.10111$ $Y=0.11011$

7) 写出下列各数的原码、反码、补码、移码表示(用8位二进制数)。其中MSB是最高位(又是符号位) LSB是最低位。

① $-35/64$

② $23/128$

③ -127

8) 设机器字长为5位(含1位符号位, $n=4$), $x=0.1000$, $y=-0.1011$, 采用加减交替法求 x/y 。