CPU设计文档

1. 数据通路设计
   1. pc（程序计数器）

模块端口说明如下：

表1 pc端口说明



模块功能定义如下：

表2 pc功能定义



* 1. im（指令存储器）

模块端口说明如下：

表3 im端口说明



模块功能定义如下：

表4 im功能定义



（2）grf（通用寄存器组）

模块端口说明如下：

表5 grf端口说明



模块功能定义如下：

表6 grf功能定义



（3）alu（算术逻辑单元）

模块端口说明如下：

表7 alu端口说明



模块功能定义如下：

表8 alu功能定义



1. dm（数据存储器）

模块端口说明如下：

表9 dm端口说明

模块功能定义如下：

表10 dm功能定义



1. EXT（数据扩展单元）

模块端口说明如下：

表11 ext端口说明



模块功能定义如下：

表12 ext功能定义



1. NPC

模块端口定义如下：

表13 NPC端口说明



模块功能定义如下：

表14 NPC功能定义



1. CMP

模块端口说明如下：



模块功能定义如下：



1. MDU（乘除法模块）

模块端口说明如下：



模块功能定义如下：



（8）DEXT（符号扩展单元）

模块端口说明如下：



模块功能定义如下：



1. 控制器设计
   1. 控制器

ctrl\_D端口说明如下：



ctrl\_E端口说明如下：



ctrl\_M端口说明如下：



ctrl\_W端口说明如下：



控制信号意义如下：



* 1. 阻塞控制器

阻塞控制器端口说明如下：



阻塞发生条件如下:



(3) 转发控制器

转发控制器端口定义如下：



转发条件如下：



思考题

1. 乘除法运算的运算时间比较长，如果吧乘除法部件整合进ALU，会大大延长CPU的运行周期。

乘除法的结果为64位，因而无法通过一次写入操作将结果写入通用寄存器，需要用HI、LO寄存器来保存结果。采用HI、LO寄存器也可以使得进行乘除法的同时可以执行其他无关的指令。

1. 乘除法的运算有多个周期的延迟，在延迟过程中可以使与乘除法无关的指令继续执行。
2. 把数据扩展模块放在MEM/WB之后，可以减少M阶段的组合逻辑，从而减少时钟周期。
3. 当需要以字节为单位进行操作时，按字节访问内存可以减少额外的操作，从而相对与按字访问更有优势。
4. 大致为规划者型。

抽象和规范手段：对指令进行分类; 规范化命名