CPU设计文档

1. 数据通路设计
   1. pc（程序计数器）

模块端口说明如下：

表1 pc端口说明



模块功能定义如下：

表2 pc功能定义



* 1. im（指令存储器）

模块端口说明如下：

表3 im端口说明



模块功能定义如下：

表4 im功能定义



（2）grf（通用寄存器组）

模块端口说明如下：

表5 grf端口说明



模块功能定义如下：

表6 grf功能定义



（3）alu（算术逻辑单元）

模块端口说明如下：

表7 alu端口说明



模块功能定义如下：

表8 alu功能定义



1. dm（数据存储器）

模块端口说明如下：

表9 dm端口说明

模块功能定义如下：

表10 dm功能定义



1. EXT（数据扩展单元）

模块端口说明如下：

表11 ext端口说明



模块功能定义如下：

表12 ext功能定义



1. NPC

模块端口定义如下：

表13 NPC端口说明



模块功能定义如下：

表14 NPC功能定义



1. CMP

模块端口说明如下：



模块功能定义如下：



1. MDU（乘除法模块）

模块端口说明如下：



模块功能定义如下：



（8）DEXT（符号扩展单元）

模块端口说明如下：



模块功能定义如下：



（9）CP0

模块端口说明如下：



1. 控制器设计
   1. 控制器

ctrl\_D端口说明如下：



ctrl\_E端口说明如下：



ctrl\_M端口说明如下：



ctrl\_W端口说明如下：



控制信号意义如下：



* 1. 阻塞控制器

阻塞控制器端口说明如下：



阻塞发生条件如下:



(3) 转发控制器

转发控制器端口定义如下：



转发条件如下：



思考题

1. DM实际上应该在CPU外部，CPU通过cache来访问DM。
2. BE部件对需要进行字节操作、半字操作等指令的外设才是必要的。

4、鼠标和键盘将数据存储到缓存中，定时与CPU的中断控制器通信，驱动程序把缓存中的按键信息写入到内存中。

5、如果CP0能够正确控制中断并且处理中断不影响原先指令的执行效果，说明CP0实现正确。

6、异常嵌套即为在异常处理程序中允许再次出现异常。