

mips_core modülü:

Bu modül testBench'ten gelen instruction sinyalini alır ve bu instructionı ayırarak gerekli modüllere gönderir ve aynı zamanda clock sinyali üreterek datanın registerden ne zaman çekilip ne zaman yazılacağını belirtir.

Başlangıçta clk 1 dir ve her 5 ps için clk değişimi yapılır.

Instruction[5:0] funct kodunu içerir ve bunu controlUnit'e gönderir;

Instruction [25:21] [20:16] [15:11] sırasıyla rs, rt ve rd register adreslerini içerir ve bu adresleri mips_registers modülüne göndererek rs ve rt den gerekli dataları alır ve rd'ye yazmasını sağlar.

Instruction [10:6] shift kodunu yani shift edilecek miktarı içerir shifter modülüne gönderilir.

Öncelikle clk 1 iken mips_registers'dan alınan rs ve rt datası control ünite gönderilir.

Mips_register modülü:

Bu modül Instruction'da [25:21] [20:16] da olan sırasıyla rs ve rt datayı okur ve outputa verir.

Clk sinyali 1 iken data okunur ve clk sinyali negatifte geçerken data rd registerine yazılır.

Bu modülde initial bloğunda registerların ilk değerleri readmemb ile register.mem dosyasından alınır.

Register yazımı sonunda registerların son hali result.mem dosyasına yazılır.

ControlUnit modülü:

Bu modülden çıkan ALUctr regSrc shiftCtr ve writeSignal kodun hangi işlemlerden geçeceğini belirler.

Add ve addu aynı işlemlere tabi tutulduğu için bereber değerlendirilir. Aynı ALUctr kodunu sahiptirler.

Bu modülde function koduna göre gerekli işlemler seçilir.

ALU modülü:

Bu modülde add, addu, sub, and, or, sltu işlemleri yapılır

Add ve addu işlemleri aynı yapıdır sonuç iki türlü yorumlanır.

Eğer signed sayı olarak düşünürsek carry bit göz ardı edilir ve sadece overflow olup olmadığına bakılır.

Overflow poz+poz =neg ve neg + neg =poz gibi durumlarda 1 olacaktır.

Eğer sayıları unsigned düşünürsek sadece carry bit'e bakılması yeterlidir.

Sub işleminde ise sayılar signed olarak düşünülür ve sonuca bakılırken overflow dikkate alınır.

Sub işlemi çıkarılacak sayının 2's complementi alınıp toplanarak gerçekleştirilir.

Overflow poz – neg =neg ve neg –poz =poz olması durumunda 1 olacaktır.

And ve or işlemi bitwise operatorler kullanılarak yapılmıştır.

Sltu işleminde sayılar unsigned olarak görülür ve eğer küçükse rd registerin lsb 1 değilse 0 atanır.

Shifter modülü:

Bu modül sra, srl ve sll işlemlerini gerçekleştirir.

Shift miktarını instruction [10:6] dan alır ve yapılacak shift türü control unit tarafından belirlenir.

Right arithmetic shiftte msb bite göre sayı uzatılırken right logic shiftte 0 eklenerek shift edilir.

SelectWriteData modülü:

Bu modül ALU dan ve shifterdan gelen datadan hangisinin register'a yazılacağını belirler.

Mux gibi çalışır.

ControlUnit'ten gelen regSrc sinyali 1 ise ALU 0 ise shifterdan gelen data writeData olacaktır.