

Lógica Reconfigurável

Trabalho 2

Tiago Piovesan Vendruscolo

ORIENTAÇÕES GERAIS:

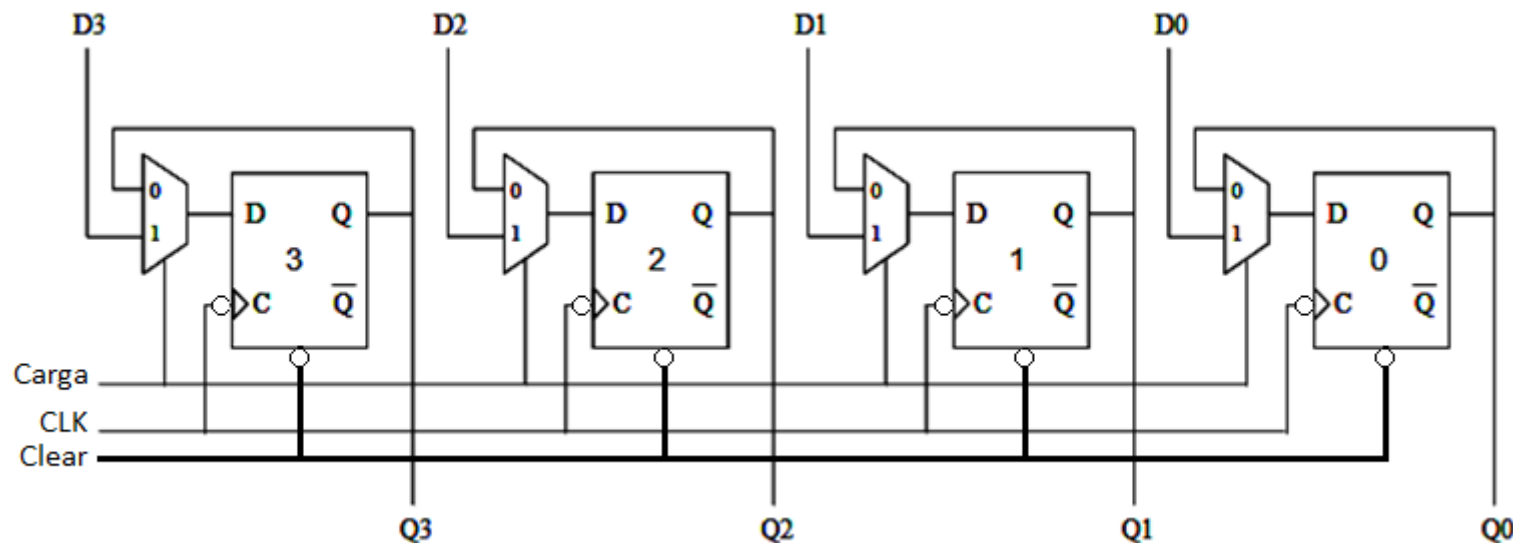
O código (.vhd) deve conter o seguinte cabeçalho:

```
-- Nome Projeto: Trabalho 2  
-- Data: DD/MM/AA  
-- Nome: Nome_Aluno/RA
```

Além disso, faça comentários explicando as partes principais do código.

Trabalho 2

1) Faça um registrador (memória) parametrizada (de 1 até 8 bits), com sinal de carga (síncrono) e clear (assíncrono), de acordo com a imagem abaixo:



- Utilize AMBOS comandos GENERATE e IF-THEN-ELSE.
- Utilize KEY[0] de CLK, LEDR[2..X] como saída(s) e como entradas:
 - *SW[0]: Clear*
 - *SW[1]: Carga*
 - *SW[2..X]: D[2..X]*