

Nome \_\_\_\_\_

Cognome \_\_\_\_\_

Matricola \_\_\_\_\_

**Architettura degli Elaboratori**

Corso di Laurea in Informatica

25 Novembre 2008

1. Codificare i numeri interi (a) -68 e (b) 92 in modulo e segno a 8 bit

(a) 

1	1	0	0	0	1	0	0
---	---	---	---	---	---	---	---

(b) 

0	1	0	0	1	1	0	0
---	---	---	---	---	---	---	---

2. Determinare i numeri interi rappresentati dalle sequenze di bit (a) 1011111010 e (b) 1001100101 nella notazione in complemento a 2

(a) -262(b) -412

3. Convertire da base 16 a base 4 i seguenti numeri naturali

(a) 8D3B 20310323(b) C5A9 30112221

4. Determinare la forma SOP minimale della funzione booleana avente la seguente tabella di verità utilizzando il metodo delle mappe di Karnaugh:

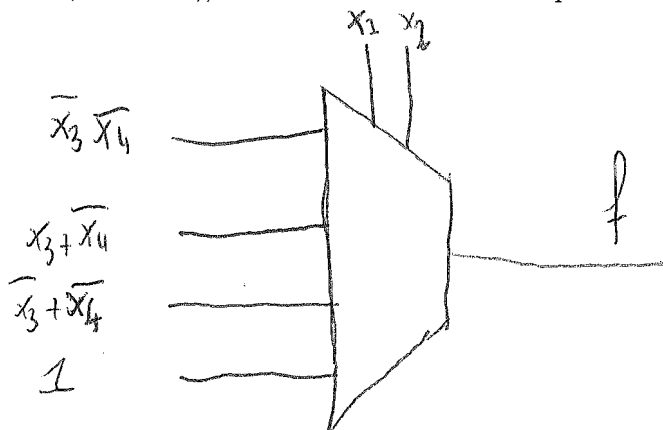
$x_1$	$x_2$	$x_3$	$x_4$	$f(x_1, x_2, x_3, x_4)$
0	0	0	0	1
0	0	0	1	-
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	-
0	1	1	1	-
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	-
1	1	1	1	-

SOP

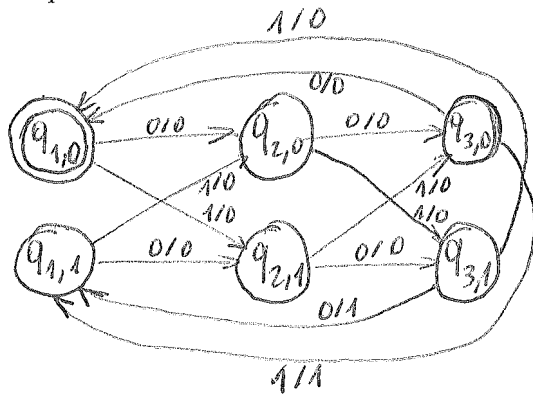
$$\overline{x_2} \overline{x_4} + \overline{x_1} x_4$$

	$x_3 x_4$	00	01	11	10
$x_1 x_2$	00	1	-	1	1
	01	0	1	-	-
	11	0	0	-	-
	10	1	0	0	1

5. Disegnare il circuito combinatorio che realizza la funzione
- $f(x_1, x_2, x_3, x_4) = \overline{x_3} \cdot (\overline{x_1} \cdot x_4) + x_3 \cdot (\overline{x_2} \cdot x_1 \cdot \overline{x_4})$
- facendo uso di un solo multiplexer con 2 linee di controllo (selezione).



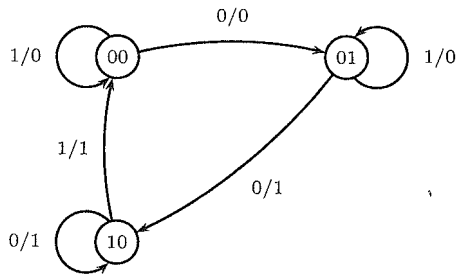
6. Disegnare il diagramma di stato di una Rete Sequenziale a singolo ingresso (x) e singola uscita (z) tale che agli istanti 3, 6, ... e in generale  $j = 3i$  per  $i > 0$ ,  $z_j = 1$  se la somma dei bit finora letti è dispari.



Stati  $q_{j,z}$  con

- $j$  = istante  $j$  di una generica fase di 3 istanti consecutivi
- $z$  = resto della divisione della somma dei bit letti fino al passo precedente incluso e del numero 2

7. Progettare la rete sequenziale corrispondente al seguente diagramma di stato (avente gli stati già codificati), utilizzando flip-flop di tipo JK. In particolare determinare tutte le funzioni booleane minimizzate e disegnare la rete sequenziale corrispondente.

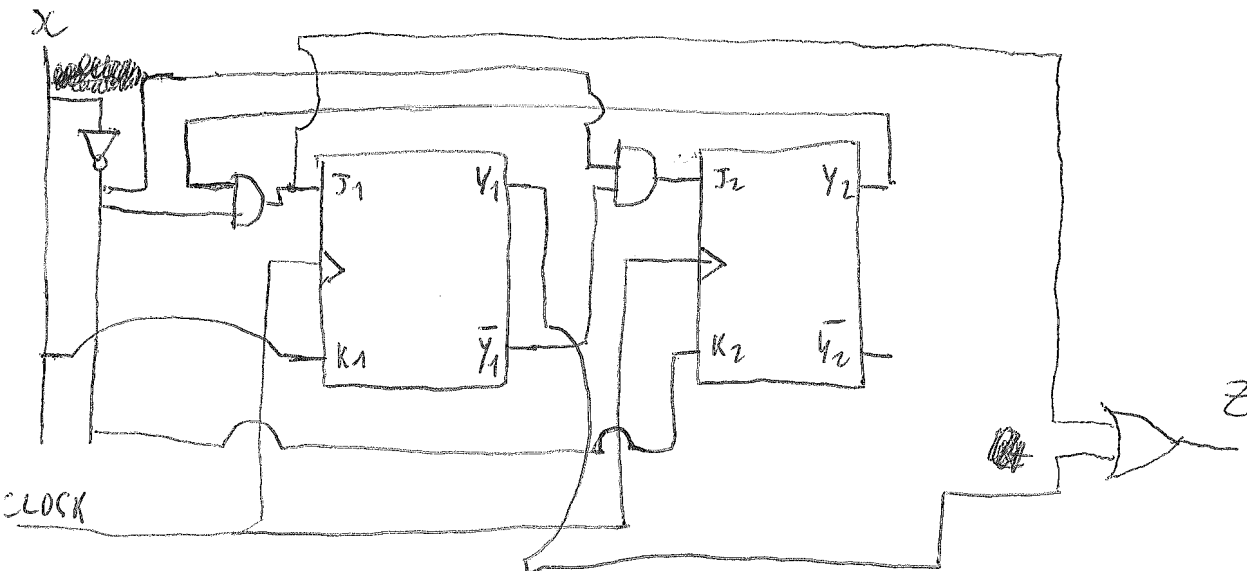


x	y <sub>1</sub>	y <sub>2</sub>	Y <sub>1</sub>	Y <sub>2</sub>	j <sub>1</sub>	k <sub>1</sub>	j <sub>2</sub>	k <sub>2</sub>	z
0	0	0	0	1	0	-	1	-	0
0	0	1	1	0	1	-	-	1	1
0	1	0	1	0	-	0	0	-	1
0	1	1	-	-	-	-	-	-	-
1	0	0	0	0	0	-	0	-	0
1	0	1	0	1	0	-	-	0	0
1	1	0	0	0	-	1	0	-	1
1	1	1	-	-	-	-	-	-	-

$j_1: \frac{\bar{x} y_2}{\bar{x} \bar{y}_1}$   
 $j_2: \frac{\bar{x} y_2 + y_1}{\bar{x} \bar{y}_1}$   
 $z: \bar{x} y_2 + y_1$

$k_1: \frac{x}{\bar{x}}$   
 $k_2: \frac{x}{\bar{x}}$

Disegno della rete :



**ATTENZIONE:** scrivere le risposte su questo foglio; la vicinanza di borse o astucci e l'uso di calcolatrici e cellulari sono motivo di esclusione dalla prova.

Nome \_\_\_\_\_

Cognome \_\_\_\_\_

Matricola \_\_\_\_\_

## Architettura degli Elaboratori

Corso di Laurea in Informatica

25 Novembre 2008

1. Codificare i numeri interi (a) -57 e (b) 83 in complemento a 2 a 8 bit

(a) 

1	1	0	1	0	1	1	1
---	---	---	---	---	---	---	---

(b) 

0	1	0	1	0	0	1	1
---	---	---	---	---	---	---	---

2. Determinare i numeri interi rappresentati dalle sequenze di bit (a) 1011111101 e (b) 1001100010 nella notazione in modulo e segno

(a) -253(b) -38

3. Convertire da base 4 a base 16 i seguenti numeri naturali

(a) 33211102 F 952(b) 23111221 8563

4. Determinare la forma SOP minimale della funzione booleana avente la seguente tabella di verità utilizzando il metodo delle mappe di Karnaugh:

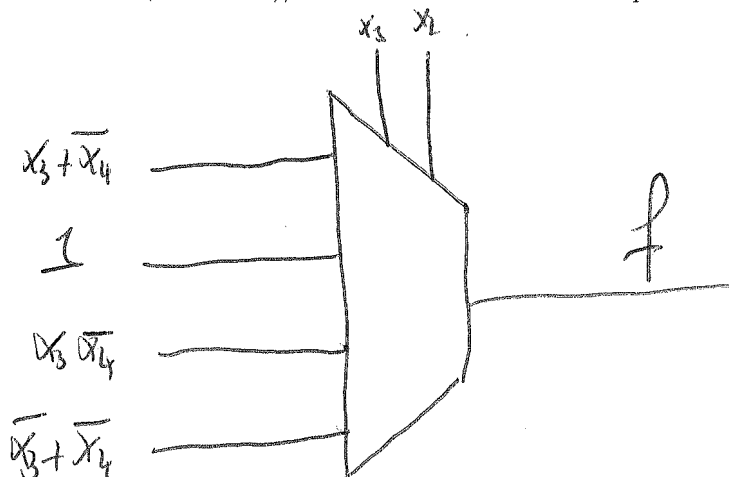
$x_1$	$x_2$	$x_3$	$x_4$	$f(x_1, x_2, x_3, x_4)$
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	-
0	1	1	1	1
1	0	0	0	1
1	0	0	1	-
1	0	1	0	1
1	0	1	1	-
1	1	0	0	0
1	1	0	1	-
1	1	1	0	1
1	1	1	1	-

SOP

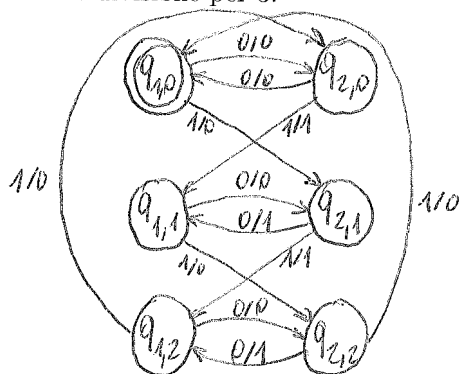
$$\overline{x_1} \overline{x_4} + x_2 x_3$$

$x_1 x_2$	$x_3 x_4$	00	01	11	10
00	1	0	0	1	
01	0	0	1	-	
11	0	-	-	1	
10	1	-	-	1	

5. Disegnare il circuito combinatorio che realizza la funzione
- $f(x_1, x_2, x_3, x_4) = x_3 \cdot (\overline{x_1} \cdot \overline{x_4}) + \overline{x_3} \cdot (\overline{x_2} \cdot \overline{x_1} \cdot \overline{x_4})$
- facendo uso di un solo multiplexer con 2 linee di controllo (selezione).



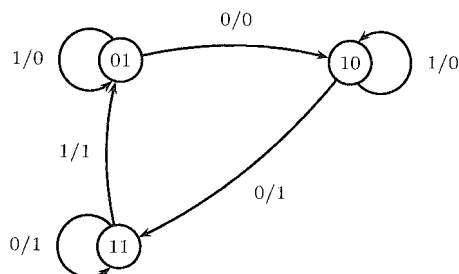
6. Disegnare il diagramma di stato di una Rete Sequenziale a singolo ingresso (x) e singola uscita (z) tale che agli istanti 2, 4, ... e in generale  $j = 2i$  per  $i > 0$ ,  $z_j = 1$  se la somma dei bit finora letti non è divisibile per 3.



Stati  $q_{j,2}$  con

- $j$  = istante  $j$  di una generica fase di 2 istanti consecutivi
- $2$  = resto della divisione della somma dei bit letti fino al passo precedente incluso e del numero 3

7. Progettare la rete sequenziale corrispondente al seguente diagramma di stato (avente gli stati già codificati), utilizzando flip-flop di tipo JK. In particolare determinare tutte le funzioni booleane minimizzate e disegnare la rete sequenziale corrispondente.



x	y <sub>1</sub>	y <sub>2</sub>	Y <sub>1</sub>	Y <sub>2</sub>	j <sub>1</sub>	k <sub>1</sub>	j <sub>2</sub>	k <sub>2</sub>	z
0	0	0	—	—	—	—	—	—	—
0	0	1	1	0	1	—	—	1	0
0	1	0	1	1	—	0	1	—	1
0	1	1	1	1	—	0	—	0	1
1	0	0	—	—	—	—	—	—	—
1	0	1	0	1	0	—	—	0	0
1	1	0	1	0	—	0	0	—	0
1	1	1	0	1	—	1	—	0	1

$$j_1: \overline{x}$$

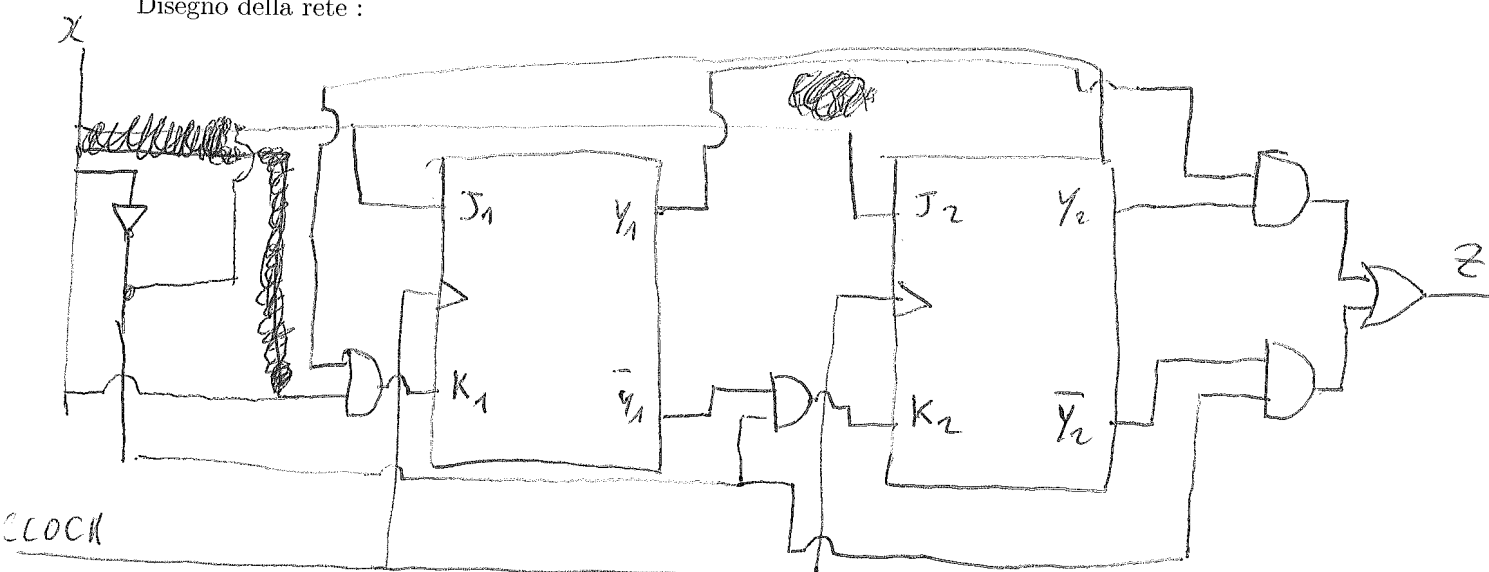
$$j_2: \overline{x}$$

$$z: \overline{x}y_1 + y_1y_2 \text{ oppure } \overline{x}\overline{y}_2 + y_1y_2$$

$$k_1: xy_2$$

$$k_2: \overline{x}\overline{y}_1$$

Disegno della rete :



**ATTENZIONE:** scrivere le risposte su questo foglio; la vicinanza di borse o astucci e l'uso di calcolatrici e cellulari sono motivo di esclusione dalla prova.

Nome \_\_\_\_\_

Cognome \_\_\_\_\_

Matricola \_\_\_\_\_

## Architettura degli Elaboratori

Corso di Laurea in Informatica

25 Novembre 2008

1. Codificare i numeri interi (a) -45 e (b) 67 in modulo e segno a 8 bit

(a) 10101101(b) 01000011

2. Determinare i numeri interi rappresentati dalle sequenze di bit (a) 110011010 e (b) 1110100101 nella notazione in complemento a 2

(a) -138(b) -31

3. Convertire da base 16 a base 4 i seguenti numeri naturali

(a) 8B3D 20230331(b) A5C9 12113021

4. Determinare la forma SOP minimale della funzione booleana avente la seguente tabella di verità utilizzando il metodo delle mappe di Karnaugh:

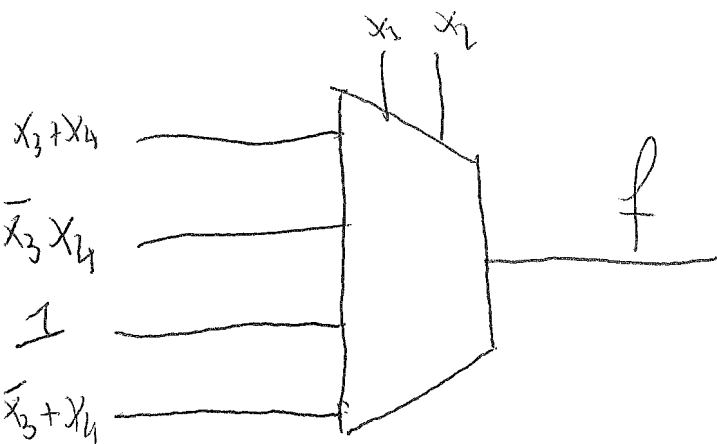
$x_1$	$x_2$	$x_3$	$x_4$	$f(x_1, x_2, x_3, x_4)$
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	0
0	1	0	0	-
0	1	0	1	-
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	-
1	1	0	0	-
1	1	0	1	-
1	1	1	0	0
1	1	1	1	1

SOP

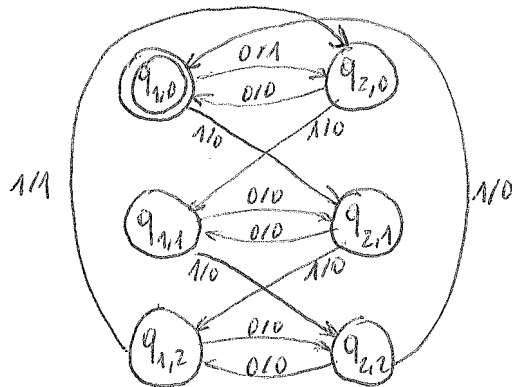
$$x_1 x_4 + \bar{x}_2 \bar{x}_4$$

	$x_3 x_4$	00	01	11	10
$x_2 x_1$	00	1	0	0	1
	01	-	-	0	0
	11	-	-	1	0
	10	1	1	-	1

5. Disegnare il circuito combinatorio che realizza la funzione
- $f(x_1, x_2, x_3, x_4) = \bar{x}_3 \cdot (\bar{x}_1 \cdot \bar{x}_4) + x_3 \cdot (x_2 \cdot \bar{x}_1 \cdot x_4)$
- facendo uso di un solo multiplexer con 2 linee di controllo (selezione).



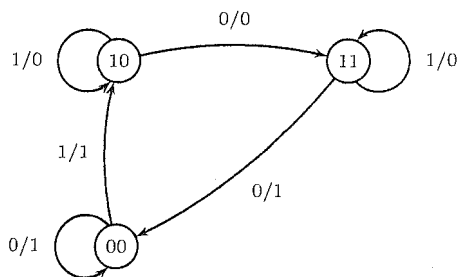
6. Disegnare il diagramma di stato di una Rete Sequenziale a singolo ingresso ( $x$ ) e singola uscita ( $z$ ) tale che agli istanti 1, 3, 5 ... e in generale  $j = 2i + 1$  per  $i \geq 0$ ,  $z_j = 1$  se la somma dei bit finora letti è divisibile per 3.



Stati  $q_{j,z}$  con

- $j$  = istante  $j$  di una generica fase di 2 istanti consecutivi
- $z$  = resto della divisione della somma dei bit letti fino al passo precedente incluso e del numero 3

7. Progettare la rete sequenziale corrispondente al seguente diagramma di stato (avente gli stati già codificati), utilizzando flip-flop di tipo JK. In particolare determinare tutte le funzioni booleane minimizzate e disegnare la rete sequenziale corrispondente.

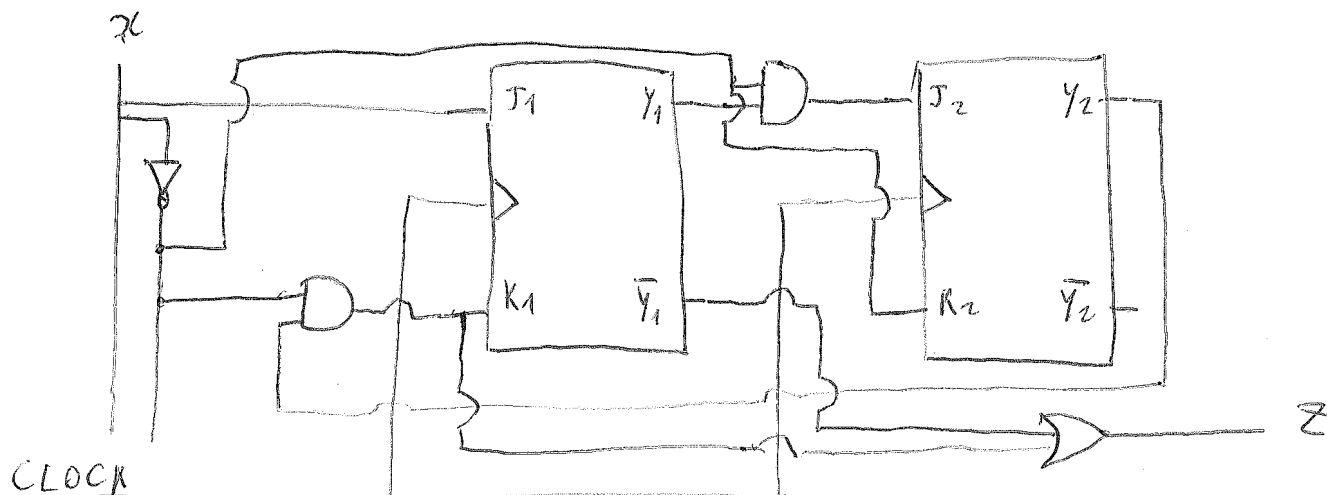


$x$	$y_1$	$y_2$	$Y_1$	$Y_2$	$j_1$	$k_1$	$j_2$	$k_2$	$z$
0	0	0	0	0	0	-	0	-	1
0	0	1	-	-	-	-	-	-	-
0	1	0	1	1	-	0	1	-	0
0	1	1	0	0	-	1	-	1	1
1	0	0	1	0	1	-	0	-	1
1	0	1	-	-	-	-	-	-	-
1	1	0	1	0	-	0	0	-	0
1	1	1	1	1	-	0	-	0	0

$$\begin{aligned}
 j_1 &: x \\
 j_2 &: \bar{x} y_1 \\
 z &: \bar{y}_1 + \bar{x} y_2
 \end{aligned}$$

$$\begin{aligned}
 k_1 &: \bar{x} y_2 \\
 k_2 &: \bar{x}
 \end{aligned}$$

Disegno della rete :



**ATTENZIONE:** scrivere le risposte su questo foglio; la vicinanza di borse o astucci e l'uso di calcolatrici e cellulari sono motivo di esclusione dalla prova.

Nome \_\_\_\_\_

Cognome \_\_\_\_\_

Matricola \_\_\_\_\_

## Architettura degli Elaboratori

Corso di Laurea in Informatica

25 Novembre 2008

1. Codificare i numeri interi (a) -55 e (b) 88 in complemento a 2 a 8 bit

(a) 

1	1	0	0	1	0	0	1
---	---	---	---	---	---	---	---

(b) 

0	1	0	1	1	0	0	0
---	---	---	---	---	---	---	---

2. Determinare i numeri interi rappresentati dalle sequenze di bit (a) 1011001010 e (b) 1001010101 nella notazione in modulo e segno

(a) -202(b) -85

3. Convertire da base 4 a base 16 i seguenti numeri naturali

(a) 22131211 A765(b) 11223231 5AED

4. Determinare la forma SOP minimale della funzione booleana avente la seguente tabella di verità utilizzando il metodo delle mappe di Karnaugh:

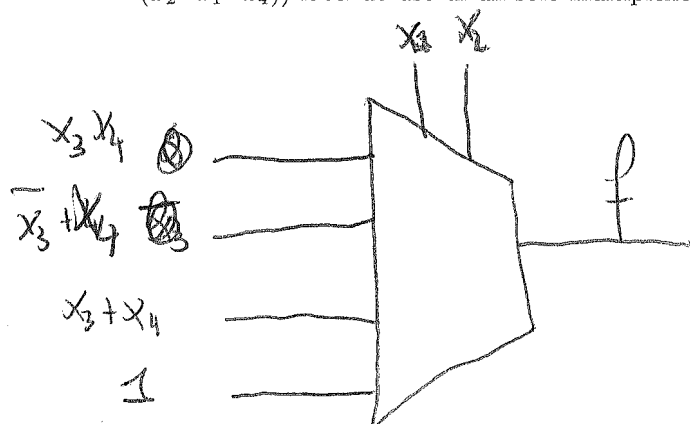
$x_1$	$x_2$	$x_3$	$x_4$	$f(x_1, x_2, x_3, x_4)$
0	0	0	0	1
0	0	0	1	-
0	0	1	0	1
0	0	1	1	-
0	1	0	0	1
0	1	0	1	-
0	1	1	0	0
0	1	1	1	-
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	0
1	1	0	0	-
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

SOP

$$\overline{x_2} \overline{x_4} + \overline{x_2} x_3$$

$x_3 x_2$	$x_1 x_4$	00	01	11	10
00	1	-	-	1	
01	1	-	-	0	
11	-	1	0	0	
10	1	0	0	1	

5. Disegnare il circuito combinatorio che realizza la funzione
- $f(x_1, x_2, x_3, x_4) = x_3 \cdot (\overline{x_1} \cdot \overline{x_4}) + \overline{x_3} \cdot (\overline{x_2} \cdot \overline{x_1} \cdot \overline{x_4})$
- facendo uso di un solo multiplexer con 2 linee di controllo (selezione).

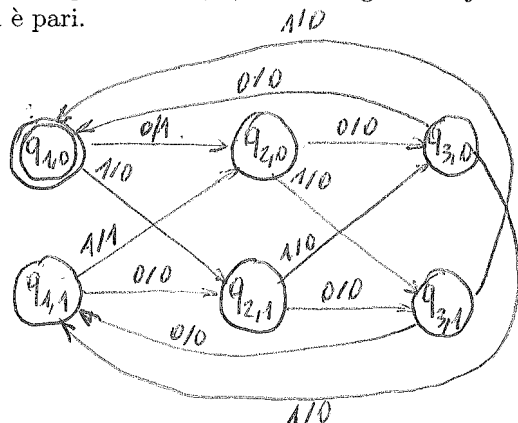


$$x_3 (x_1 + x_4) + \overline{x_3} (x_2 + x_1 x_4)$$

$$x_1 x_3 + x_3 x_4 + x_2 \overline{x_3} + x_1 \overline{x_3} x_4$$

$x_3 x_2$	
00	$x_3 x_4$
01	$x_3 x_4 + \overline{x_3} = \overline{x_3} + x_4$
10	$x_3 + x_3 x_4 + \overline{x_3} x_4$

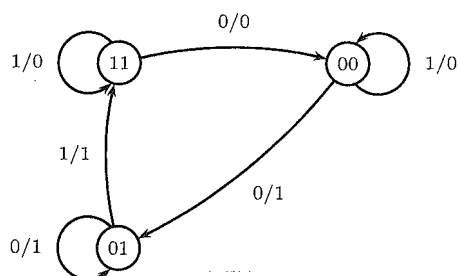
6. Disegnare il diagramma di stato di una Rete Sequenziale a singolo ingresso ( $x$ ) e singola uscita ( $z$ ) tale che agli istanti 1, 4, 7 ... e in generale  $j = 3i + 1$  per  $i \geq 0$ ,  $z_j = 1$  se la somma dei bit finora letti è pari.



Stati  $q_{j,r}$  con

- $j$  = istante  $j$  di una generica fase di 3 istanti consecutivi
- $r$  = resto della divisione della somma dei bit letti fino al passo precedente incluso e del numero 2

7. Progettare la rete sequenziale corrispondente al seguente diagramma di stato (avente gli stati già codificati), utilizzando flip-flop di tipo JK. In particolare determinare tutte le funzioni booleane minimizzate e disegnare la rete sequenziale corrispondente.



$x$	$y_1$	$y_2$	$Y_1$	$Y_2$	$j_1$	$k_1$	$j_2$	$k_2$	$z$
0	0	0	0	1	0	-	1	-	1
0	0	1	0	1	0	-	-	0	1
0	1	0	-	-	-	-	-	-	-
0	1	1	0	0	-	1	-	1	0
1	0	0	0	0	0	-	0	-	0
1	0	1	1	1	1	-	-	0	1
1	1	0	-	-	-	-	-	-	-
1	1	1	1	1	-	0	-	0	0

$j_1: x y_2$

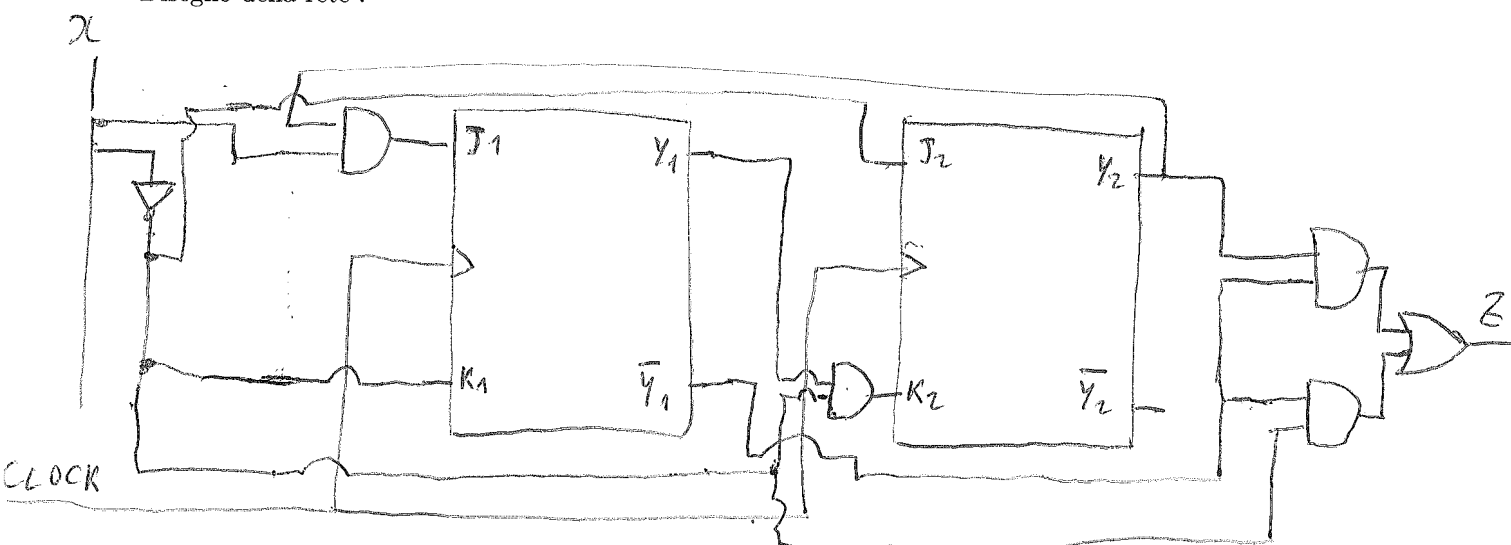
$j_2: \bar{x}$

$z: \bar{x} \bar{y}_1 + \bar{y}_1 y_2 \text{ oppure } \bar{x} \bar{y}_2 + \bar{y}_1 y_2$

$k_1: \bar{x}$

$k_2: x y_1$

Disegno della rete :



**ATTENZIONE:** scrivere le risposte su questo foglio; la vicinanza di borse o astucci e l'uso di calcolatrici e cellulari sono motivo di esclusione dalla prova.