

Seconda Parte - Compito 1

Nome _____
Cognome _____
Matricola _____

Architettura degli Elaboratori

Corso di Laurea in Informatica

Appello 05 Settembre 2014

1. (10 punti) Si forniscano i segnali di controllo temporizzati della fase di execute di una generica istruzione **OP RA,RB,RC,VAR** che ha l'effetto di copiare nella cella di memoria il cui indirizzo è contenuto nel registro RA la somma dei seguenti elementi:

- il contenuto del registro RB
- il contenuto della cella di memoria il cui indirizzo è dato dalla somma del contenuto del registro RC e del valore VAR

assumendo che, nel formato in linguaggio macchina, l'istruzione occupi 32 bit organizzati come segue: i 6 bit più significativi dedicati al codice operativo, i 15 bit successivi alla specifica dei registri RA, RB ed RC, ed gli 11 bit meno significativi alla codifica dell'indirizzo simbolico VAR. Si assuma che la fase di fetch termini al ciclo T_3 e che la memoria risponda in **due** cicli di clock. Si assumano parole allineate da 32 bit ed organizzazione interna a singolo bus.

T	Segnali di Controllo	T	Segnali di Controllo

2. (4 punti) Determinare le funzioni di selezione (chip select) degli integrati di una memoria da 16 GiB assumendo che essa sia composta, nell'ordine, da due integrati da 2 GiB, un integrato da 4 GiB e un integrato da 8 GiB, tutti con **parallelismo del byte**. Per ciascun integrato si fornisca il numero di bit dedicati all'indirizzamento interno.

CS_0 : _____ bit.int.____ CS_2 : _____ bit.int.____

CS_1 : _____ bit.int.____ CS_3 : _____ bit.int.____

3. (2 punti) Si supponga di disporre di un disco rigido avente 16 piatti, 4096 tracce per piatto e 32 settori per traccia. Determinare la dimensione minima di ciascun settore, in byte, affinché il disco possa contenere 1024 file da 8 MiB ciascuno. Fornire la capacità complessiva del disco.

Dimensione settore: _____

Capacità disco: _____

4. (2 punti) Si consideri una gerarchia di memoria a **due livelli** in cui: (a) il tempo di accesso al livello superiore t_c è pari a 14 ns; (b) il tasso di hit h è pari a 0.85. Si calcoli il tempo medio di accesso alla gerarchia, in nanosecondi, nel caso in cui il tempo medio di accesso al livello inferiore sia pari a 60 ns.

Risposta: _____

5. (3 punti) Si consideri lo statement di alto livello $w = \frac{y^2}{x^3}$. Si traduca lo statement in una sequenza di istruzioni assembly nel modello a stack. Si assumano le variabili intere x e y disponibili nelle locazioni di memoria di indirizzi simbolici X e Y , rispettivamente. Si assuma che la variabile w sia indirizzabile tramite l'indirizzo simbolico W .

	Istruzioni		Istruzioni
1		7	
2		8	
3		9	
4		10	
5		11	
6		12	

6. (4 punti) Sia dato un calcolatore in grado di eseguire i 5 tipi diversi di operazioni descritte in tabella, ognuna delle quali richiede un certo numero medio di cicli di clock (c_i) per essere eseguita. Sia dato un programma P che esegue ognuna delle operazioni elencate un certo numero X_i di volte.

i	Istruzione	c_i	X_i
1	ADD	2	$240 \cdot 10^6$
2	MUL	6	x
3	MEM	6	$80 \cdot 10^6$
4	JMP	8	$20 \cdot 10^6$
5	DIV	12	$30 \cdot 10^6$

Supponendo che il numero di cicli di clock necessari ad eseguire il programma P sia $1840 \cdot 10^6$, calcolare:

- (a) il numero effettivo di operazioni MUL eseguite _____
- (b) il numero effettivo di operazioni macchina eseguite da P _____
- (c) il numero medio di clock per operazione macchina C_{PI} _____
- (d) il tempo di esecuzione del programma P , in millisecondi, nel caso in cui la frequenza di clock sia di 3.2 GHz _____
7. (3 punti) In riferimento all'esercizio precedente, dato il tempo di esecuzione di P , si supponga di poter apportare un miglioramento che produce un'accelerazione di un generico componente hardware pari ad $a = 2$. Calcolare la frequenza di utilizzo (f_u) e di inutilizzo (f_i) del componente in modo che risulti una accelerazione complessiva del sistema pari a $a_g = 1.4$. Fornire il tempo di esecuzione t_n di P (in millisecondi) sul sistema risultante.
- (a) $f_u =$ _____ $f_i =$ _____
- (b) $t_n =$ _____
8. (2 punti) Si supponga di disporre di una macchina dotata di stack. Siano dati due registri inizializzati come segue: $R1 \leftarrow 5$, $R2 \leftarrow 10$. Si supponga che lo stack sia inizialmente vuoto. Sia data la seguente sequenza di istruzioni in linguaggio assembly:

PUSH R1; PUSH R2; MUL R2,R1,R2; PUSH R2; POP R1; MUL R1,R1,R2; PUSH R1, POP R2

Fornire il contenuto di ciascun registro e dello stack al termine della sequenza.

Risposta:

R1 _____

R2 _____

STACK _____