

Nome SOLUZIONI

Cognome _____

Matricola _____

Architettura degli Elaboratori

Corso di Laurea in Informatica

18 Luglio 2008

1. (2 punti) Codificare i numeri interi (a) -67 e (b) 93 in modulo e segno a 8 bit

(a) 110000011(b) 010111101

2. (2 punti) Determinare i numeri interi rappresentati dalle sequenze di bit (a) 1010101010 e (b) 1011100101 nella notazione in complemento a 2

(a) -342(b) -283

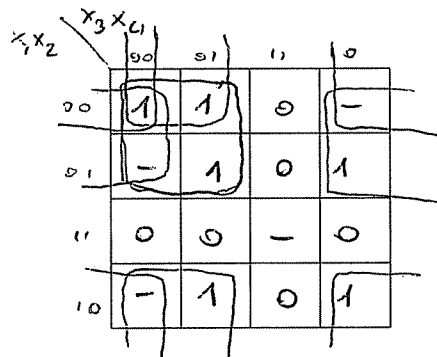
3. (2 punti) Convertire da base 16 a base 8 i seguenti numeri naturali

(a) 8D3B 106473(b) C5A9 142651

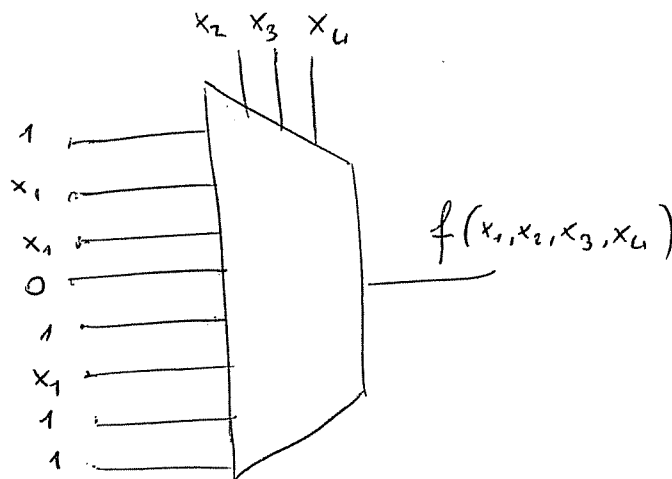
4. (6 punti) Determinare la forma SOP minimale della funzione booleana avente la seguente tabella di verità utilizzando il metodo delle mappe di Karnaugh:

x_1	x_2	x_3	x_4	$f(x_1, x_2, x_3, x_4)$
0	0	0	0	1
0	0	0	1	1
0	0	1	0	-
0	0	1	1	0
0	1	0	0	-
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	-
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	-

$$\text{SOP } \bar{x}_4 \bar{x}_3 + \bar{x}_2 \bar{x}_3 + \bar{x}_1 \bar{x}_4 + \bar{x}_2 \bar{x}_4$$

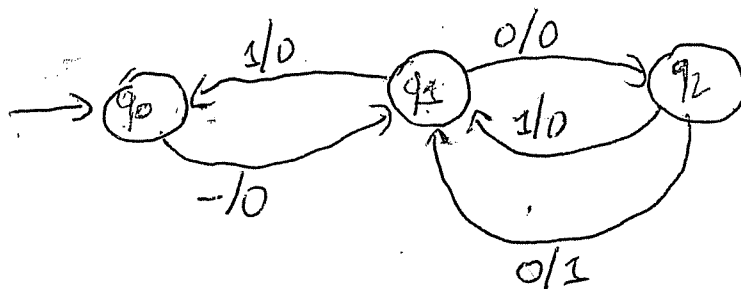


5. (4 punti) Disegnare il circuito combinatorio che realizza la funzione
- $f(x_1, x_2, x_3, x_4) = \bar{x}_3 \cdot (\bar{x}_1 \cdot x_4) + x_3 \cdot (\bar{x}_2 \cdot x_1 \cdot \bar{x}_4)$
- facendo uso di un solo multiplexer con 3 linee di controllo (selezione).

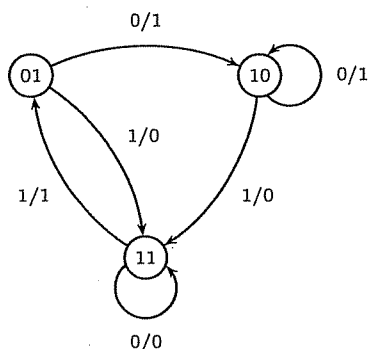


6. (7 punti) Disegnare il diagramma di stato di una Rete Sequenziale a singolo ingresso (x) e singola uscita (z) che restituisca in un determinato istante $i \geq 0$ uscita uguale a 1 se e solo la sequenza di bit finora letta coincide con un'alternanza completa dei bit 00 e i è pari.

SE GLI ULTIMI 2 BIT LETTI SONO



7. (7 punti) Progettare la rete sequenziale corrispondente al seguente diagramma di stato (avente gli stati già codificati), utilizzando flip-flop di tipo JK. In particolare determinare tutte le funzioni booleane minimizzate e disegnare la rete sequenziale corrispondente.



x	y ₁	y ₂	Y ₁	Y ₂	j ₁	k ₁	j ₂	k ₂	z
0	0	0	1	1	1	1	1	1	1
0	0	1	1	0	1	1	1	1	1
0	1	0	1	0	1	0	0	1	1
0	1	1	1	1	1	0	1	0	0
1	0	0	1	1	1	1	1	1	1
1	0	1	1	1	1	1	1	0	0
1	1	0	1	1	1	0	1	1	0
1	1	1	0	1	1	1	1	0	1

j_1 : 1

k_1 : $x y_2$

j_2 : x

k_2 : $\bar{x} \bar{y}_1$

z : $x y_1 y_2 + \bar{x} \bar{y}_1 + \bar{x} \bar{y}_2$

Disegno della rete :

ATTENZIONE: scrivere le risposte su questo foglio; la vicinanza di borse o astucci e l'uso di calcolatrici e cellulari sono motivo di esclusione dalla prova.

Architettura degli Elaboratori

Corso di Laurea in Informatica

18 Luglio 2008

1. (2 punti) Codificare i numeri interi (a) -99 e (b) 27 in modulo e segno a 8 bit

(a)

1	1	1	0	0	0	1	1
---	---	---	---	---	---	---	---

(b)

0	0	0	1	1	0	1	1
---	---	---	---	---	---	---	---

2. (2 punti) Determinare i numeri interi rappresentati dalle sequenze di bit (a) 1110110011 e (b) 1101110101 nella notazione in complemento a 2

(a) -77(b) -139

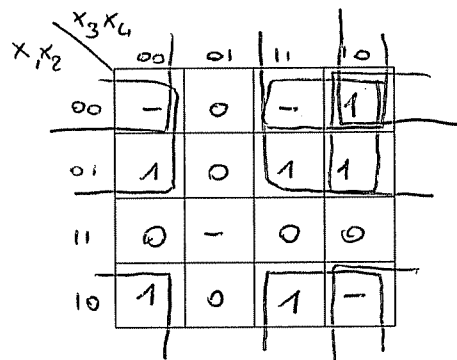
3. (2 punti) Convertire da base 8 a base 16 i seguenti numeri naturali

(a) 43701 47C1(b) 25640 2BA0

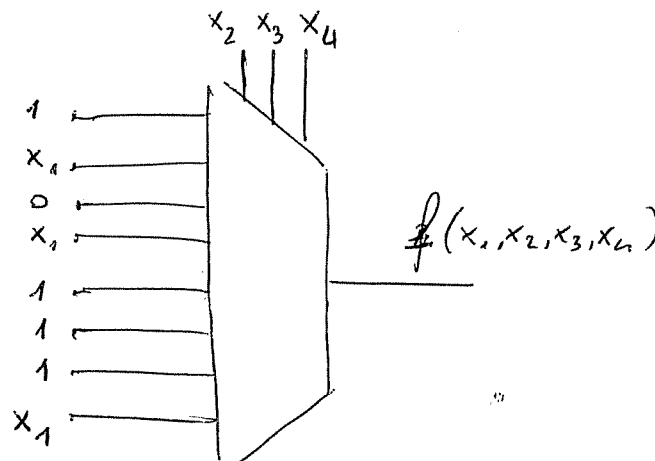
4. (6 punti) Determinare la forma SOP minimale della funzione booleana avente la seguente tabella di verità utilizzando il metodo delle mappe di Karnaugh:

x_1	x_2	x_3	x_4	$f(x_1, x_2, x_3, x_4)$
0	0	0	0	-
0	0	0	1	0
0	0	1	0	1
0	0	1	1	-
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	0
1	0	1	0	-
1	0	1	1	1
1	1	0	0	0
1	1	0	1	-
1	1	1	0	0
1	1	1	1	0

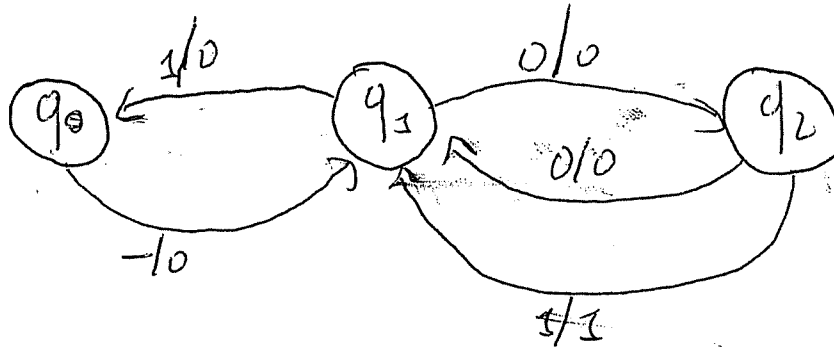
SOP $\bar{x}_1 x_3 + \bar{x}_2 x_3 + \bar{x}_1 \bar{x}_4 + \bar{x}_2 \bar{x}_4$



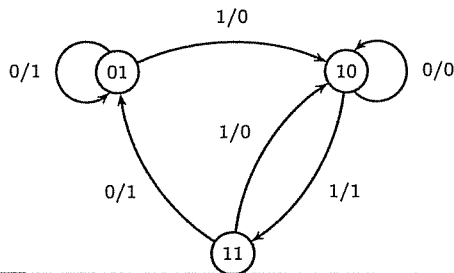
5. (4 punti) Disegnare il circuito combinatorio che realizza la funzione $f(x_1, x_2, x_3, x_4) = x_4 \cdot (\overline{x_1 \cdot x_2 \cdot x_3}) + \overline{x_4} \cdot (\overline{x_2 \cdot x_3})$ facendo uso di un solo multiplexer con 3 linee di controllo (selezione).



6. (7 punti) Disegnare il diagramma di stato di una Rete Sequenziale a singolo ingresso (x) e singola uscita (z) che restituisca in un determinato istante $i \geq 0$ uscita uguale a 1 se e solo la sequenza di bit finora letta coincide con un'alternanza completa dei bit 01 e i è pari. ~~Se gli ultimi 2 bit letti sono~~



7. (7 punti) Progettare la rete sequenziale corrispondente al seguente diagramma di stato (avente gli stati già codificati), utilizzando flip-flop di tipo JK. In particolare determinare tutte le funzioni booleane minimizzate e disegnare la rete sequenziale corrispondente.



x	y ₁	y ₂	Y ₁	Y ₂	j ₁	k ₁	j ₂	k ₂	z
0	0	0	—	—	—	—	—	—	—
0	0	1	0	1	0	—	—	0	1
0	1	0	1	0	—	0	0	—	0
0	1	1	0	1	—	1	—	0	1
1	0	0	—	—	—	—	—	—	—
1	0	1	1	0	1	—	—	1	0
1	1	0	1	1	—	0	1	—	1
1	1	1	1	0	—	0	—	1	0

j_1 : X

k_1 : $\bar{x}y_2$

j_2 : X

k_2 : X

z : $x\bar{y}_2 + \bar{x}y_2$

Disegno della rete :

ATTENZIONE: scrivere le risposte su questo foglio; la vicinanza di borse o astucci e l'uso di calcolatrici e cellulari sono motivo di esclusione dalla prova.

Nome _____

Cognome _____

Matricola _____

Architettura degli Elaboratori

Corso di Laurea in Informatica

18 Luglio 2008

1. (5 punti) Si assuma che un calcolatore esegua 4 tipi diversi di operazioni. Nella seguente tabella sono descritte le operazioni, il numero di cicli di clock necessari ad eseguirle (c_i) e il numero di volte che vengono eseguite da un dato programma:

Tipo Istruzione	c_i	Numero di esecuzioni
Addizione	3	$7 \cdot 10^6$
Moltiplicazione	2	$4 \cdot 10^6$
Accesso in Memoria	6	$3 \cdot 10^6$
Salti Condizionati	4	$4 \cdot 10^6$

Calcolare il numero di esecuzioni complete del programma che riesce ad eseguire in 5 secondi una CPU avente frequenza di clock pari a 200 MHz.

Risposta : 15

2. (9 punti) Determinare la fase di execute dell'istruzione CP1 (V), RA che ha l'effetto di copiare il contenuto del registro RA nella locazione di memoria il cui indirizzo è contenuto nella cella di memoria di indirizzo simbolico V, assumendo che nel formato in linguaggio macchina i 6 bit più significativi siano dedicati al codice operativo, i 5 bit successivi alla specifica del registro RA e i 21 bit meno significativi alla specifica dell'indirizzo V.

Numero Ciclo	Segnali di Controllo
T5	$0'' \parallel IR[20:0]_{out}, MAR_{in}$
T6	M RD
T7	M RD, DTR _{in}
T8	DTR _{in} , MAR _{in}
T9	RA _{out} , DTR _{in} , SEL DTR _{in}
T10	SEL DTR _{in} , DTR _{out} , M WR
T11	SEL DTR _{in} , DTR _{out} , M WR

3. (6 punti) Determinare le funzioni di selezione degli integrati di una memoria principale di 256KB assumendo che essa sia composta nell'ordine da integrati di dimensione 128KB, 64KB, 32KB e 32KB, indicando per ognuno il numero di bit necessari per specificare l'indirizzo interno.

SEL1 : A18 bit.int. 17 SEL2 : A18 + A17 bit.int. 16
 SEL3 : A18 + A17 + A16 bit.int. 15 SEL4 : A18 + A17 + A16 bit.int. 15

4. (5 punti) Si consideri una memoria a due livelli in cui il tempo di accesso al livello superiore è di 5ns e il tasso di hit pari a 0.7. Quale deve essere il tempo di accesso della memoria di secondo livello per avere un tempo di accesso medio di 12ns?

Risposta : 85/3 ns

5. (5 punti) In riferimento alla legge di Amdhal, si calcoli la frequenza di utilizzo di una data componente se una sua accelerazione pari a 2 provoca un'accelerazione complessiva del sistema pari a 1.2

Risposta : 1/3

ATTENZIONE: scrivere le risposte su questo foglio; la vicinanza di borse o astucci e l'uso di calcolatrici e cellulari sono motivo di esclusione dalla prova.

Nome _____

Cognome _____

Matricola _____

Architettura degli Elaboratori

Corso di Laurea in Informatica

18 Luglio 2008

1. (5 punti) Si assuma che un calcolatore esegua 4 tipi diversi di operazioni. Nella seguente tabella sono descritte le operazioni, il numero di cicli di clock necessari ad eseguirle (c_i) e il numero di volte che vengono eseguite da un dato programma:

Tipo Istruzione	c_i	Numero di esecuzioni
Addizione	5	$4 \cdot 10^6$
Moltiplicazione	3	$2 \cdot 10^6$
Accesso in Memoria	2	$5 \cdot 10^6$
Salti Condizionati	8	$3 \cdot 10^6$

Calcolare il numero di esecuzioni complete del programma che riesce ad eseguire in 4 secondi una CPU avente frequenza di clock pari a 300 MHz

Risposta : 20

2. (9 punti) Determinare la fase di execute dell'istruzione CP2 RA,(V) che ha l'effetto di copiare nel registro RA il contenuto della locazione di memoria il cui indirizzo è contenuto nella cella di memoria di indirizzo simbolico V, assumendo che nel formato in linguaggio macchina i 6 bit più significativi siano dedicati al codice operativo, i 5 bit successivi alla specifica del registro RA e i 21 bit meno significativi alla specifica dell'indirizzo V.

Numero Ciclo	Segnali di Controllo
T5	$0'' \parallel IR[20:0]_{out}, MAR_{in}$
T6	MRS
T7	MRS, DTR_{in}
T8	DTR_{out}, MAR_{in}
T9	MRS
T10	MRS, DTR_{in}
T11	DTR_{out}, RA_{in}

3. (6 punti) Determinare le funzioni di selezione degli integrati di una memoria principale di 256KB assumendo che essa sia composta nell'ordine da integrati di dimensione 64KB, 32KB, 32KB e 128KB, indicando per ognuno il numero di bit necessari per specificare l'indirizzo interno.

SEL1 : $A_{18} + A_{17}$ bit.int. 16 SEL2 : $A_{18} + \overline{A_{17}} + A_{16}$ bit.int. 15
 SEL3 : $A_{18} + \overline{A_{17}} + \overline{A_{16}}$ bit.int. 15 SEL4 : $\overline{A_{18}}$ bit.int. 17

4. (5 punti) Si consideri una memoria a due livelli in cui il tempo di accesso al livello superiore è di 7ns e il tasso di hit pari a 0.9. Quale deve essere il tempo di accesso della memoria di secondo livello per avere un tempo di accesso medio di 10ns?

Risposta : 37ns

5. (5 punti) In riferimento alla legge di Amdhal, si calcoli la frequenza di utilizzo di una data componente se una sua accelerazione pari a 3 provoca un'accelerazione complessiva del sistema pari a 1.4

Risposta : 3/7

ATTENZIONE: scrivere le risposte su questo foglio; la vicinanza di borse o astucci e l'uso di calcolatrici e cellulari sono motivo di esclusione dalla prova.

Nome _____

Cognome _____

Matricola _____

Architettura degli Elaboratori

Corso di Laurea in Informatica

18 Luglio 2008

1. (5 punti) Si assuma che un calcolatore esegua 4 tipi diversi di operazioni. Nella seguente tabella sono descritte le operazioni, il numero di cicli di clock necessari ad eseguirle (c_i) e il numero di volte che vengono eseguite da un dato programma:

Tipo Istruzione	c_i	Numero di esecuzioni
Addizione	4	$2 \cdot 10^6$
Moltiplicazione	3	$4 \cdot 10^6$
Accesso in Memoria	2	$5 \cdot 10^6$
Salto Condizionato	7	$2 \cdot 10^6$

Calcolare il numero di esecuzioni complete del programma che riesce ad eseguire in 3 secondi una CPU avente frequenza di clock pari a 500 MHz

Risposta : 34

2. (9 punti) Determinare la fase di execute dell'istruzione CP3 (V),RA che ha l'effetto di copiare il contenuto del registro RA nella locazione di memoria il cui indirizzo è contenuto nella cella di memoria di indirizzo simbolico V, assumendo che nel formato in linguaggio macchina i 6 bit più significativi siano dedicati al codice operativo, i 5 bit successivi alla specifica del registro RA e i 21 bit meno significativi alla specifica dell'indirizzo V.

[illegible]

3. (6 punti) Determinare le funzioni di selezione degli integrati di una memoria principale di 256KB assumendo che essa sia composta nell'ordine da integrati di dimensione 128KB, 32KB, 32KB e 64KB, indicando per ognuno il numero di bit necessari per specificare l'indirizzo interno.

SEL1 : $A18$ bit.int. 17 SEL2 : $\overline{A18} + A17 + A16$ bit.int. 15

SEL3 : $\overline{A18} + A17 + \overline{A16}$ bit.int. 15 SEL4 : $\overline{A18} + A17$ bit.int. 16

4. (5 punti) Si consideri una memoria a due livelli in cui il tempo di accesso al livello superiore è di 12ns e al livello inferiore di 60ns. Quale deve essere il tasso di hit per avere un tempo di accesso medio di 15ns?

Risposta : 15/16

5. (5 punti) In riferimento alla legge di Amdahl, si calcoli la frequenza di utilizzo di una data componente se una sua accelerazione pari a 4 provoca un'accelerazione complessiva del sistema pari a 1.6

Risposta : 1/2

ATTENZIONE: scrivere le risposte su questo foglio; la vicinanza di borse o astucci e l'uso di calcolatrici e cellulari sono motivo di esclusione dalla prova.

Nome _____

Cognome _____

Matricola _____

Architettura degli Elaboratori

Corso di Laurea in Informatica

18 Luglio 2008

1. (5 punti) Si assuma che un calcolatore esegua 4 tipi diversi di operazioni. Nella seguente tabella sono descritte le operazioni, il numero di cicli di clock necessari ad eseguirle (c_i) e il numero di volte che vengono eseguite da un dato programma:

Tipo Istruzione	c_i	Numero di esecuzioni
Addizione	7	$4 \cdot 10^6$
Moltiplicazione	6	$2 \cdot 10^6$
Accesso in Memoria	5	$3 \cdot 10^6$
Salti Condizionati	2	$8 \cdot 10^6$

Calcolare il numero di esecuzioni complete del programma che riesce ad eseguire in 2 secondi una CPU avente frequenza di clock pari a 600 MHz

Risposta : 16

2. (9 punti) Determinare la fase di execute dell'istruzione CP4 RA,(V) che ha l'effetto di copiare nel registro RA il contenuto della locazione di memoria il cui indirizzo è contenuto nella cella di memoria di indirizzo simbolico V, assumendo che nel formato in linguaggio macchina i 6 bit più significativi siano dedicati al codice operativo, i 5 bit successivi alla specifica del registro RA e i 21 bit meno significativi alla specifica dell'indirizzo V.

Numero Ciclo	Segnali di Controllo
	<i>vedi compito 2</i>

3. (6 punti) Determinare le funzioni di selezione degli integrati di una memoria principale di 256KB assumendo che essa sia composta nell'ordine da integrati di dimensione 32KB, 32KB, 64KB e 128KB, indicando per ognuno il numero di bit necessari per specificare l'indirizzo interno.

SEL1 : $A[8:17] + A[6]$ bit.int. 15 SEL2 : $A[8:17] + A[6]$ bit.int. 15
 SEL3 : $A[8:17]$ bit.int. 16 SEL4 : $A[8]$ bit.int. 17

4. (5 punti) Si consideri una memoria a due livelli in cui il tempo di accesso al livello superiore è di 8ns e al livello inferiore di 40ns. Quale deve essere il tasso di hit per avere un tempo di accesso medio di 12ns?

Risposta : 7/8

5. (5 punti) In riferimento alla legge di Amdhal, si calcoli la frequenza di utilizzo di una data componente se una sua accelerazione pari a 5 provoca un'accelerazione complessiva del sistema pari a 1.8

Risposta : 5/9

ATTENZIONE: scrivere le risposte su questo foglio; la vicinanza di borse o astucci e l'uso di calcolatrici e cellulari sono motivo di esclusione dalla prova.