Esempio: Riconoscitore Sequenze

Descrizione verbale:

Progettare una Rete Sequenziale a singolo ingresso (*x*) e singola uscita (*z*) tale che $z_j=1$ se e solo se $x_{j-2}x_{j-1}x_j$ coincide con una delle sequenze *110* o *101*, eventualmente anche sovrapposte

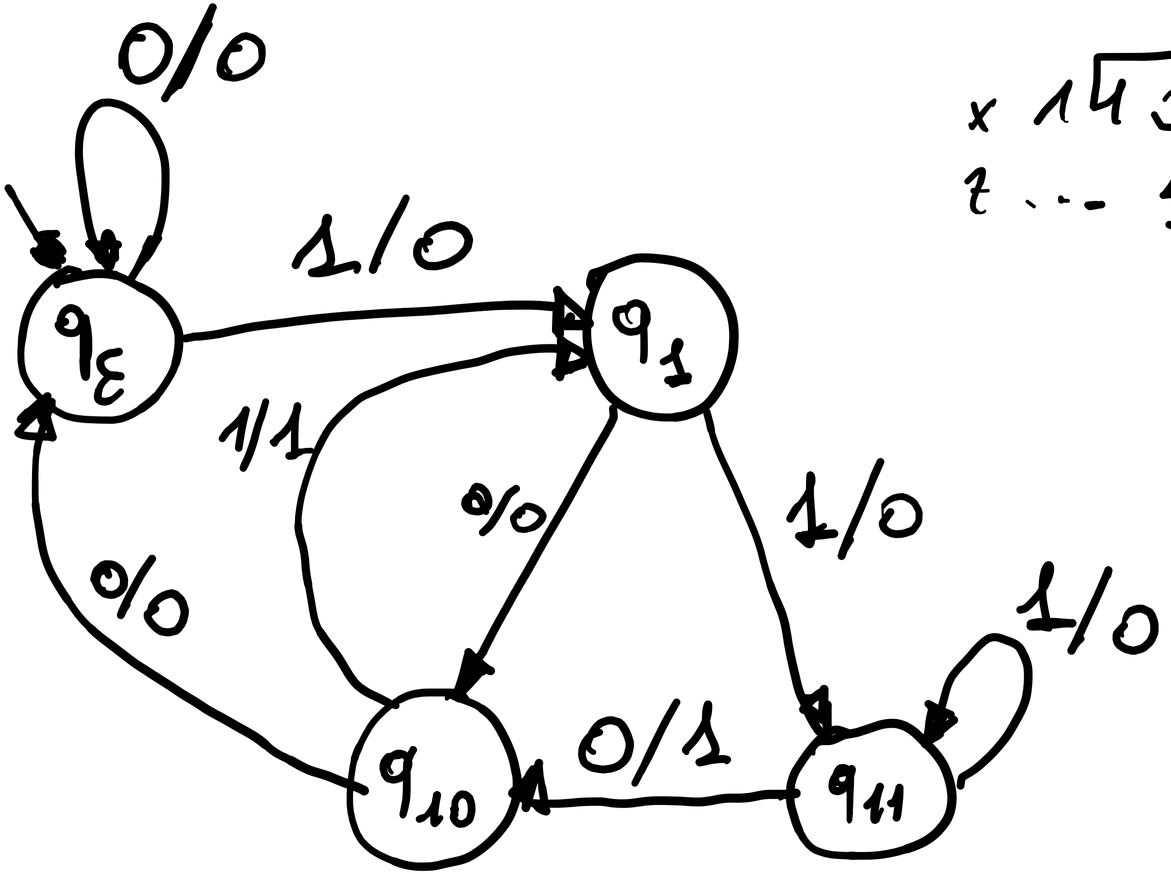
$x_{j-2}x_{j-1}x_j$

x : 0 0 1 0 0 1 1 0 0 1 0 1 1 0 0 1 0 1 1 0 0

z : 0 0 0 0 0 0 0 1 0 0 0 1 0 1 0 0 0 1 0 1 0

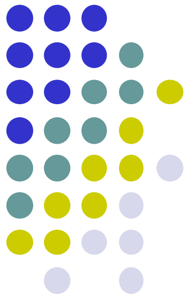
z_j

(110 o 101 anche sovrapposte)



x 1 1 0

t . . . 1



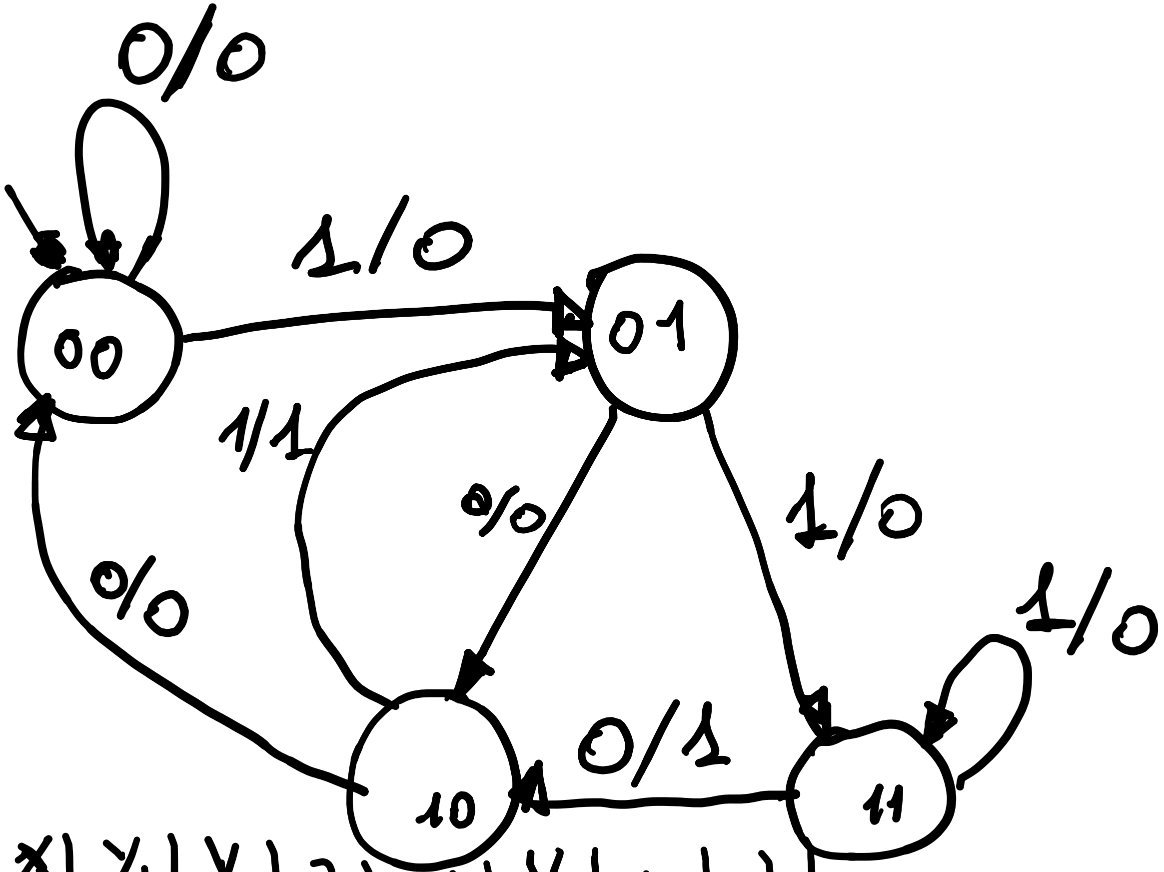
q_ε: stato in cui non ho letto niente di significativo

q_1: ho letto il primo simbolo delle due sequenze

Alfabeti più codificati

4 STATI → 2 bit di codifica

$q_\varepsilon \to 00$, $q_1 \to 01$, $q_{10} \to 10$, $q_{11} \to 11$



x	y_1	y_2	z	Y_1	Y_2	t_1	d_2
0	0	0	0	0	0		
1	0	0	0	0	1		
0	0	1	0	1	0		
1	0	1	0	1	1		
0	1	0	0	0	0		
1	1	0	1	0	1		

x	y_1	y_2	z	y_1	y_2	t_1	d_2
0	0	0	0	0	0	0	0
1	0	0	0	0	1	0	1
0	0	1	0	1	0	1	0
1	0	1	0	1	1	1	1
0	1	0	0	0	0	1	0
1	1	0	1	0	1	1	1
0	1	1	1	1	0	0	0
1	1	1	0	1	1	0	1

$$\boxed{d_2 = x}$$

x \ y_1y_2	00	01	11	10
0	0	0	1	0
1	0	0	0	1

(z)

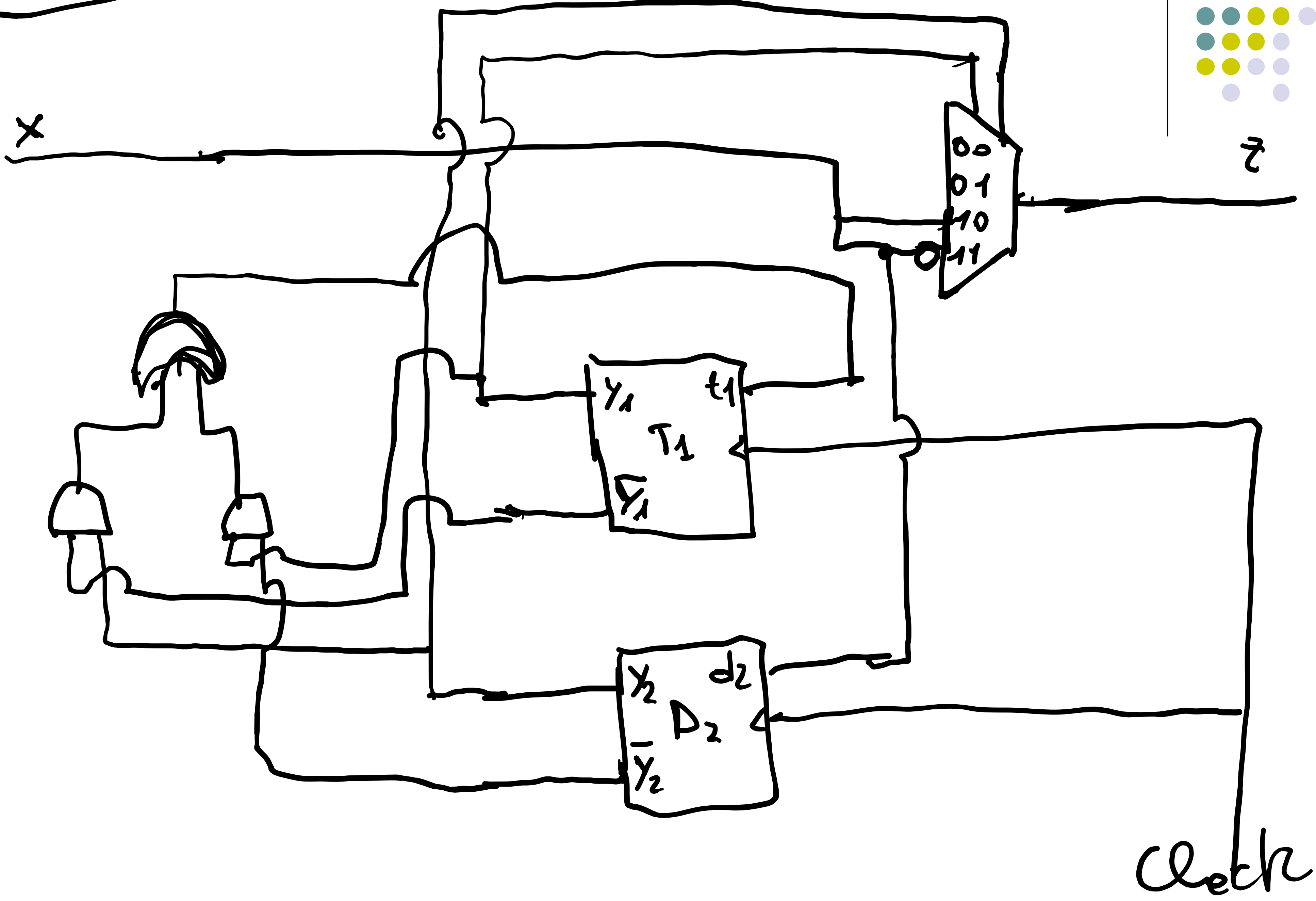
$$z = \bar{x} y_1 y_2 + x y_1 \bar{y}_2$$

x \ y_1y_2	00	01	11	10
0	0	1	0	1
1	0	1	0	1

(t_1)

$$t_1 = \bar{y}_1 y_2 + y_1 \bar{y}_2$$

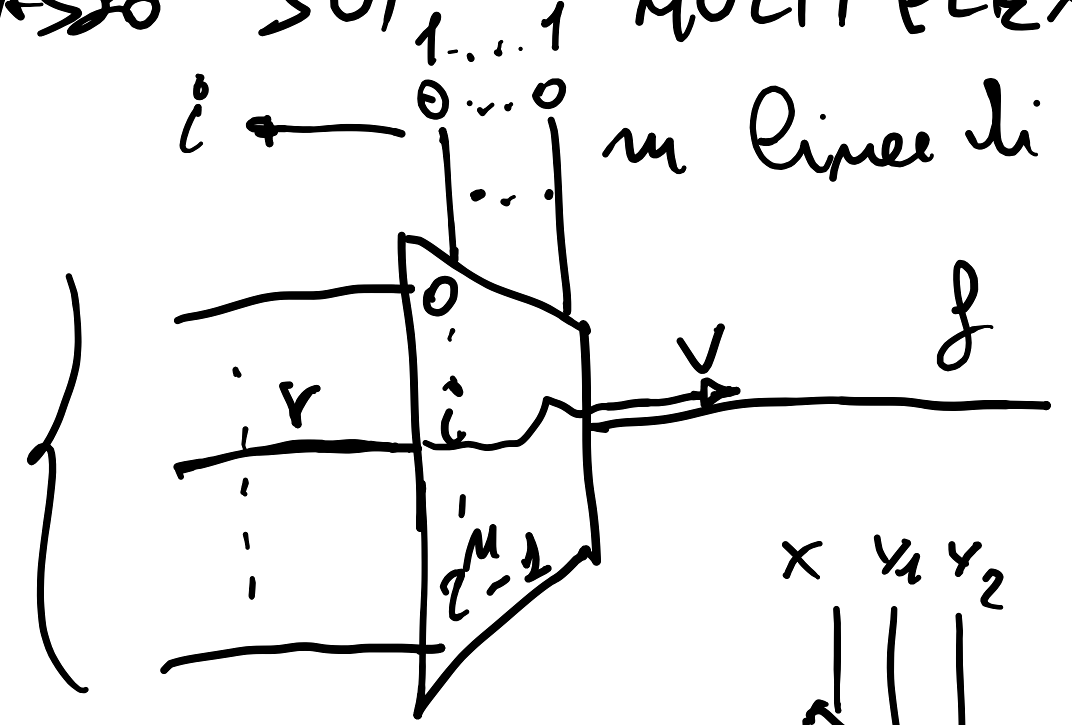
$\boxed{d_2 = x}$ $z = \bar{x} y_1 y_2 + x y_1 \bar{y}_2$ $t_1 = \bar{y}_1 y_2 + y_1 \bar{y}_2$



RIPASSO SUI MULTIPLEXER

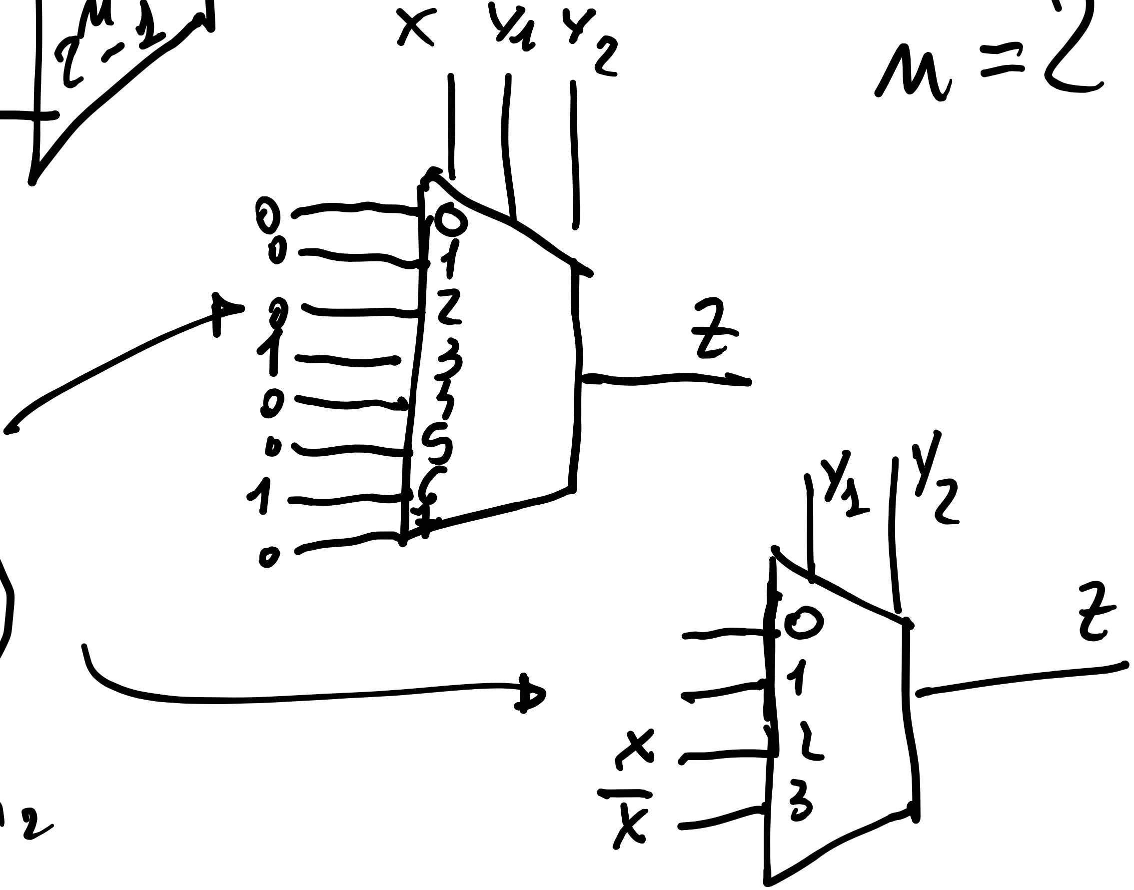
m linee di selezione

n linee di input



$$n = 2^m$$

Esempio:



$$z = \bar{x}\,\underbrace{y_1 y_2}_{m_3} + x\,\underbrace{y_1 \bar{y}_2}_{m_2}$$

Diagramma di Stato della Macchina Sequenziale

Utilizziamo i seguenti stati:

q_0: riconoscimento di *110* o *101* non ancora iniziato

q_1: ricevuto il primo *1* di *110* o *101*

q_2: ricevuti i primi due simboli *10* di *101*

q_3: ricevuti i primi due simboli *11* di *110*

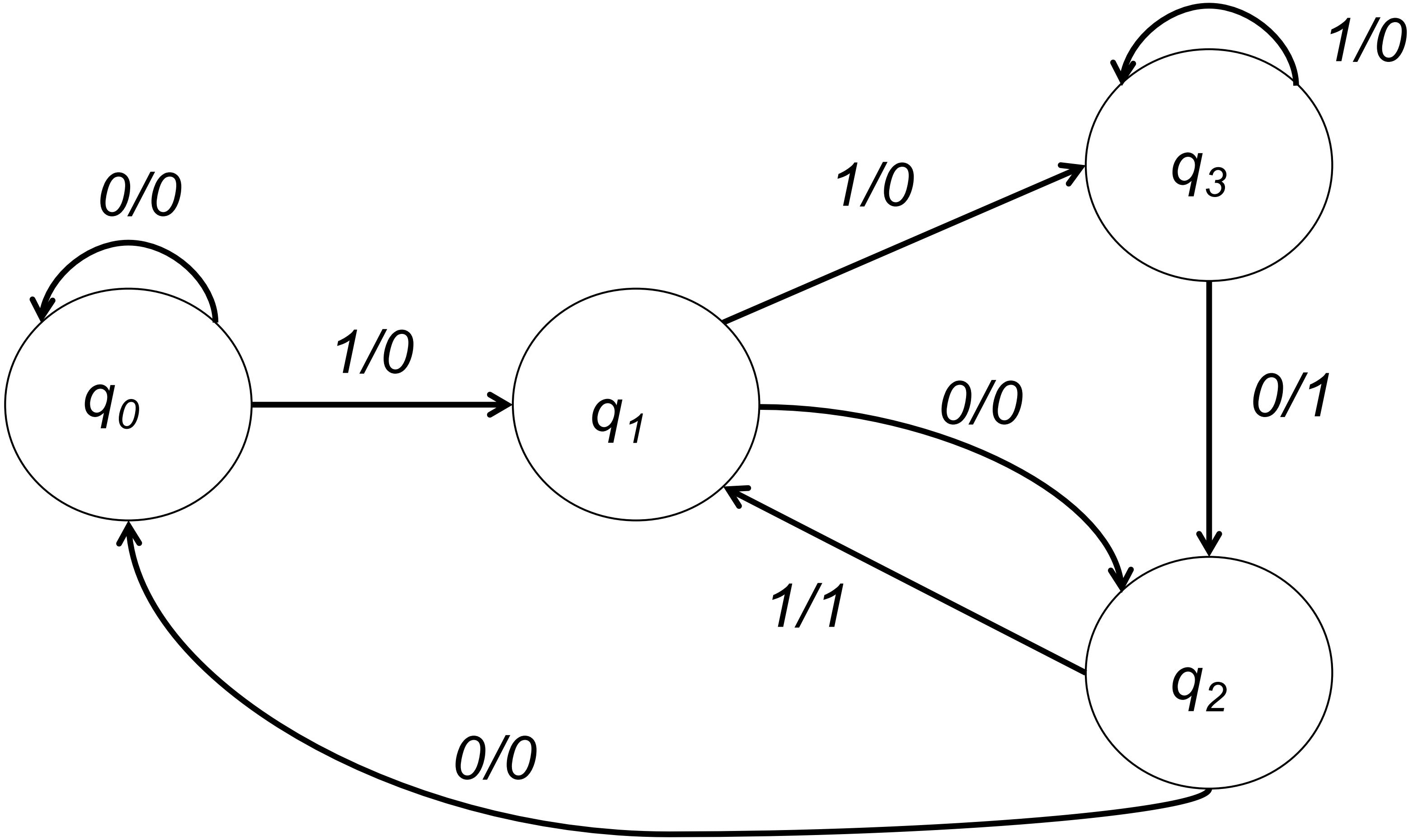

0/0
1/0
1/0
1/0
0/0
0/1
1/1
0/0
q_0
q_1
q_3
q_2

Diagramma di Stato della Rete Sequenziale

- Si codificano ingressi, stati e uscite con corrispondenti sequenze di bit
- Poiché abbiamo *4* stati, possiamo codificare gli stati con coppie di bit
- Ad esempio: *00* per q_0, *10* per q_1, *01* per q_2 e *11* per q_3
- In questo caso gli ingressi e le uscite sono già banalmente codificati con *0* e *1*
- Si ottiene così il seguente diagramma di stato della rete sequenziale

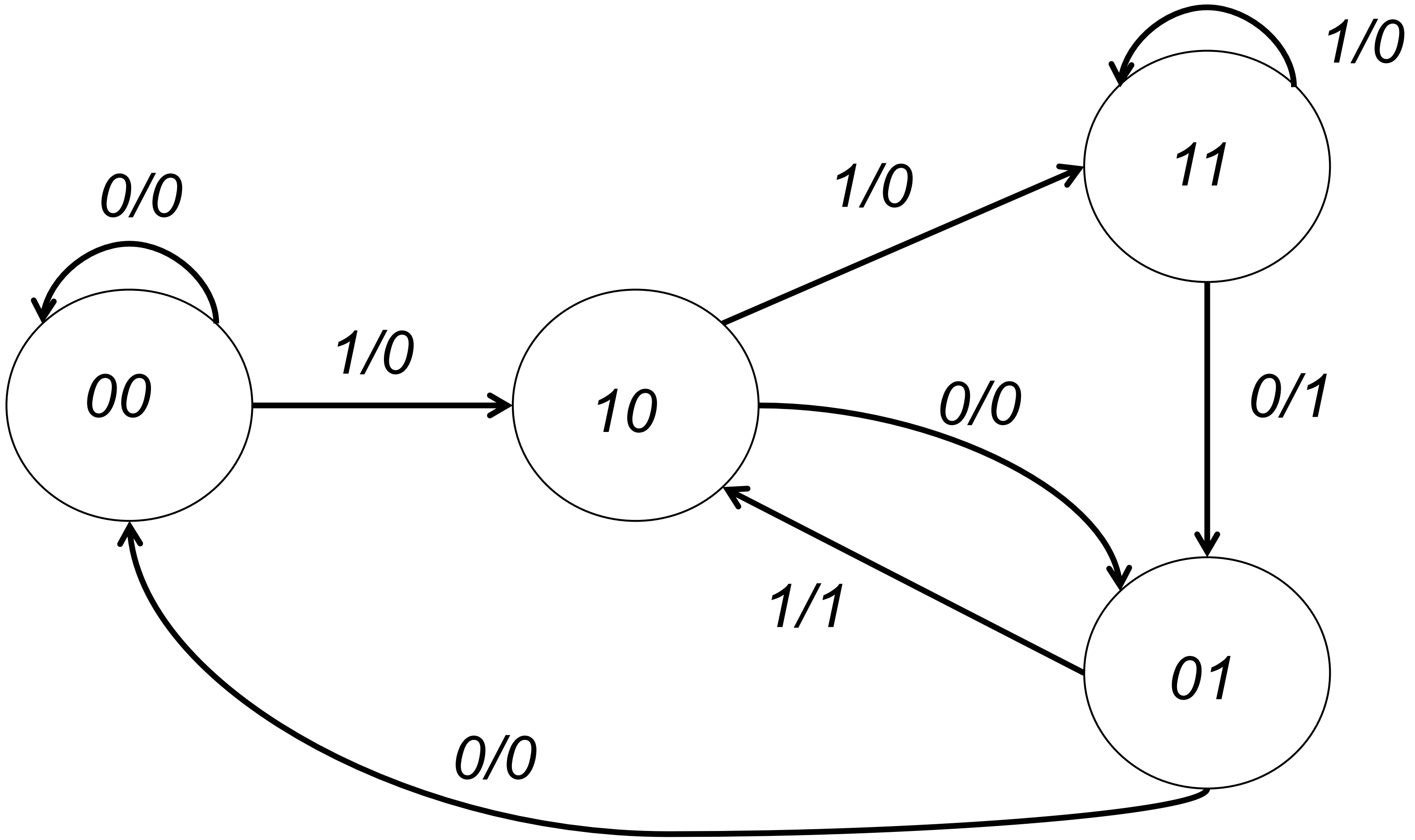

1/0
11
0/0
1/0
00
1/0
10
0/0
0/1
1/1
01
0/0

Tavola di Transizione o degli Stati Successivi della Rete Sequenziale

y_1	y_2	$x=0$			$x=1$		
		Y_1	Y_2	z	Y_1	Y_2	z
0	0	0	0	0	1	0	0
0	1	0	0	0	1	0	1
1	0	0	1	0	1	1	0
1	1	0	1	1	1	1	0

Funzioni Booleane della Rete Sequenziale

- Dato che abbiamo due bit che determinano lo stato della rete sequenziale, è possibile utilizzare due flip-flop per memorizzarli
- Consideriamo, ad esempio, due flip-flop D
- Per determinare le funzioni di eccitazione, ossia le funzioni di x, y_1 e y_2 che definiscono gli ingressi dei due flip-flop nel passo corrente per provocare il passaggio di stato desiderato, osserviamo innanzitutto che $d_1 = Y_1$ e $d_2 = Y_2$
- Riorganizziamo la tavola delle transizioni per ottenere le tabelle di verità di d_1 e d_2

x	y_1	y_2	Y_1	Y_2	d_1	d_2
0	0	0	0	0	0	0
0	0	1	0	0	0	0
0	1	0	0	1	0	1
0	1	1	0	1	0	1
1	0	0	1	0	1	0
1	0	1	1	0	1	0
1	1	0	1	1	1	1
1	1	1	1	1	1	1

- E’ immediato verificare che $d_1=x$ $(d_1=Y_1)$ e $d_2=y_1$ $(d_2=Y_2)$
- Per determinare invece *z*, applichiamo il metodo delle mappe di karnaugh a *3* variabili

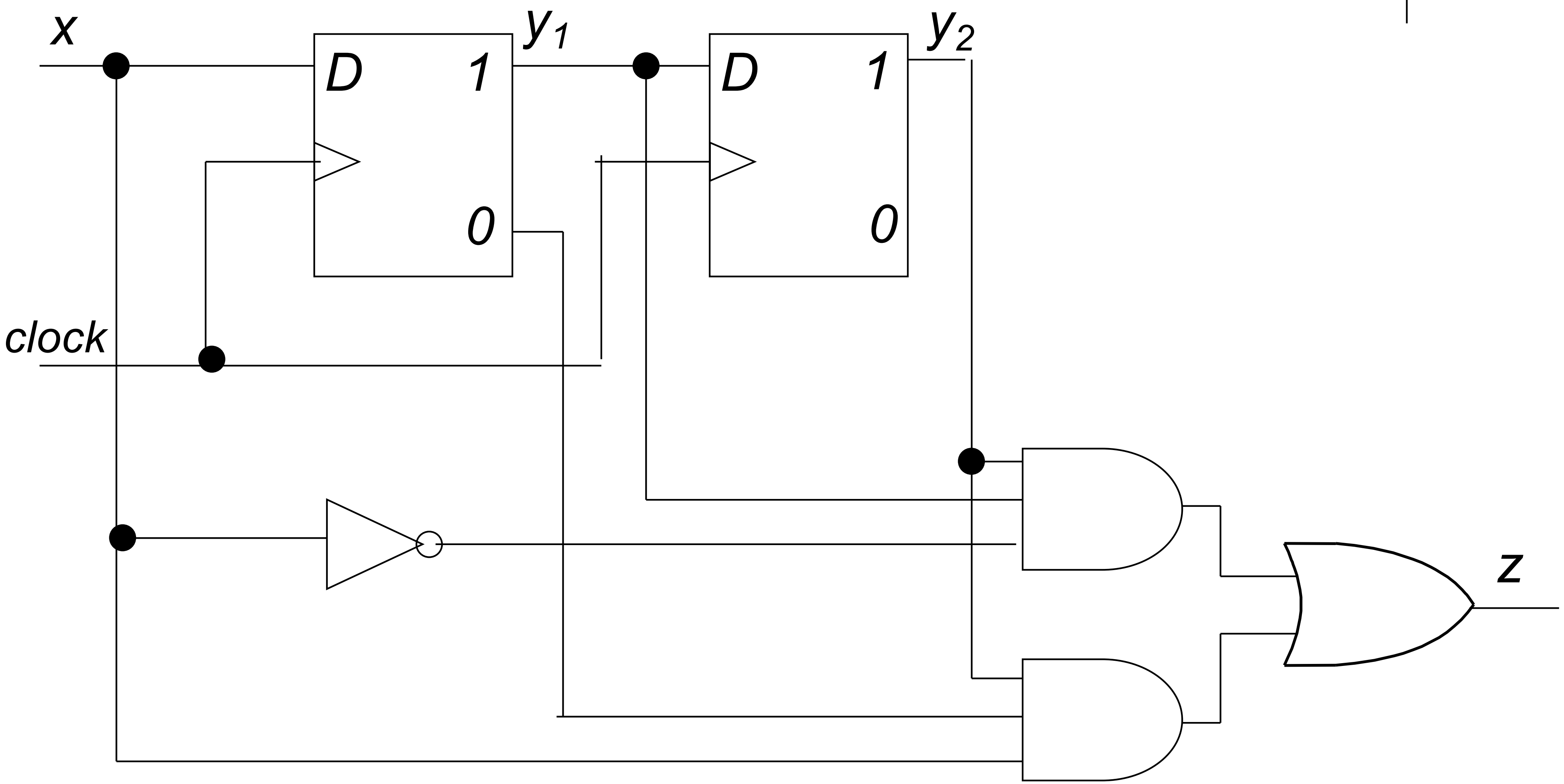
x	y_1	y_2	z
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0

x \ y_1y_2	00	01	11	10
0	0	0	1	0
1	0	1	0	0

Non ci sono sottocubi massimali da considerare e si ottiene:

$$z = \neg x\ y_1\ y_2 + x \neg y_1\ y_2$$

Rete Sequenziale



- Torniamo indietro al passo 4. e vediamo cosa succede se procediamo ad una diversa codifica degli stati

- Ad esempio: *10* per q_0, *00* per q_1, *01* per q_2 e *11* per q_3

- Si ottiene un diverso diagramma di stato della rete sequenziale:

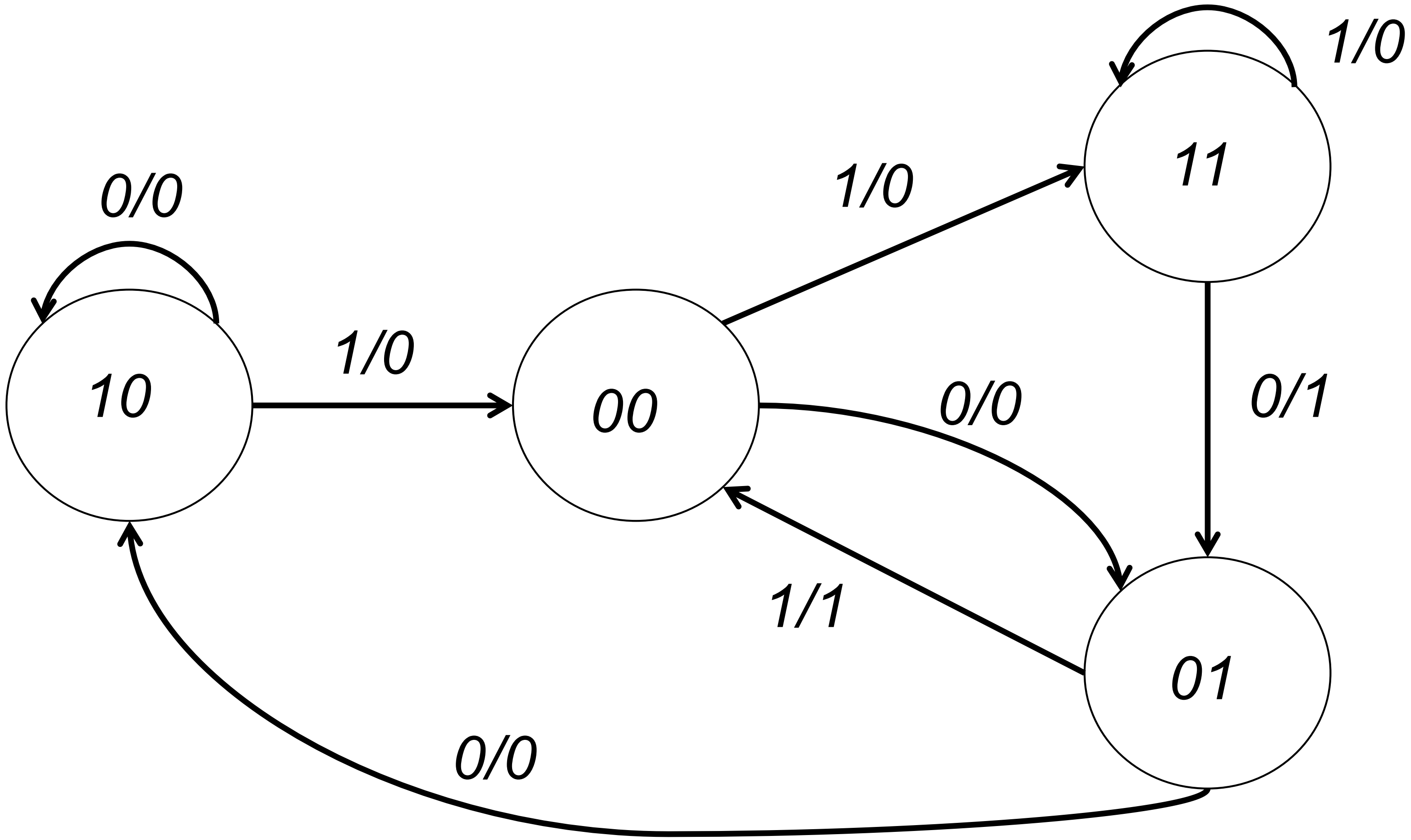

1/0
0/0
11
1/0
1/0
10
00
0/0
0/1
1/1
01
0/0

Tavola di Transizione o degli Stati Successivi della Rete Sequenziale

y_1	y_2	$x=0$			$x=1$		
		Y_1	Y_2	z	Y_1	Y_2	z
0	0	0	1	0	1	1	0
0	1	1	0	0	0	0	1
1	0	1	0	0	0	0	0
1	1	0	1	1	1	1	0

Funzioni Booleane della Rete Sequenziale

- Con la codifica precedente (*10* per q_0, *00* per q_1, *01* per q_2 e *11* per q_4) si ottengono le seguenti tabelle di verità per d_2 e d_1

x	y_1	y_2	Y_1	Y_2	d_1	d_2
0	0	0	0	1	0	1
0	0	1	1	0	1	0
0	1	0	1	0	1	0
0	1	1	0	1	0	1
1	0	0	1	1	1	1
1	0	1	0	0	0	0
1	1	0	0	0	0	0
1	1	1	1	1	1	1

- Minimizziamo le funzioni risultanti usando le mappe di Karnaugh

d_1

x \ y_1y_2	00	01	11	10
0	0	1	0	1
1	1	0	1	0

d_2

x \ y_1y_2	00	01	11	10
0	1	0	1	0
1	1	0	1	0

Quindi:

$$d_1 = x\neg y_1\neg y_2 + \neg x\neg y_1\, y_2 + x\, y_1\, y_2 + \neg x\, y_1\neg y_2$$

$$d_2 = \neg y_1\neg y_2 + y_1\, y_2$$

- Osserviamo infine che la funzione *z* rimane invariata

x	y_1	y_2	z
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0

x \ y_1y_2	00	01	11	10
0	0	0	1	0
1	0	1	0	0

$$z = \neg x\ y_1\ y_2 + x \neg y_1\ y_2$$

- Chiaramente è solo un caso che non si verifica in generale

Utilizzo di flip-flop non D

- Nell'esempio precedente, torniamo indietro al passo di determinazione delle funzioni booleane della rete sequenziale
- Cambiando il tipo dei flip-flop utilizzati per memorizzare lo stato, mentre la funzione di uscita rimane invariata, cambiano le funzioni di eccitazione dei flip-flop
- Esse devono essere determinate opportunamente in modo da causare le commutazioni di stato richieste
- Mentre per i flip-flop D questo passaggio è banale essendo $Y=d$, per gli altri flip-flop si deve tener conto del diverso comportamento, che può essere convenientemente descritto tramite delle tabelle dette "*Tavole di eccitazione*"

- Esse in pratica rispondono alla seguente domanda:

  quale deve essere l'ingresso di un determinato flip-flop affinché il suo stato commuti da *y* a *Y*?

Flip-flop SR			
y	*Y*	*s*	*r*
0	0	0	-
0	1	1	0
1	0	0	1
1	1	-	0

Flip-flop JK			
y	*Y*	*j*	*k*
0	0	0	-
0	1	1	-
1	0	-	1
1	1	-	0

Flip-flop D		
y	*Y*	d
0	0	0
0	1	1
1	0	0
1	1	1

Flip-flop T		
y	*Y*	t
0	0	0
0	1	1
1	0	1
1	1	0

- A partire dalle tabelle di eccitazione, costruiamo le tabelle di verità delle funzioni di eccitazione:

x	y_1	y_2	Y_1	Y_2	s_1	r_1	s_2	r_2	j_1	k_1	j_2	k_2	d_1	d_2	t_1	t_2
0	0	0	0	1	0	-	1	0	0	-	1	-	0	1	0	1
0	0	1	1	0	1	0	0	1	1	-	-	1	1	0	1	1
0	1	0	1	0	-	0	0	-	-	0	0	-	1	0	0	0
0	1	1	0	1	0	1	-	0	-	1	-	0	0	1	1	0
1	0	0	1	1	1	0	1	0	1	-	1	-	1	1	1	1
1	0	1	0	0	0	-	0	1	0	-	-	1	0	0	0	1
1	1	0	0	0	0	1	0	-	-	1	0	-	0	0	1	0
1	1	1	1	1	-	0	-	0	-	0	-	0	1	1	0	0

Minimizzando si ottengono le seguenti funzioni di eccitazione:

- flip-flop SR:
  - $s_1 = \neg x \neg y_1 y_2 + x \neg y_1 \neg y_2$, $r_1 = \neg x\, y_1 y_2 + x\, y_1 \neg y_2$
  - $s_2 = \neg y_1 \neg y_2$, $r_2 = \neg y_1 y_2$
- flip-flop JK:
  - $j_1 = k_1 = \neg x\, y_2 + x \neg y_2$
  - $j_2 = k_2 = \neg y_1$
- flip-flop D:
  - $d_1 = x \neg y_1 \neg y_2 + \neg x \neg y_1 y_2 + x\, y_1 y_2 + \neg x\, y_1 \neg y_2$
  - $d_2 = \neg y_1 \neg y_2 + y_1 y_2$
- flip-flop T:
  - $t_1 = \neg x\, y_2 + x \neg y_2$
  - $t_2 = \neg y_1$

Osservazioni conclusive

- Il passo *3.* della sintesi delle reti sequenziali , ossia la minimizzazione del numero di stati del diagramma di stato, non è stato considerato; in pratica consiste nella determinazione ed eliminazione di stati equivalenti

- I passi descritti per la sintesi non sono univocamente determinati

- Ad esempio, dopo aver minimizzato il diagramma di stato nel passo *3.*, è possibile andare al passo *5.*, ossia determinare la tavola di transizione o degli stati successivi, passando per la tabella di flusso.

(00 per q_0, 10 per q_1, 01 per q_2 e 11 per q_3)

	0	1
q_0	q_0,0	q_1,0
q_1	q_2,0	q_3,0
q_2	q_0,0	q_1,1
q_3	q_2,1	q_3,0

		$x=0$			$x=1$		
y_1	y_2	Y_1	Y_2	z	Y_1	Y_2	z
0	0	0	0	0	1	0	0
1	0	0	1	0	1	1	0
0	1	0	0	0	1	0	1
1	1	0	1	1	1	1	0

		$x=0$			$x=1$		
y_1	y_2	Y_1	Y_2	z	Y_1	Y_2	z
0	0	0	0	0	1	0	0
0	1	0	0	0	1	0	1
1	0	0	1	0	1	1	0
1	1	0	1	1	1	1	0

Esercizi

- Nell’esempio precedente determinare tutte le funzioni di eccitazione minimali usando le mappe di Karnaugh
- Ripetere l’esempio precedente con diverse codifiche degli stati
- Progettare una rete sequenziale che legga in input una sequenza di bit e dia uscita pari a *1* quando il numero di bit letti in ingresso uguali a *1* è pari
- Realizzare un contatore modulo *4*

Es 1

rappresentare 42_8, 173_8 in binario

4|2

3 bit 3 bit

$\rightarrow 100010_2 = 42_8$

1|7|3

001 111 011

$1111011_2 = 173_8$

$1\underline{8}2_8$ in binario ?

NON SI PUÒ !

Es 2

$$\begin{array}{l} 5\;4\;\;\;2\;\;\;0 \\ a)\ \boxed{1}\,\underbrace{0110101} \end{array}$$ in modulo e segno

b) 10110101 in C2

Trovare il valore decimale

M. S. (a)

$$2^0+2^2+2^4+2^5 = 53$$

$$\Downarrow$$

$$-53_{10}$$

C2 (b)

$$①0110101$$

$$\begin{array}{cccccccc} 0 & 1 & 0 & 0 & 1 & 0 & 1 & 1 \\ & 6 & & & 3 & & 1 & 0 \end{array}$$

$$2^0+2^1+2^3+2^6 \Rightarrow -75_{10}$$

Es 3

-73_{10} rappresentarlo in C2

73_{10} in binario?

	Q	R
$73 : 2 =$	$\underline{36}$	$_{0}1$
$36 : 2 =$	18	0
$18 : 2 =$	9	0
$9 : 2 =$	4	$_{3}1$
$4 : 2 =$	2	0
$2 : 2 =$	1	0
$1 : 2 =$	$\underline{0}$	$_{6}1$

$\uparrow$

$73_{10} = 01001001_2$

7 bit in C2 $[-2^6, 2^6-1]$

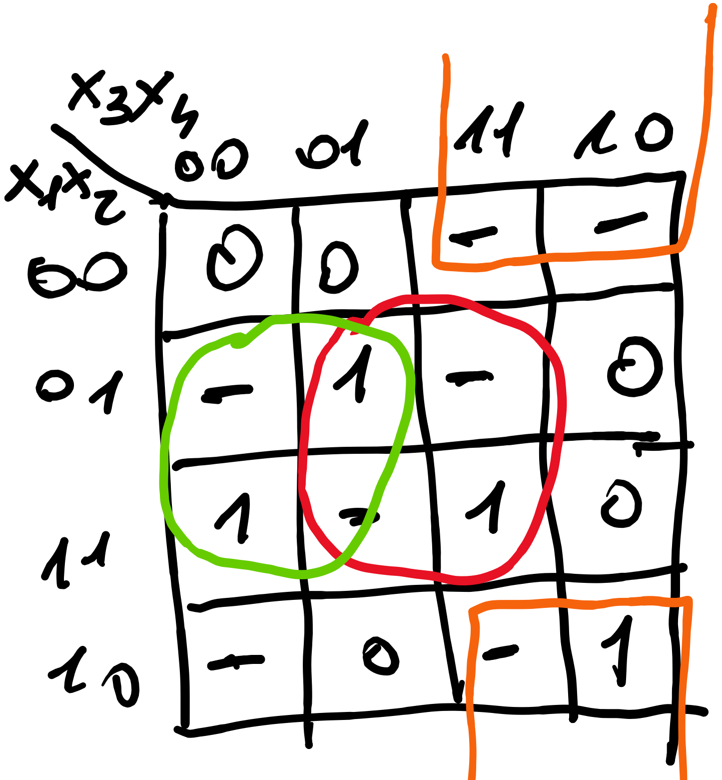
$[-64, 63]$

$\xrightarrow{}$ C2

$10110111 = -73$ in C2

x_1	x_2	x_3	x_4	$f(x_1,x_2,x_3,x_4)$
0	0	0	0	0
0	0	0	1	0
0	0	1	0	-
0	0	1	1	-
0	1	0	0	-
0	1	0	1	1
0	1	1	0	0
0	1	1	1	-
1	0	0	0	-
1	0	0	1	0
1	0	1	0	1
1	0	1	1	-
1	1	0	0	1
1	1	0	1	-
1	1	1	0	0
1	1	1	1	1

funz. SOP min.
utilizzando
le mappe di K



x_1x_2 \ x_3x_4	00	01	11	10
00	0	0	-	-
01	-	1	-	0
11	1	-	1	0
10	-	0	-	1

$$f = \overline{x}_2 x_3 + x_2 x_4 + x_2 \overline{x}_3$$

Disegnare il diagramma di stato di una rete sequenziale a singolo ingresso (x) e singola uscita (z) tale che agli istanti 2, 4, … e in generale $j = 2i$ (con $i \geq 1$), $z_j = 1$ se e solo se la somma degli 1 letti fino all'istante j è pari (quindi anche nulla, ovvero somma uguale a 0).

* negli istanti j dispari, $z_j = 0$

esempio:

t : 1 2 3 4 5 6 7 8 ....

x : 0 0 1 0 1 1 0 1 ...

z : 0 1 0 0 0 0 0 1 ...

Disegnare il diagramma di stato di una rete sequenziale a singolo ingresso (x) e singola uscita (z) tale che agli istanti 2, 4, … e in generale $j = 2i$ (con $i \geq 1$),
$z_j = 1$ se e solo se la somma degli 1 letti fino all'istante j è pari (quindi anche nulla, ovvero somma uguale a 0).

q^P_P : è lo stato a un istante pari nel quale ho letto un numero pari di 1

q^P_D , q^D_P , q^D_D

$k, h \in \{P, D\}$

1) istanti pari/disp
2) # 1 letti pari/disp

q^k_h : stato all'istante h nel quale ho letto un numero k di 1

Disegnare il diagramma di stato di una rete sequenziale a singolo ingresso (*x*) e singola uscita (*z*) tale che agli istanti 2, 4, … e in generale $j = 2i$ (con $i \geq 1$), (gli istanti j pari)
$z_j = 1$ se e solo se la somma degli 1 letti fino all'istante j è pari (quindi anche nulla, ovvero somma uguale a 0).