

## Seconda Parte - Compito 1

Nome \_\_\_\_\_  
Cognome \_\_\_\_\_  
Matricola \_\_\_\_\_

### Architettura degli Elaboratori

Corso di Laurea in Informatica

Appello 20 Giugno 2014

- (5 punti) Si forniscano i segnali di controllo temporizzati della fase di execute di una generica istruzione **OP VAR,RA** che ha l'effetto di spostare nella locazione di memoria successiva alla locazione di memoria di indirizzo VAR il contenuto del registro RA, assumendo che, nel formato in linguaggio macchina, l'istruzione occupi 32 bit organizzati come segue: i 6 bit più significativi dedicati al codice operativo, i 5 bit successivi alla specifica del registro RA ed i 21 bit meno significativi alla codifica dell'indirizzo simbolico VAR. Si assuma che la fase di fetch termini al ciclo T3 e che la memoria risponda in un **tre** cicli di clock. Si assumano parole allineate da 32 bit ed organizzazione interna a singolo bus.

T	Segnali di Controllo	T	Segnali di Controllo

- (4 punti) In riferimento alla legge di Amdahl, si supponga di disporre di un sistema di calcolo di partenza  $X$  in grado di eseguire un programma  $P$  in  $t_v = 400$  ms. Si supponga di poter accelerare un componente del sistema  $X$  di un valore pari ad  $a_1 = 2$  e che la frequenza di utilizzo di tale componente sia  $f_{u1} = 0.4$ , ottenendo il sistema risultante  $X_1$ . Si supponga, analogamente, di poter accelerare un differente componente del sistema  $X$  di un valore pari ad  $a_2 = 2.4$  e che la frequenza di utilizzo di tale componente sia  $f_{u2} = 0.6$ , ottenendo il sistema risultante  $X_2$ . Determinare il sistema risultante più performante, calcolando il tempo di esecuzione di  $P$ , in millisecondi, e la corrispondente accelerazione complessiva nei due sistemi  $X_1$  e  $X_2$ .

(a) Sistema risultante 1:  $t^{X_1} =$  \_\_\_\_\_ (b)  $a_g^{X_1} =$  \_\_\_\_\_

(b) Sistema risultante 2:  $t^{X_2} =$  \_\_\_\_\_ (b)  $a_g^{X_2} =$  \_\_\_\_\_

(c) Sistema risultante migliore ☐ 1 ☐ 2

- (5 punti) Determinare le funzioni di selezione (chip select) degli integrati di una memoria da 4 GiB assumendo che essa sia composta, nell'ordine, da due integrati da 256 MiB, tre integrati da 512 MiB e un integrato da 2 GiB, tutti con **parallelismo del byte**. Per ciascun integrato si fornisca il numero di bit dedicati all'indirizzamento interno.

$CS_0$ : \_\_\_\_\_ bit.int.\_\_\_\_       $CS_3$ : \_\_\_\_\_ bit.int.\_\_\_\_  
 $CS_1$ : \_\_\_\_\_ bit.int.\_\_\_\_       $CS_4$ : \_\_\_\_\_ bit.int.\_\_\_\_  
 $CS_2$ : \_\_\_\_\_ bit.int.\_\_\_\_       $CS_5$ : \_\_\_\_\_ bit.int.\_\_\_\_

- (2 punti) Si supponga di disporre di un disco rigido avente 4 piatti, 16384 tracce per piatto e 16 settori per traccia. Determinare la dimensione minima di ciascun settore, in byte, affinché il disco possa contenere 512 file da 8 MiB ciascuno. Fornire la capacità complessiva del disco.

Dimensione settore: \_\_\_\_\_

Capacità disco: \_\_\_\_\_

5. (2 punti) Si consideri una gerarchia di memoria a **due livelli** in cui: (a) il tempo di accesso al livello superiore  $t_c$  è pari a 7 ns; (b) il tasso di hit  $h$  è pari a 0.8. Si calcoli il tempo medio di accesso alla gerarchia, in nanosecondi, nel caso in cui il tempo medio di accesso al livello inferiore sia pari a 60 ns (Riportare procedimento per esteso).

Risposta: \_\_\_\_\_

6. (4 punti) Si consideri lo statement di alto livello  $x = a^3 + \frac{c^2}{b^2}$ . Si traduca lo statement in una sequenza di istruzioni assembly nel modello registro-registro. Si assuma la presenza di tre registri general purpose R1, R2, R3. Si commentino le operazioni con la corrispondente notazione simbolica. Si assumano le variabili intere  $a, b, c$  disponibili nelle locazioni di memoria di indirizzi simbolici  $A, B$  e  $C$ , rispettivamente. Si assuma che la variabile  $x$  sia indirizzabile tramite l'indirizzo simbolico  $X$ .

	Istruzioni	Notazione Simbolica		Istruzioni	Notazione Simbolica
1			7		
2			8		
3			9		
4			10		
5			11		
6			12		

7. (4 punti) Sia dato un calcolatore in grado di eseguire i 5 tipi diversi di operazioni descritte in tabella, ognuna delle quali richiede un certo numero medio di cicli di clock ( $c_i$ ) per essere eseguita. Sia dato un programma  $P$  che esegue ognuna delle operazioni elencate un certo numero  $X_i$  di volte.

$i$	Istruzione	$c_i$	$X_i$
1	ADD	2	$120 \cdot 10^6$
2	MUL	8	$20 \cdot 10^6$
3	MEM	10	$x$
4	JMP	10	$10 \cdot 10^6$
5	DIV	12	$10 \cdot 10^6$

Supponendo che il numero di cicli di clock necessari ad eseguire il programma  $P$  sia  $720 \cdot 10^6$ , calcolare:

- (a) il numero effettivo di operazioni MEM eseguite \_\_\_\_\_
- (b) il numero effettivo di operazioni macchina eseguite da  $P$  \_\_\_\_\_
- (c) il numero medio di clock per operazione macchina  $C_{PI}$  \_\_\_\_\_
- (d) il tempo di esecuzione del programma  $P$ , in millisecondi, nel caso in cui la frequenza di clock sia di 3.0 GHz \_\_\_\_\_
8. (4 punti) Si supponga di disporre di una macchina dotata di stack. Siano dati tre registri inizializzati come segue:  $R1 \leftarrow 20$ ,  $R2 \leftarrow 50$ ,  $R3 \leftarrow 10$ . Si supponga che lo stack sia inizialmente vuoto. Sia data la seguente sequenza di istruzioni in linguaggio assembly:

PUSH R1; PUSH R2; MUL R1,R1,R2; PUSH R3; POP R2; POP R3; MUL R2,R2,R3; PUSH R1

Fornire il contenuto di ciascun registro e dello stack al termine della sequenza.

\_\_\_\_\_  
 \_\_\_\_\_  
 \_\_\_\_\_

Risposta: R1 \_\_\_\_\_ R2 \_\_\_\_\_ R3 \_\_\_\_\_ STACK \_\_\_\_\_

**ATTENZIONE:** scrivere le risposte su questo foglio; la vicinanza di borse o astucci e l'uso di cellulari sono motivo di esclusione dalla prova.