



ARQUITECTURA DE COMPUTADORAS.

INTERRUPCIONES.

2C – 2024.

FCyT – UADER – Oro Verde.

CONTENIDOS

- Motivación de las interrupciones.
- Pedido, detección y atención.
- Controlador de interrupciones.
- Aspectos generales del 8086.
- E/S e interrupciones.

MOTIVACIÓN DE LAS INTERRUPCIONES

- **Polling** en computación hace referencia a una operación de consulta constante, generalmente hacia un dispositivo de hardware, para crear una actividad sincrónica sin el uso de interrupciones.
- El propio procesador se encargara de sondear los dispositivos periféricos cada cierto tiempo para averiguar si tenía pendiente alguna comunicación para él. Este método presentaba el inconveniente de ser muy ineficiente, ya que el procesador consumía constantemente tiempo y recursos en realizar estas instrucciones de sondeo.

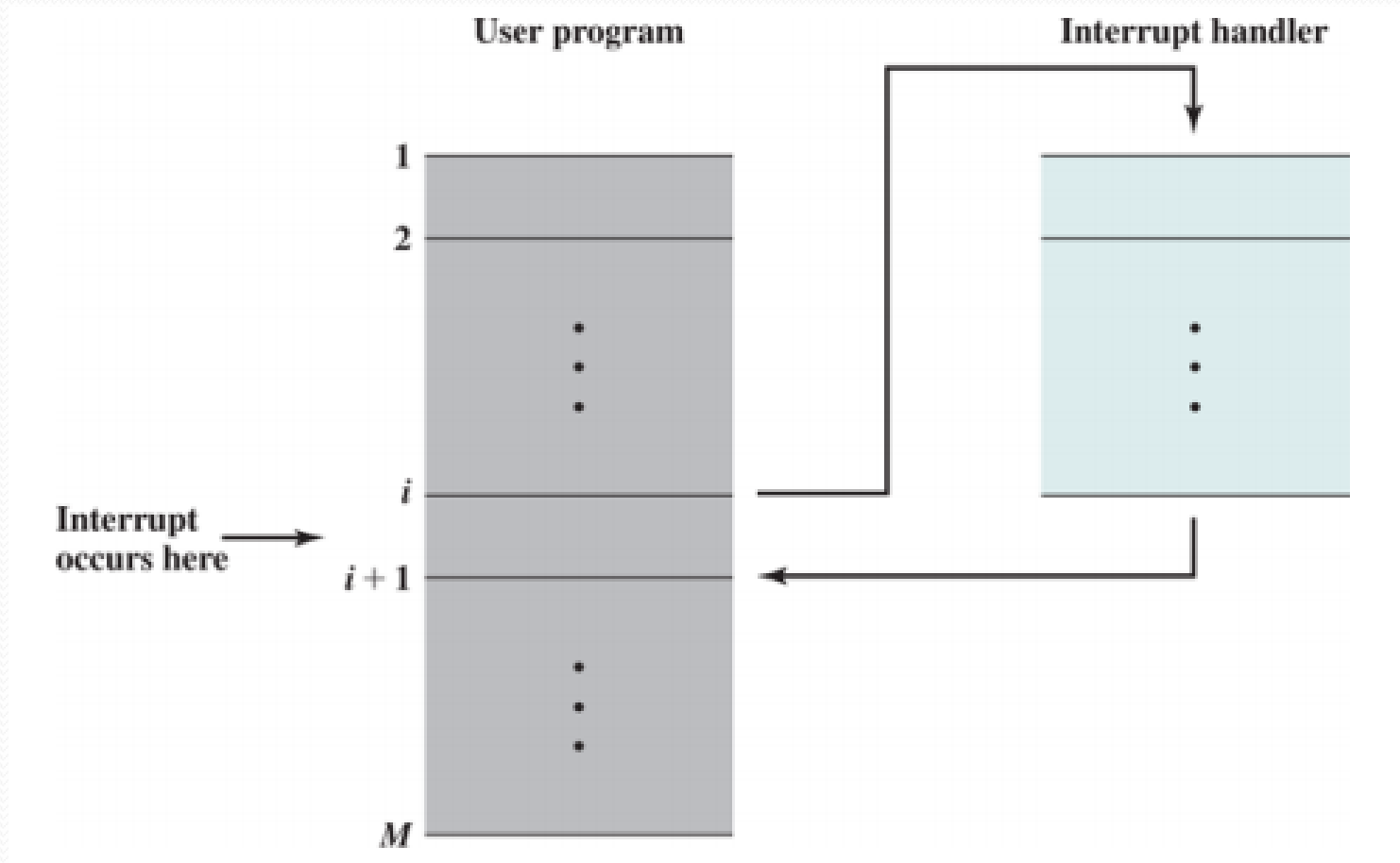
Muy ineficiente!

LAS INTERRUPCIONES

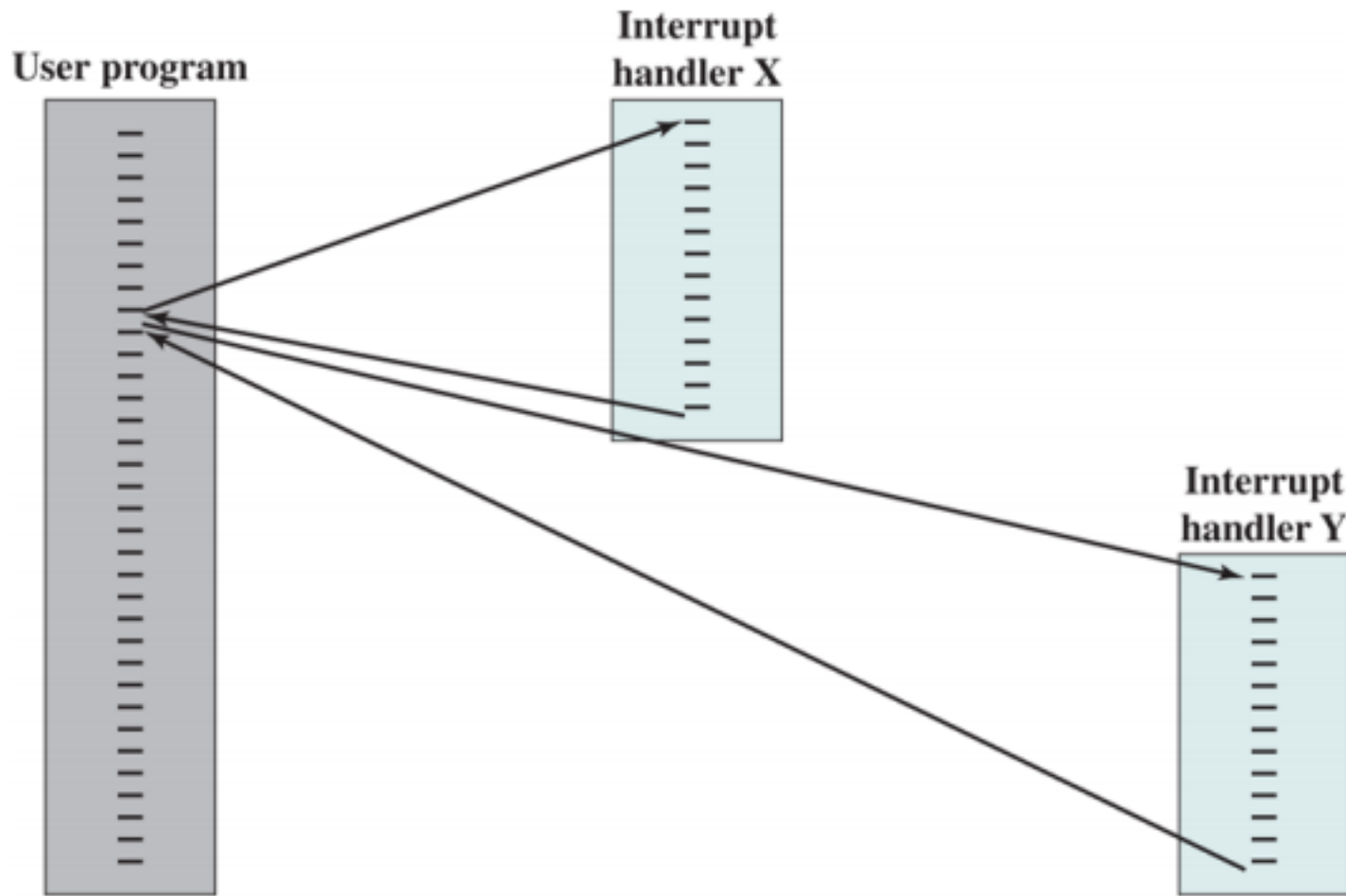
- Una **interrupción** es una señal recibida por el CPU de una computadora, que indica que debe «interrumpir» el curso de ejecución actual y pasar a ejecutar código específico para tratar esta situación.
- Una interrupción es una suspensión temporal de la ejecución de un proceso, para pasar a ejecutar una subrutina de servicio de interrupción

Se utiliza mejor el tiempo!

LAS INTERRUPCIONES

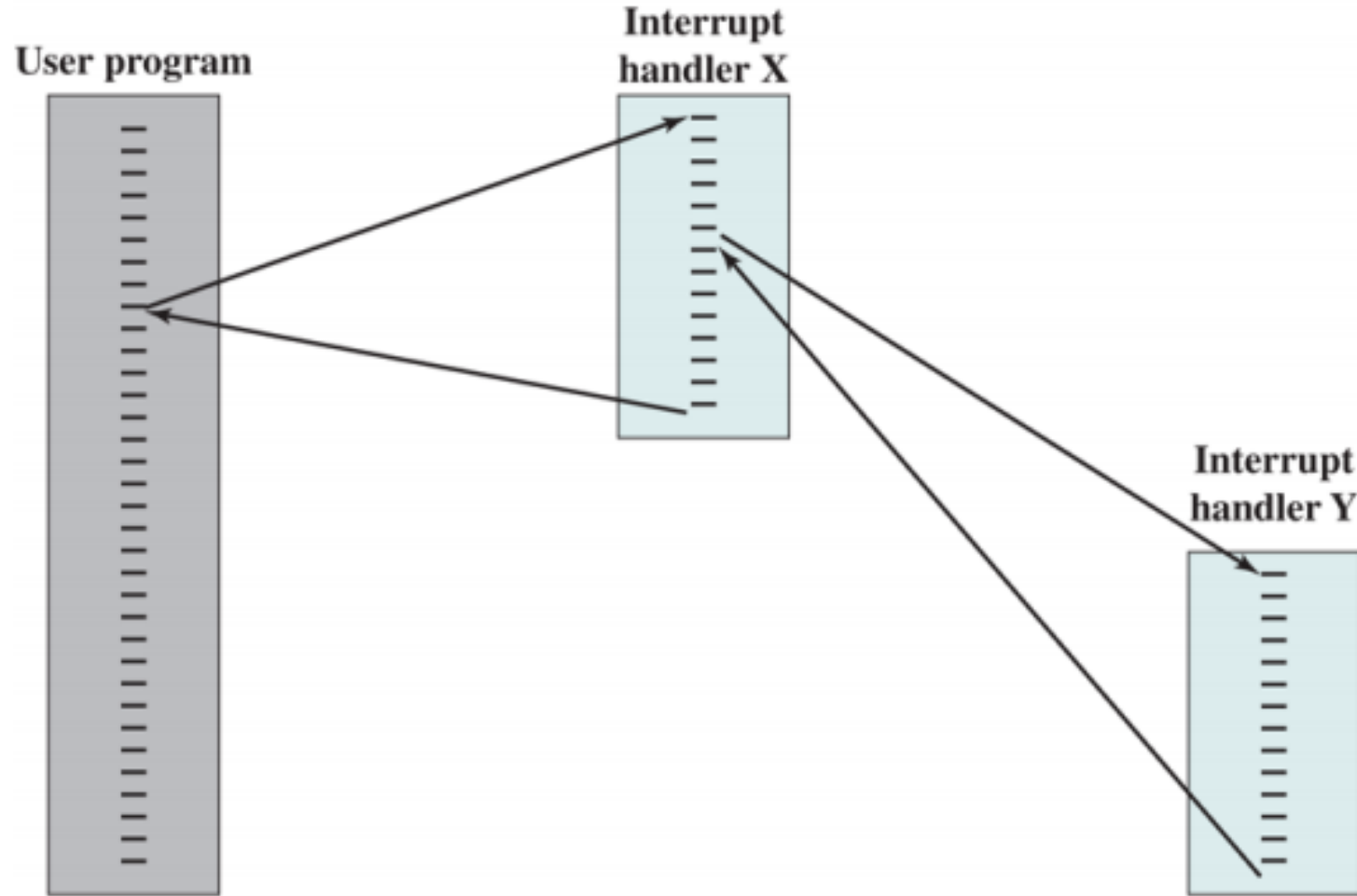


LAS INTERRUPCIONES



(a) Sequential interrupt processing

LAS INTERRUPCIONES



(b) Nested interrupt processing

TIPOS DE INTERRUPCIONES

Atendiendo a la fuente que produce la interrupción: ?

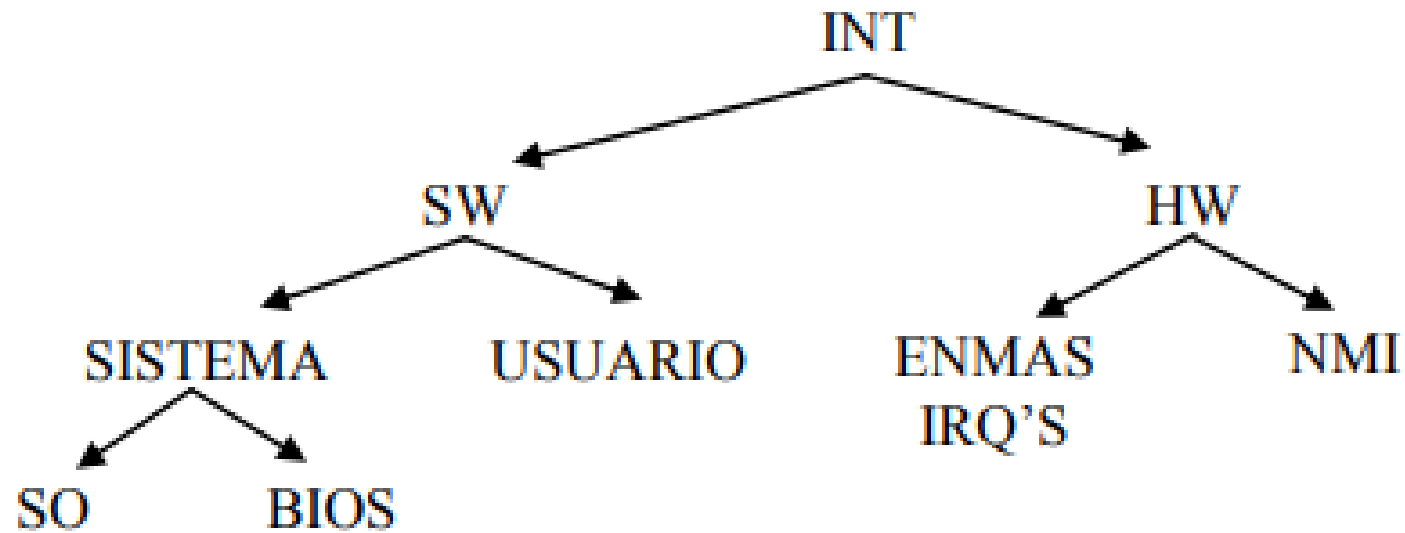
-- Interrupciones hardware:

- Internas: producidas por la CPU -> división por cero; desbordamiento; instrucción ilegal; dirección ilegal; logaritmo de cero; raíz cuadrada de negativos; etc.
 - Externas: producidas por los dispositivos de E/S -> vectorizadas; no vectorizadas.
- Interrupciones software: producidas por la ejecución de instrucciones de la CPU.

TIPOS DE INTERRUPCIONES

- Interrupciones por hardware: Son aquellas que son provocadas por dispositivos externos al procesador su característica principal es que no son programadas, esto es, pueden ocurrir en cualquier momento en el programa.
- Existen dos clases de interrupciones de este tipo:
 - Interrupciones por hardware enmascarables: Aquellas en las que el usuario decide si quiere o no ser interrumpido.
 - Interrupciones por hardware no enmascarables (NMI): Aquellas que siempre interrumpen al programa.

TIPOS DE INTERRUPCIONES



RESPUESTA DE INTERRUPCIÓN DEL 8086

- Al momento que se solicita o produce una interrupción se supone que el esquema ordenador está ejecutando un programa.
- En ese instante el conjunto de registros CS e IP están apuntando a la próxima instrucción a ejecutar.
- Si la interrupción es externa el micro verificara la máscara en el bit “I” de interrupción del registro de estado accediendo a atender la interrupción si no está enmascarada.
- Si se atiende lanzara la siguiente secuencia:
 - 1) Empilara los registros CS, IP y el registro de estado. El objetivo es “recordarlos”, para “volver” a lo que se estaba haciendo una vez que se ejecute el algoritmo de interrupción.

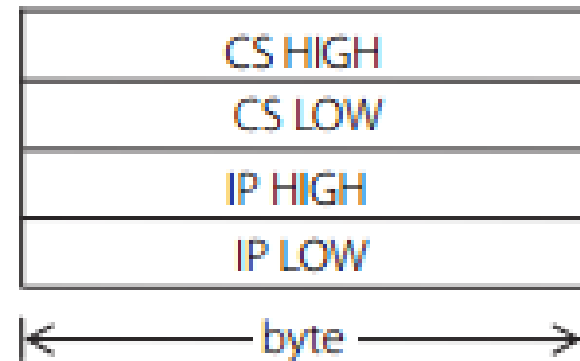
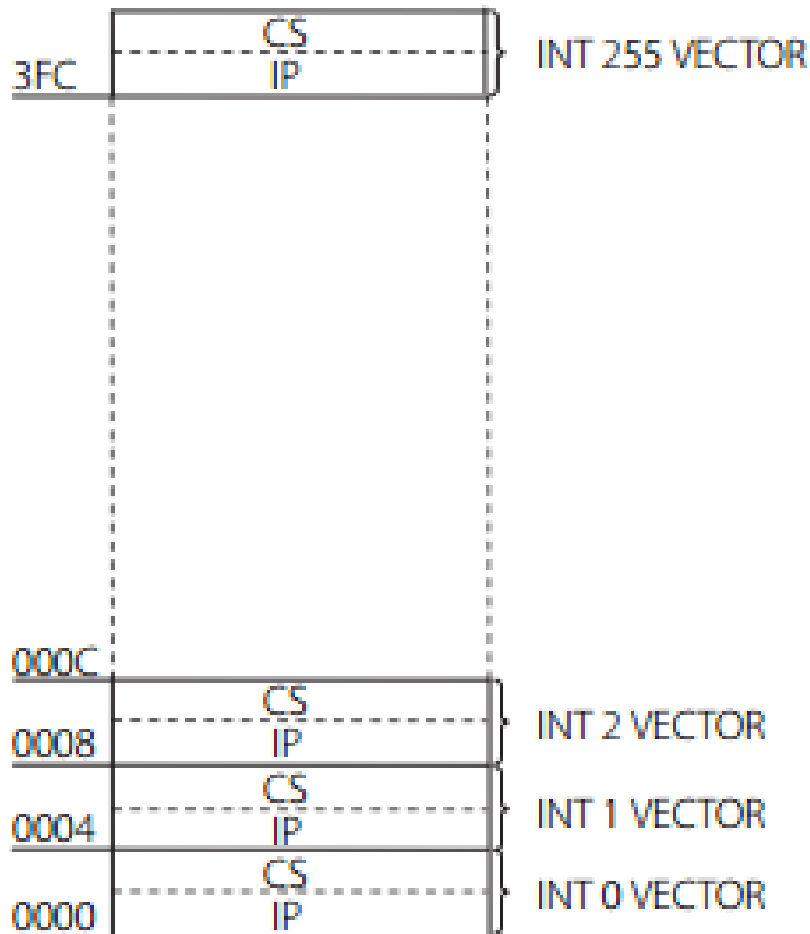
RESPUESTA DE INTERRUPCIÓN DEL 8086

2) Luego de empilar los registros asignara a CS el valor 0 y a IP el numero 4 por el valor de interrupción solicitada. Esto generará una nueva dirección efectiva ($DE = 0 \cdot 10 + 4 \cdot xx$) que producirá un salto a la parte baja de la memoria a un área que se conoce como zona de vectorización.

VECTOR DE INTERRUPCIONES

- Las localizaciones de memoria 00000H a 003FFH están reservadas para el vector de interrupciones.
- Existen 256 tipos posibles de interrupciones.
- Cada Handler o Rutina de Servicio de Interrupción está direccionada por un puntero de 4 bytes: 16 bits de segmento y 16 bits de offset.
- Las rutinas y los punteros deben instalarse antes de habilitar las interrupciones: Servicios de la BIOS; Servicios del Sistema Operativo.

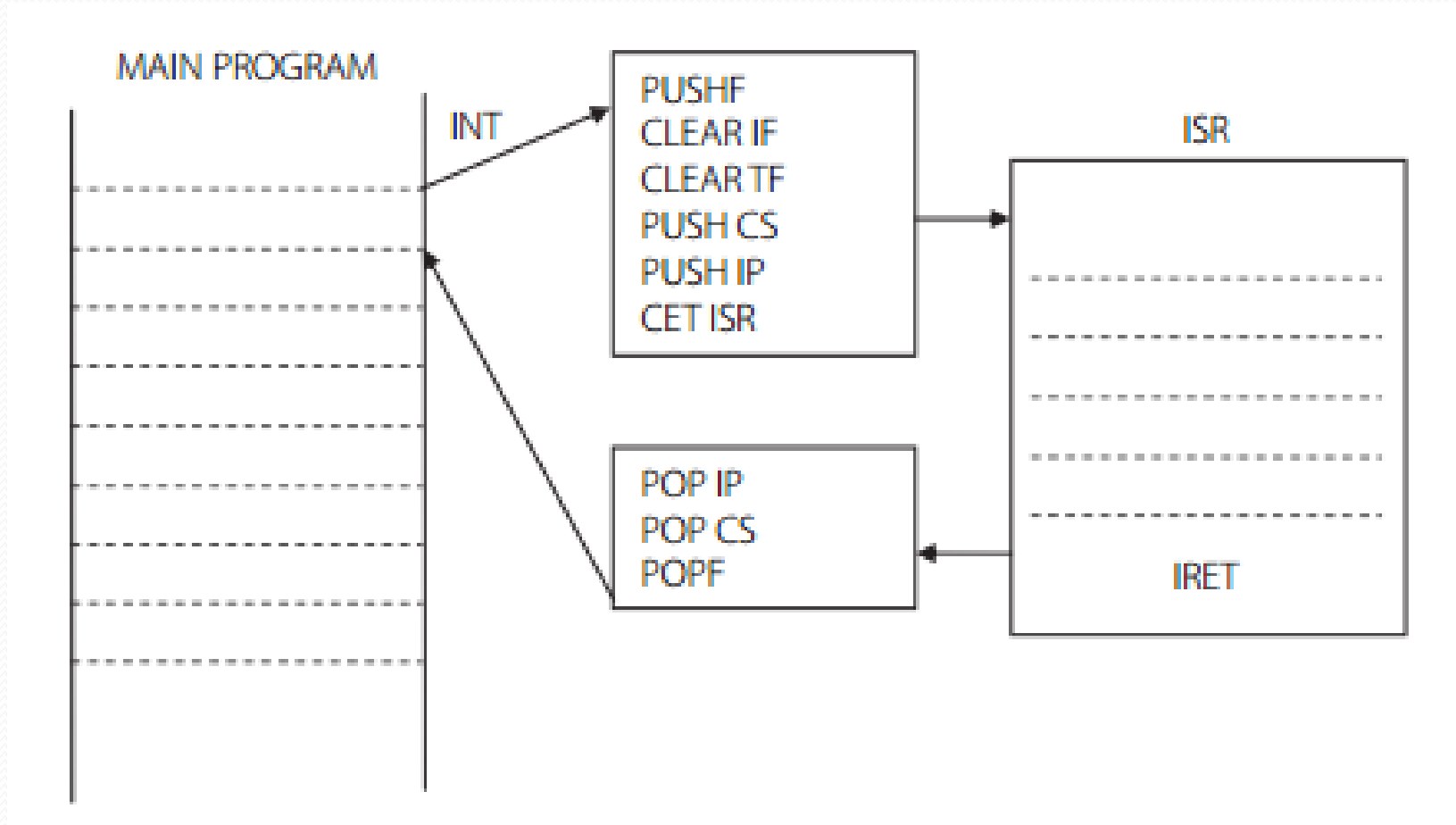
VECTOR DE INTERRUPCIONES



RESPUESTA DE INTERRUPCIÓN DEL 8086

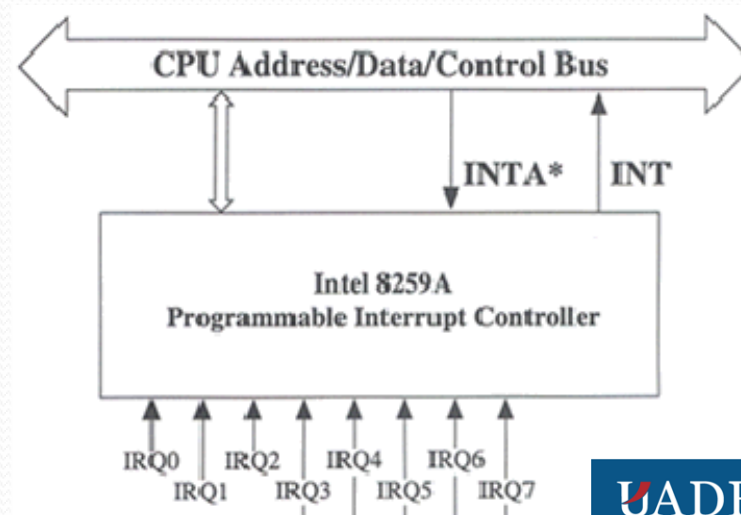
- De los 4 bytes del vector de interrupción, 2 se asignan a CS y 2 a IP, generando ahora una nueva dirección efectiva que es la del comienzo del algoritmo de interrupción.
- Se produce un salto a esa dirección y en ese momento finaliza el ciclo de interrupción del procesador. Una vez allí se continua con la secuencia normal (lee, interpreta, ejecuta) y se ejecuta el algoritmo de interrupción hasta que finalice.
- Este algoritmo tendrá como ultima instrucción a IRET, que significa “retorno de interrupción”. Esta instrucción lo que hace es desempilar el valor del registro de estado, de IP y CS.
- Los desempila sobre estos registros generando otra dirección efectiva que hace al sistema volver al donde se interrumpió el programa de ejecución para atender la interrupción.

RESPUESTA DE INTERRUPCIÓN DEL 8086

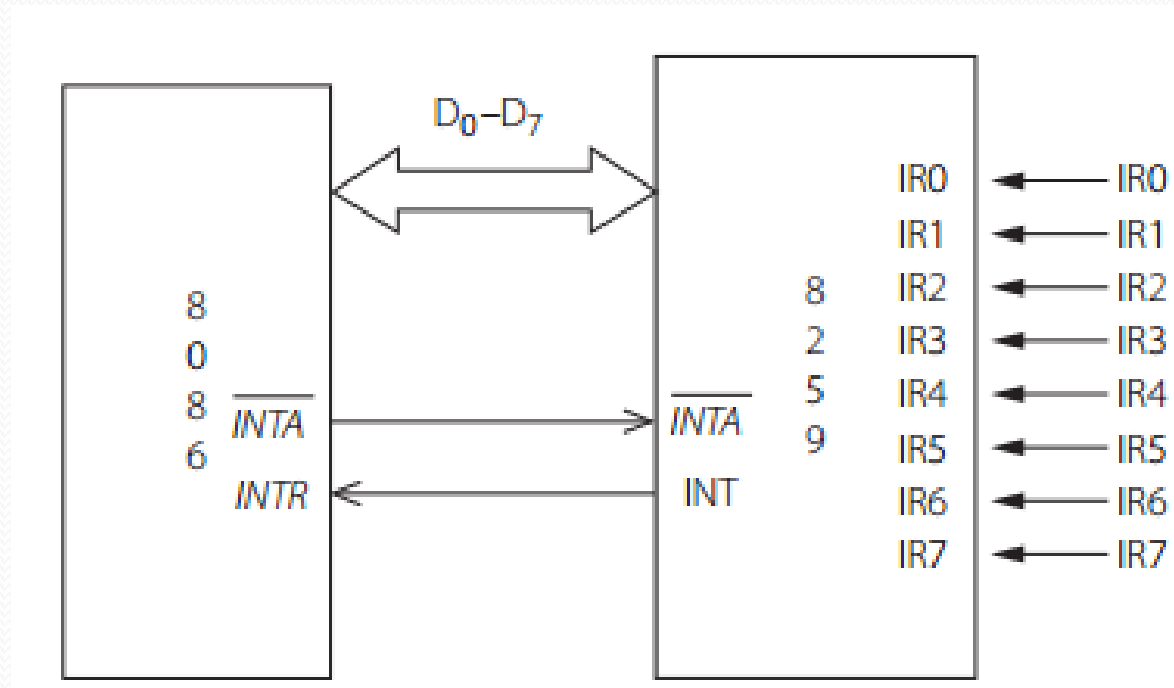


EL CONTROLADOR 8259

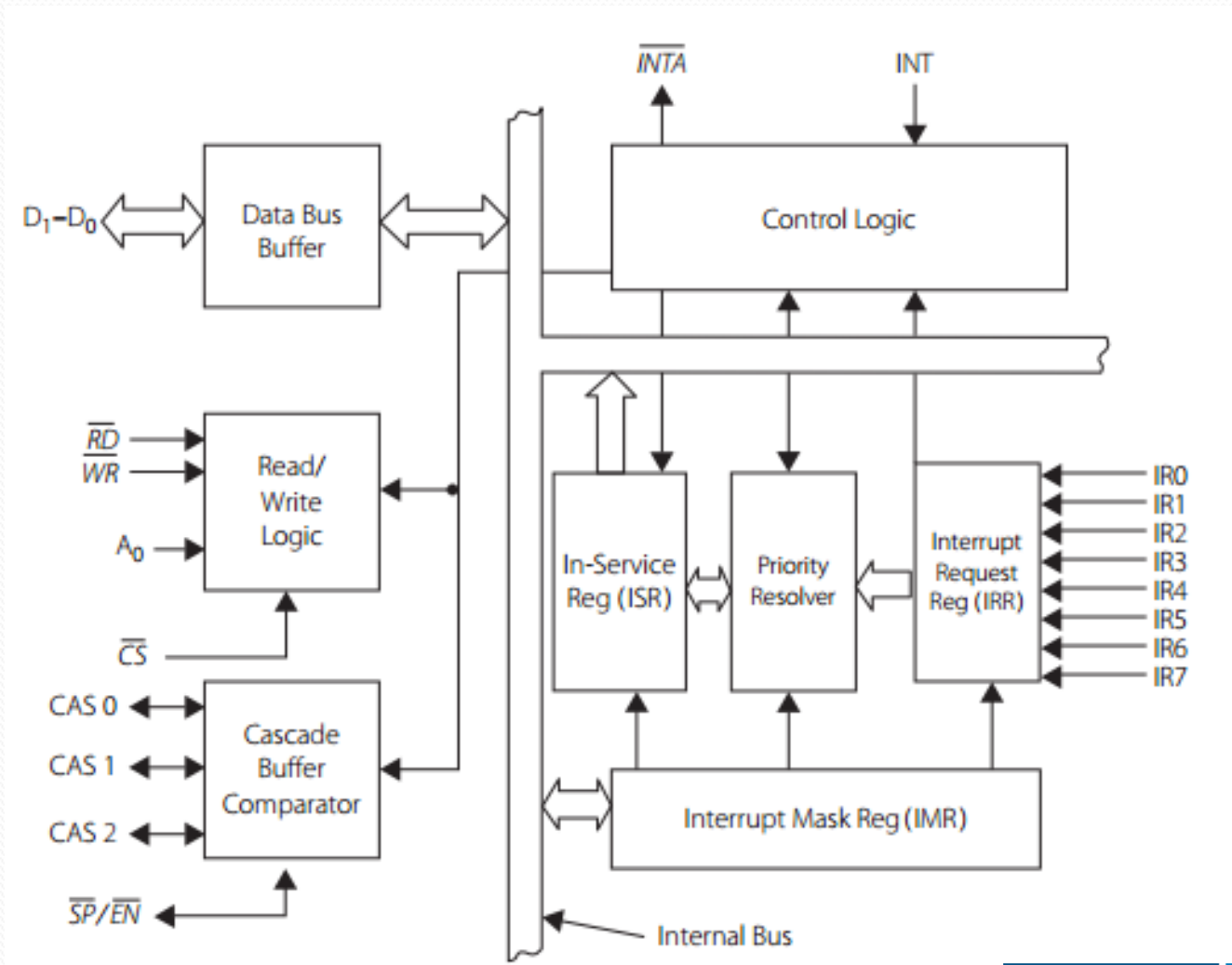
- Un dispositivo genera una señal de interrupción.
- Si no hay otra interrupción de mayor prioridad ejecutándose o pendiente, el 8259 envía la señal INTR al 8086.
- Si IF está a 1, el 8086 acepta la interrupción enviando una señal INTA al 8259.
- El 8259 coloca en el bus de datos el identificador del dispositivo elegido.



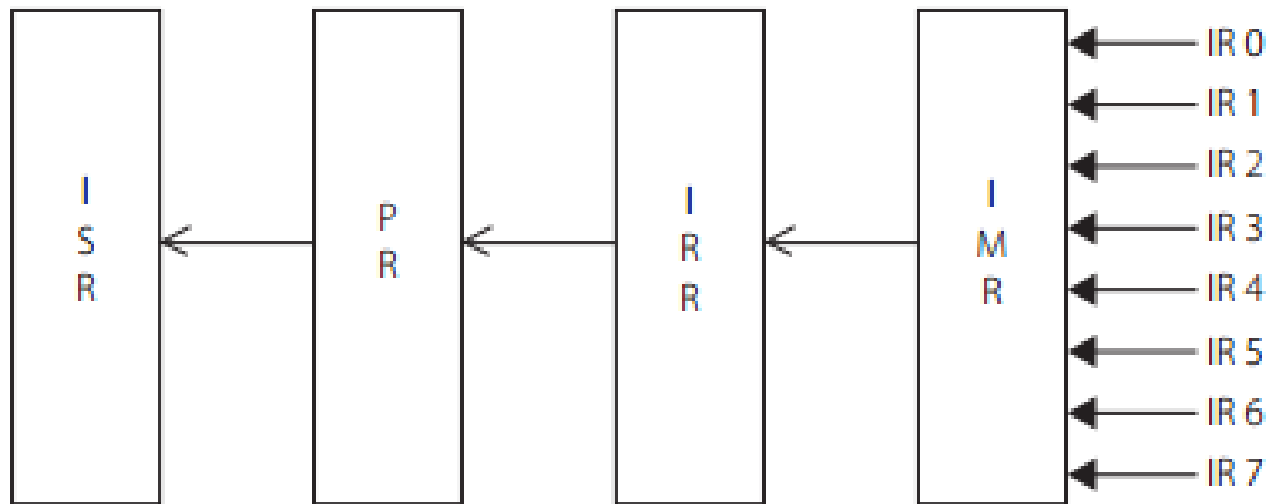
EL CONTROLADOR 8259



EL CONTROLADOR 8259



EL CONTROLADOR 8259



IMR: Interrupt Mask Register

IRR : Interrupt Request Register

PR : Priority Resolver

ISR : In-Service Register

EL CONTROLADOR 8259

