

---

湖南文理学院

# 本科生毕业论文(设计)

题    目：数字化语音存储与回放系统的设计

学生姓名：李进国

学    号：200611020120

专业班级：电信 06101 班

指导教师：彭光含

完成时间：2010 年 5 月 10 日

## 目 录

摘要.....	2
Abstract.....	2
引言.....	3
1 系统的方案论证.....	3
2 系统硬件设计.....	4
2.1 拾音器.....	5
2.2 放大器设计.....	6
2.3 可调稳压电源的设计.....	8
2.4 AT89C51 介绍.....	8
2.5 D/A A/D 转换器.....	10
2.5.1 D/A 转换器 DAC0832 的介绍.....	10
2.5.2 A/D 转换器 DA574 的介绍.....	11
2.6 存储器的选择.....	12
2.7 键盘的设定.....	13
3 模块接口原理.....	13
3.1 AT89C51 和 AD574 的接口原理.....	13
3.2 DAC0832 与单片机的接口原理.....	15
3.3 存储芯片与单片机的接口原理.....	16
4 系统接口总图.....	16
3.5 系统的校正.....	17
4 软件设计.....	19
5 结论.....	19
答谢.....	20
参考文献.....	20
附录：总程序.....	21

# 数字化语音存储与回放系统的设计

**专业：电子信息科学与技术 姓名：李进国**

**指导老师：彭光含**

**摘要：**本文介绍的数字化语音存储与回放系统将完全可以替代传统的磁带语音录放系统。其基本原理是对语音的录音与放音的数字化控制。为了增加语音存储时间，提高存储器的利用率，采用了非失真压缩算法对语音信号进行压缩后再存储，而在回放时再进行解压缩，同时，该系统对语音信号分别采用了数据采集直存直取，欠抽样采样和自相似增量调制等三种方法，完成了对语音信号存储与回放。

**关键词：**数字化存储，回放，数字滤波，采样，模/数转换，校正

## Design of Digit-Voice Recorder and Playback System

Electronics and Information Science and Technology

Advisor: Peng Guanghan

Candidate: Li Jinguo

**Abstract:** The digit-voice recorder and playback system that this paper introduces can be substituted for traditional tape record system. Its basic principle is the digital control for the recording and playback of voice. For increase, to increase pronunciation store time and raise utilization ratio of the memory, it adopts non-distorted to compress algorithm before storing to pronunciation signal and to decompress in the playback. At the same time, system the system introduces the direct store & access of data collection, and AGC on acoustic signal respectively to store and playback completely.

**Keywords:** Digital store, Playback, Digital filter, Sample, A/D Convert, Correcting

## 引言

语音信号处理属于信息科学的一个重要分支,大规模集成技术的高度发展和计算机技术的飞速前进,推动了这一技术的发展。在数字音频技术和多媒体技术迅速发展的今天,传统的磁带语音录放系统因体积大、使用不便、放音不清晰而受到了巨大挑战。采用单片机对语音进行录放解决体积大的问题。单片机语音录放系统是以数字电路为基础,利用数字语音电路来实现语音信号的数据化、存储、还原等任务,数据化原理语音电路是一种集语音合成技术、大规模集成电路技术以及微控制器技术为一体的一种新型技术。其中关键技术在于:为了增加语音存储时间,提高存储器的利用率,采用了非失真压缩算法对语音信号进行压缩后再存储,而在回放时再进行解压缩。同时,对输入语音信号进行数字滤波以抑制杂音和干扰,从而确保了语音回放的可靠质量。

语音集成电路与微处理器相结合,具有体积小、扩展方便等特点,具有广泛的发展前景。

## 1 系统方案论证

语音编码方案:

人耳能听到的声音是一种频率范围为  $20\text{ Hz} \sim 20000\text{ Hz}$ ,而一般语音频率最高为  $3400\text{ Hz}$ 。语音的采集是指语音声波信号经麦克风和高频放大器转换成有一定幅度的模拟量电信号,然后再转换成数字量的全过程。根据“奈奎斯特采样定理”,采样频率必须大于模拟信号最高频率的两倍,由于语音信号频率为  $300 \sim 3400\text{ Hz}$ ,所以把语音采集的采样频率定为  $8\text{ kHz}$ 。从语音的存储与压缩率来考虑,模型参数表示法明显优于信号波形表示法<sup>[4]</sup>。但要将之运用于单片机,显然信号波形表示法相对简单易实现。基于这种思路的算法,除了传统的一些脉冲编码调制外,目前已使用的有VQ技术及一些变换编码和神经网络技术,但是算法复杂,目前的单片机速度底,难以实现。结合实际情况,提出以下几种可实现的方案。

(1) 短时平均跨零记数法,该方案通过确定信号跨零数,将语音信号编码为数字信号,常用于语音识别中。但对于单片机,由于处理数据能力底,该方法不易实现。

(2) 实时副值采样法采样过程如图 1.1 所示。

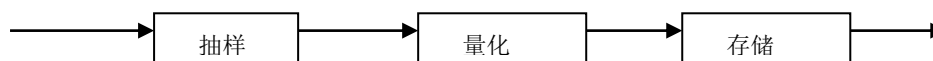


图 1.1 采样过程

具体实现包括直存取法、欠抽样采样法、自相似增量调制法等三种基本方法。其中第三种实现方法最具特色，该方法可使数据压缩比例达到 1: 4.5，既有  $\Delta M$  调制的优点，又同时兼有 PCM 编码误差较小的优点，编码误差不向后扩散。

A/D、D/A 及存储芯片的选择：

单片机语音生成过程，可以看成是语音采集过程的逆过程，但又不是原封不动地恢复原来的语音，而是对原来语音的可控制、可重组的实时恢复。在放音时，只要依原先的采样直径 D/A 接口处理，便可使原音重现。

(1) A/D 转换芯片的选择，根据题目要求采样频率  $f_s=8\text{KHZ}$ ，字长=8 位，可选择转换时间不超过  $125\mu\text{s}$  的八位 A/D 转换芯片。目前常用的 A/D 转换实现的方法有多种，鉴于转换速度的要求，我们采用 A/D 转换芯片 AD574。该芯片是高速 12 位逐次比较型 A/D 转换器，内置双极性电路构成的混合集成转换显片，具有外接元件少，功耗低，精度高等特点，并且具有自动校零和自动极性转换功能，只需外接少量的阻容件即可构成一个完整的 A/D 转换<sup>[5]</sup>。

(2) D/A 转换芯片的选择。D/A 转换芯片的作用是将存储的数字语音信号转换为模拟语音信号，由于一般的模拟转换器都能达到  $1\mu\text{s}$  的转换速率，足够满足题目的要求，故我们在此选用了通用 D/A 转换器 DAC0832。

(3) 数据存储器的选择。当采样频率  $f_s=8\text{KHZ}$ ，字长为 8 位时，一秒钟的语音需要 8K 字节的存储空间，则存储器至少需要有  $80\text{k}\times 8$  容量。在这里我们选用闪速存储器 AT29C040 作为存储器，一片该芯片可存储 60 秒钟的语言。

## 2 系统硬件设计

数字化语音存储与回放系统的基本思想是通过拾音器将声音信号转化成电信号，再经过放大器放大，然后通过带通滤波器滤波，模拟语音信号通过模数转换 (A/D) 转换成数字信号，再通过单片机控制将数据从存储器中读出，然后通过数模转换 (D/A) 转换成模拟信号，经放大再扬声器或耳机上输出。整个系统框架图如图 2.1 所示：

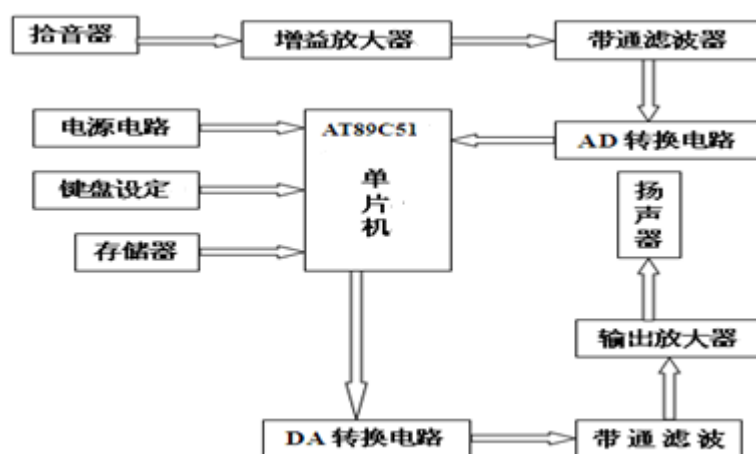


图 2.1 整体框图

系统组成如图所示,由输入通道、AT89C51 单片机和输出通道三部分组成。输入通道部分由拾音器、前置放大电路和带通滤波器组成;输出通道由带通滤波器、后级放大电路组成<sup>[9]</sup>。拾音器输出的毫伏信号实测其范围约为  $20\sim 25\text{mV}$ , 此电信号太小不能够进行采样, 后级 A/D 转换输入信号的动态范围为  $0\sim 5\text{V}$ , 语音信号的范围与采样范围的比较得出放大器的放大倍数应为 200 倍左右, 此处将信号通过一增益为 46dB 的放大器, 将其放大到伏特量级, 输出级放大电路也采用这种电路, 两级放大电路都采用增益可调的典型电路。考虑到语音信号的固有特点, 将低于 300Hz 和高于 3.4kHz 的分量滤掉后语音质量仍然良好。此处将其通过一增益为 46dB 的放大器, 因此, 将带通滤波器设计为典型的  $300\text{Hz}\sim 3.4\text{kHz}$ , 输出级带通滤波器也为  $300\text{Hz}\sim 3.4\text{kHz}$ , 这样既可滤掉低频分量又可滤掉 D/A 转换带来的高频分量, 很好的滤除掉噪声。根据奈奎斯特抽样定理知欲使采样信号无失真, 抽样频率最低为 6.8kHz, 考虑到留有一定的余地, 这样就足够保证语音质量。经量化后, 微处理器将数据存到处理器, 需要时再将其回放, 存入与放出由开关通过微处理器来控制实现。存储器的容量选择视所存语音信号的时间长短而定。为了使 A/D 的输入信号稳定在其动态范围内, 在输入级加上了自动增益控制电路, 同时也使音量稳定。

## 2.1 拾音器

拾音器是一种声传感器, 声传感器是把外界声场中的声信号转换成电信号的传感器。拾音器包括拾音头和音臂等附件, 其换能装置主要有压电式、电磁式、电容式以及

半导体等。唱针耦合在线圈上的称动圈式，耦合在磁钢上的称动磁式。此外，也有将唱针耦合在衔铁上的称为动铁式，也称可变磁阻式。在本设计中采用动圈式拾音器

## 2.2 放大器的设计

### 增益放大器

拾音器输出的毫伏信号实测其范围约为 20~25mV，此电信号太小不能够进行采样，后级 A/D 转换输入信号的动态范围为 0~5V，语音信号的范围与采样范围的比较得出放大器的放大倍数应为 200 倍左右，所以为了将从拾音器获得的微弱语音信号放大，本系统采用两极高输入阻抗的同向放大器，将其放大到伏特量级，电路图如图 2.2 所示

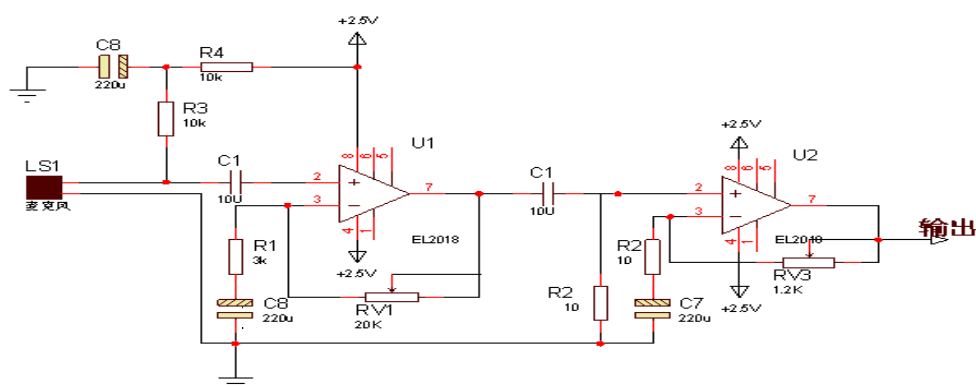


图 2.2 增益放大器

### 输出放大器

经带通滤波器输出的声音回放信号，其幅度为 0—5V，足以用耳机来收听，可不接任何放大器。但考虑到实际中经常回用到扬声器外放，故在本系统中增加外放功能，前端放大器采用通用型音频功率放大器 LM386 来完成<sup>[13]</sup>。电路如图 2.3 所示：

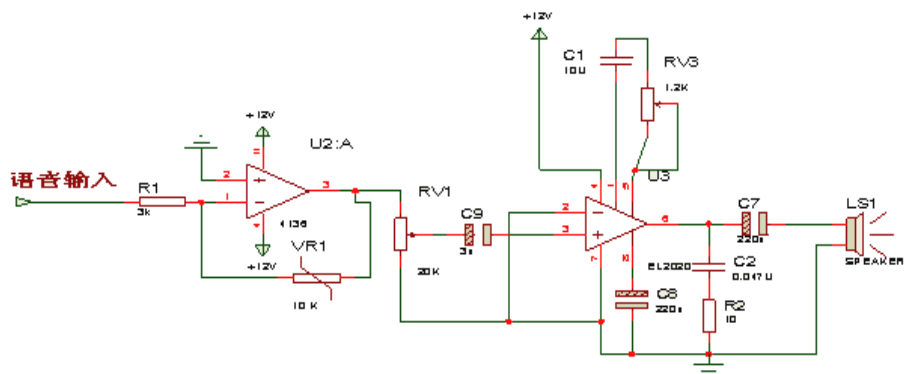


图 2.3 输出放大器

该电路增益为 50~200，连续可调，最大不失真功率为 325mW。输出端接 C4、R9 串联电路，以校正扬声器的频率特性，防止高频自激。脚 7 接 220uF 去偶电容，以消除低频自激。为便于该功放在高增益情况下工作，这里将不使用输入端脚 2 对地短路。

### 有源带通滤波器

滤波器是一种能使有用频率信号通过同时抑制(或衰减)无用频率信号电子装置。工程上常用它来作信号处理、数据传输和抑制干扰等。这种滤波电路主要由无源元件 R、L 和 C 组成的有源滤波电路。此外，由于集成运放的开环电压增益和输入阻抗都很高而输出阻抗很底，所以构成的有源滤波电路具有一定的电压放大和缓冲作用。

声音信号经动圈拾音器转有源滤波器换成电压信号，通过前级放大，在对其进行数据采集之前，有必要经过带通滤波器除带外杂波，选定该滤波器的通带范围为 300Hz~3.4KHz，其作用是：

(1) 保证 300—3400Hz 的语音信号不失真的通过滤波器；

(2) 滤除通带外的低频信号，以减少带外功频等分量的干扰，大大减少噪声影响，该下限频率可下延到 270Hz 左右；

(3) 便于滤除通带外的高次谐波，以减少因 8kHz 采样率而引起的混叠失真，根据实际情况，该上限频率可在 2700Hz 左右，带通滤波器按品质因数 Q 的大小为窄带滤波器 ( $Q > 10$ ) 和带通滤波器 ( $Q < 10$ ) 两种，本题中，上限频率  $f_h = 3400\text{Hz}$ ，通带滤波器中心频率  $f_0$  与品质因数 Q 分别为

$$f_0 = \sqrt{f_h f_l} = \sqrt{3400 \times 300} = 1010\text{Hz} \quad Q = \frac{f_0}{BW} = \frac{f_0}{f_h - f_l} = 0.326$$

显然， $Q < 10$ ，故该带通滤波器为宽带带通滤波器。宽带带通滤波器由高通和低通滤波器级联构成，鉴于 Butterworth 滤波器带内平坦的响应特性，我们选用二阶 Butterworth 带通滤波器，电路如图 2.4 所示：

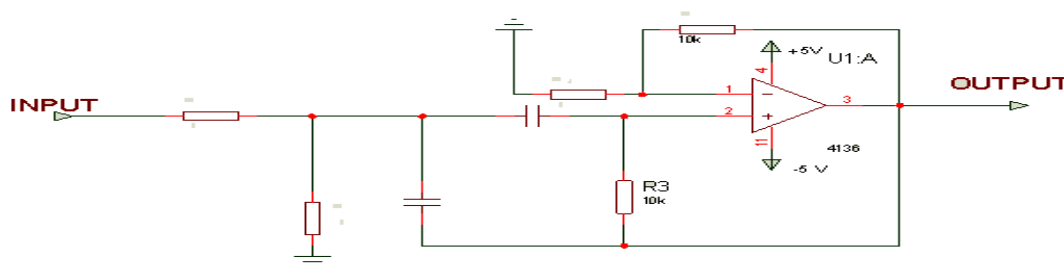


图 2.4 带通滤波器



实验证明, 该滤波器能有效的滤除低频分量, 大大减少噪声干扰, 与之同时也滤除了多余的高频分量, 消除了高频失真, 性能足以满足要求。

## 2.3 可调稳压电源的设计

这里介绍的稳压电源, 采用三端可调稳压集成电路 LM317, 外围电路十分简单, 便于制作。该稳压电源, 电压可调范围 1.5—25V, 最大负载电流 1.5A。电路如图 2.5 所示:

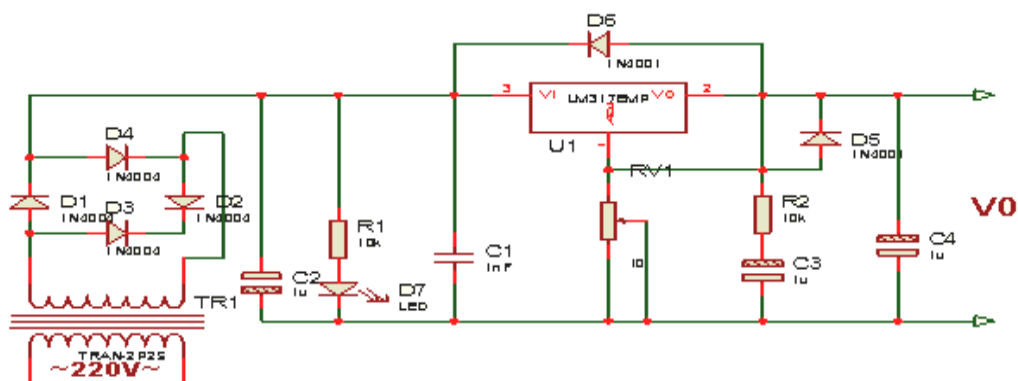


图 2.5 可调直流稳压电源

220V 交流电经变压器 TR1 降压, 得到 24V 交流电, 再经 VD1—VD4 组成的全桥整流, 由 C1 滤波后得到 33V 左右的直流电压。该电压经集成电路 LM317 后得稳压输出, 调节电位器 RV1, 即可连续调节输出电压。图中 C2 用以消除寄生振荡, C3 的作用是抑制纹波, C4 是用以改善稳压电源的暂态响应, VD6、VD7 在输出端电容漏电或调整端短路时起保护作用。VD5 为本电源的工作指示灯, 电阻 R1 是限流电阻。输出端接微型电压表 PV, 可以直观的指示输出电压值。各元件具体参数如图所标。

## 2.4 T89C51 介绍

AT89C51 是一种带 4K 字节片内程序存储器, 且是高性能 CMOS 8 位微处理器, 俗称单片机。它有 40 个引脚, 4 个 8 位并行输入/输出 (I/O) 端口: P0、P1、P2、P3, 其中, P1 是完整的 8 位准双向 I/O 口, 两个外中断, 2 个 16 位可编程定时/计数器, 两个全双向串行通信口, 一个模拟比较放大器。管脚如图 2.6 所示。

### (1) 引脚介绍

P0 口: P0 口为一个 8 位漏级开路双向 I/O 口, 用于外部程序数据存储器, 可以被定义为数据/地址的第八位。

P1 口：P1 口是一个内部提供上拉电阻的 8 位双向 I/O 口，管脚写入 1 后，被内部上拉为高，可用作输入，P1 口被外部下拉为低电平时，可用作输出。

P2 口：P2 口为一个内部上拉电阻的 8 位双向 I/O 口，P2 口当用于外部程序存储器或 16 位地址外部数据存储器进行存取时，P2 口输出地址的高八位。P2 口在 FLASH 编程和校验时接收高八位地址信号和控制信号。

P3 口：P3 口管脚是 8 个带内部上拉电阻的双向 I/O 口，当 P3 口写入 1 后，它们被内部上拉为高电平，用作输入。当外部下拉为低电平，P3 口将输出电流，作为输出。

RST：复位输入。当振荡器复位器件时，要保持 RST 脚两个机器周期的高电平时间。  
ALE/PROG：当访问外部存储器时，地址锁存允许的输电平用于锁存地址的地位字节。

PSEN：外部程序存储器的选通信号。

EA/VPP：当/EA 保持低电平时，则在此期间选通外部程序存储器不管有无内部程序存储器。

XTAL1：反向振荡放大器的输入及内部时钟工作电路的输入。

XTAL2：来自反向振荡器的输出。

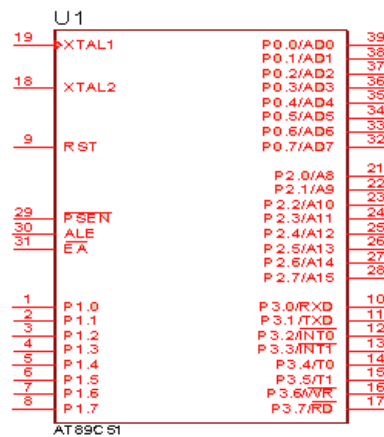


图 2.6 AT89C51 引脚图

## (2) 主要性能指标

- 与 MCS-51 兼容
- 4K 字节可编程闪烁存储器
- 三级程序存储器锁定
- 128\*8 位内部 RAM

- e. 32 可编程 I/O 线
- f. 两个 16 位可编程定时器/计数器
- g. 5 个中断源
- h. 低功耗的闲置和掉电模式
- i. 片内振荡器和时钟电路, 时钟频率 1.2—12MHz; 可有时钟输出
- j. 有强的位寻址\位处理能力

### (3) CPU 时钟电路

AT89C51 单片机有一个高增益反向放大器, 用于构成振荡器, 引脚 XTAL1 和 XTAL2 分别是此放大器的输入端和输出端。在 XTAL1 和 XTAL2 两端跨接晶体或陶瓷振荡器, 就构成了稳定的自激振荡器, 其发出的脉冲直接送入内部时钟发生器, 见图 2.7 所示:

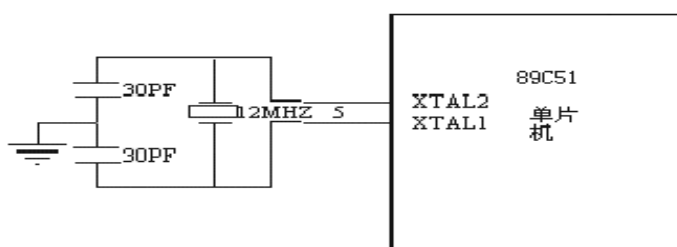


图 2.7 AT89C51 的时钟电路

外接晶振时,  $C_1$ 、 $C_2$  值通常选择为 30pF 左右; 外接陶瓷振荡器时,  $C_1$ 、 $C_2$  约为 47pF。  $C_1$ 、 $C_2$  对频率有微调作用, 震荡频率范围是 1.2—12MHz。

### (4) 复位电路

AT89C51 通常采用上电自动复位和按键手动复位两种方式。上电复位电路在通电瞬间, 在 RC 电路充电过程中, RST 端出现正脉冲, 从而使单片机复位。按键手动复位又分为按键电平复位和按键脉冲复位, 按键电平复位是将复位端通过电阻与  $V_{cc}$  相连, 按键脉冲复位是利用 RC 微分电路产生正脉冲来达到复位的目的。

## 2.5 D/A、A/D 转换器

### 2.5.1 D/A 转换器 DAC0832 的介绍

主要性能指标

分辨率,通常将输入数字量的最低有效位 LSB 变化 1 时所引起的输入电压的变化 $\Delta V$ 称为分辨率,即 $\Delta V=V_m/2^n$ ,式中, $V_m$ 为输出电压的满度值; $n$ 为 D/A 转换器的二进制数的位数。

建立时间,当 DAC 输入数字量发生变换时,输出模拟电压也随之改变,但输出电压变化到稳定值时相对于输入数字量的变化有一段延迟时间,这段延迟时间就称为建立时间,用  $t_s$  表示。建立时间越短,DAC 的转换速度越快。通常用转换时间来反映建立时间,如 DAC0832 的转换速度为 100ns, DAC0832 的转换速度为 0.1ms。

转换误差,转换误差可以用绝对误差 $\Delta$ 或相对误差  $r$  来表示。绝对误差 $\Delta$ 是指 DAC 的输入端加有固定的数字代码时,实际测得模拟输出值理论值之间的差。相对误差  $r$  是指绝对误差 $\Delta$ 与满度值之比,常用百分数表示。

电源抑制比,DAC 的输出电压的变化量与相对应的电源电压变化量之比定义为电源抑制比。要求电源电压发生变化时,对输出电压的影响越小越好。

表 2.1 DAC0832 的引脚

符号	引脚	功能	符号	引脚	功能
$D_0 \sim D_7$	7~14,16~23	数据输入线	$V_{CC}$	20	电源输入线
$I_{LE}$	19	数据允许信号,高电平有效	$I_{OUT1}, I_{OUT2}$	11,12	电流输出线
$\overline{CS}$	1	输入寄存器选择信号,低电平有效	$AGND$	3	模拟信号地
$\overline{WR1}$	2	输入寄存器写选通信号,低电平有效	$DGND$	10	数字地
$\overline{WR2}$	18	DAC 寄存器写选通信号,低电平有效	$R_{FB}$	9	反馈信号输入线
$\overline{XFER}$	17	数据传送信号,低电平有效	$V_{REF}$	8	基准电源输入线

## 2.5.2 A/D转换器DA574的介绍

### AD574 的特点及功能

AD574 是 AD 公司生产的 12 位逐次逼近型 ADC,它的转换速度为  $25\mu s$ ,转换精度为 0.05%,可广泛应用在数据采集系统中。由于 AD574 芯片内有三态输出缓冲电路,因而可直接与单片机的数据总线相连,而无须附加逻辑接口电路。引脚分布如图 2.8 所示:

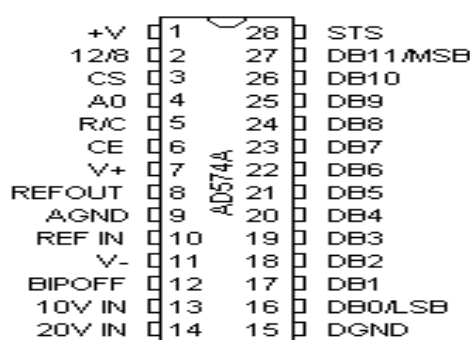


图2.8 AD574的引脚图

CS:片选。

CE:片启动。

R / C :读出/转换控制。

12 / 8 :数据输出格式选择脚。当12 / 8 为1(+5V) 时, 12 条数据线将同时行输出; 当12 / 8 为0(0V) 时, 为8 位双字节输出。

A0 : 字节选择线。在转换期间, 当A0 为0 时, AD574 进行全12 位转换; 当A0 为1 时, 进行8 位转换。在读出期间, 当A0 为0 时, 输出高8 位; 当A0 为1 时, 输出低4 位, 并以4 个0 作为尾随的4 位以补足8 位, 即当两次读出12 位数据时, 应遵循左对齐原则。

STS:输出状态指示引脚。转换开始时, STS 为高电平, 并在转换过程中保持高电平。转换完成后, STS返回到低电平。STS 可以作为状态信息被CPU查询; 也可以在它的下降沿向CPU发出中断请求, 以通知A /D 转换已完成, 同时CPU可以读出转换结果。

## 2.6 存储器的选择

62256 是 32K 的低功耗静态 RAM 存储器。用 P0 和 P2 来扩展外部 ram (就是用 P0 和 P2 与 62256 对应的管脚相连接), 假设 P2.7 接 WR, P2.6 接 RD, P2.5 接 CS, 那么就可以确定个外部 RAM 的一个地址, 想往外部 RAM 的一个地址写一个字节时, 地址可以定为 XBYTE [0x4000], 其中 WR, CS 为低, RD 为高, 那就是高位的 4 (0100 也就是 P2.7 和 P2.5 输出了低电平, 而 P2.6 输出了高电平, 目的当然是要选通 62256 并且向 62256 写入数据), 其它位的可以根据情况自己定 (也就是其它位是什么不打紧, 关键就是控制 wr, cs, rd 的那几个位要符合选通, 读, 写的规定就可以了), 现在我们向 62256 中写

个 26 进去就可以使用这条语句：XBYTE [0x4000] = 26。MCS-51 单片机系统扩展时，一般使用 P0 口作为地址低 8 位（与数据口分时复用），而 P2 口作为地址高 8 位，它共有 16 根地址总线，寻址空间为 64KB。

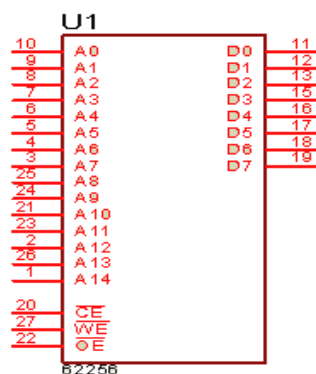


图 2.9 62256 引脚图

## 2.7 键盘的设定

本系统只涉及到录音播放和复位，所以键盘由三个按键组成。当录音键按下时启动单片机和 A/D 转换芯片工作，存储器满则自动保存；当放音键按下时启动单片机和 D/A 转换芯片工作，放音完成则自动停止；复位键有两种情况，录音时按下复位键则暂停录音，再按下就继续录音，若按连续按两下则重新录音；当放音时按下复位键则暂停放音，再按下就继续放音，若按连续按两下则重新放音。

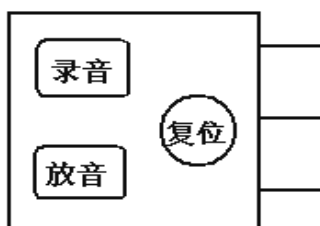


图 2.10 键盘按键

## 3 各模块接口原理

### 3.1 AT89C51和AD574 的接口原理

AD574 和AT89C51系统的基本组成主要有单片机、A / D 转换器和计算机接口。其中单片机是系统的核心部分，单片机发出控制信号以启动A /D 转换器进行采样，然后将转换结果存入双端口SRAM。系统的硬件设计在连接上应主要考虑三总线(控制总线、地

址总线、数据总线) 的连接, 连接方式如图2. 9所示:

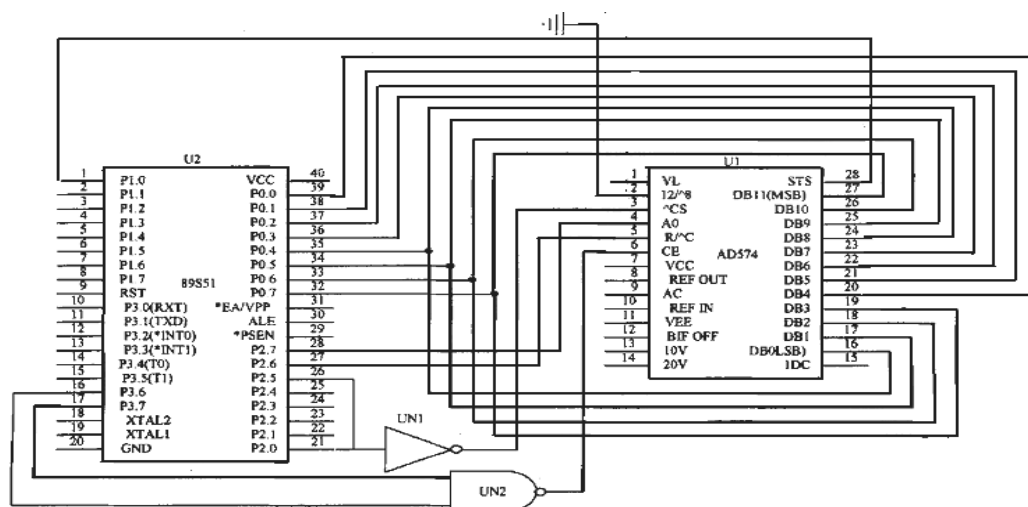


图3.1 单片机AT89C51与AD574的接口图

图中AD574 是1 个完全的单片式12位逐次比较型A /D 转换器, 它带有可以直接与8位或16 位总线接口的三态缓冲器, 因而不需要再加锁存器。由于AD574 片内自带高精度参考电压和时钟, 因此不需要外部电路和时钟就可全速工作, 是一种常用的中速A / D 转换芯片。

AT89C51 的主要任务如下:

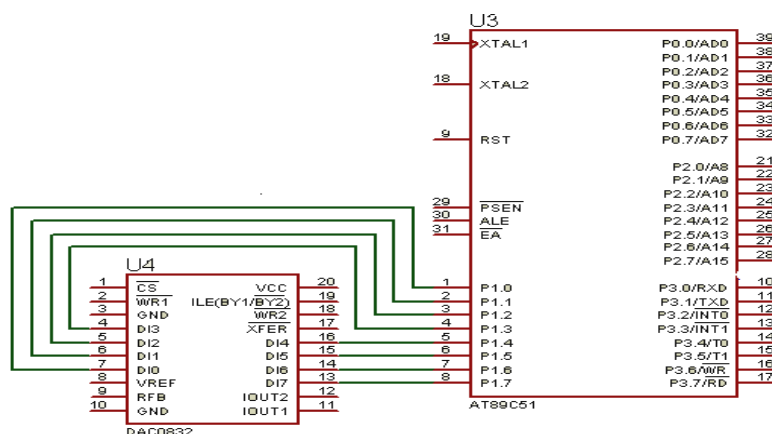
(1) 接收主机的采样命令。即利用P1. 7 口并采用查询方式等待键盘发出采样命令, 当其为低电平时, 启动采样过程。

(2) 启动采样。AT89C51 利用P2. 7 经过反相后控制AD574 的读出和启动转换控制线R / C , 并再经过与非门和反相器来控制片选线CS(低电平有效) 。当P2. 7 为高电平时, 所有AD574 都处于待启动状态, 即设定各AD 的启动地址均#FFFFH。AT89C51 的WR、RD 经过与非门接到AD574 的使能端, 任意有效信号都会使能AD。

(3) 读取并存储转换结果。所有AD 转换结束与否的判断均由P1 口的低4 位来进行, 当低4 位均为低电平时, 表示所有转换都已结束。进行读取操作时, 地址应为对应存储器单元的操作地址, 因为存储器单元地址的末尾2 位数依次为00、01、10、11 , 因此, 对单元操作也就是表示对相应编号的A / D 转换器进行了读操作。

(4) 发出中断。当存储数据时, P2. 2 的状态可以判断存储器是否已满。该电路采用单极性输入方式, 可对0~10V或0~20V模拟信号进行转换。转换结果的高8位从D11~

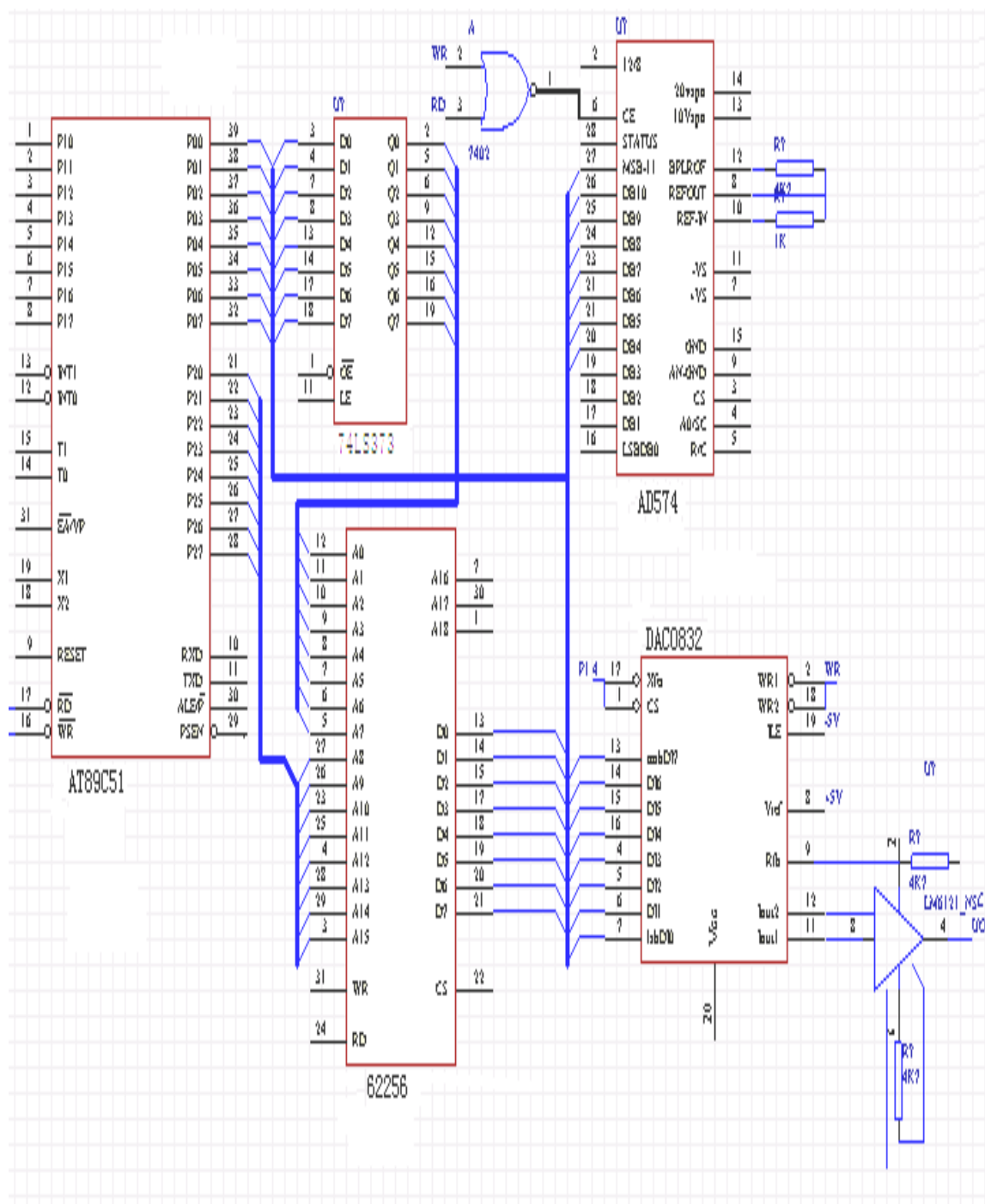
### 3.2 DAC0832 与单片机的接口原理



单片机对 ADC0832 的控制原理:







3.4 系统原理图

### 3.5 系统的校正

首先对频域中的  $(\pi f / f_s) / \sin(\pi f / f_s)$  函数进行分析， $(\pi f / f_s) / \sin(\pi f / f_s)$  在频域 30~4030H 范围内的曲线如图 3.5 所示：

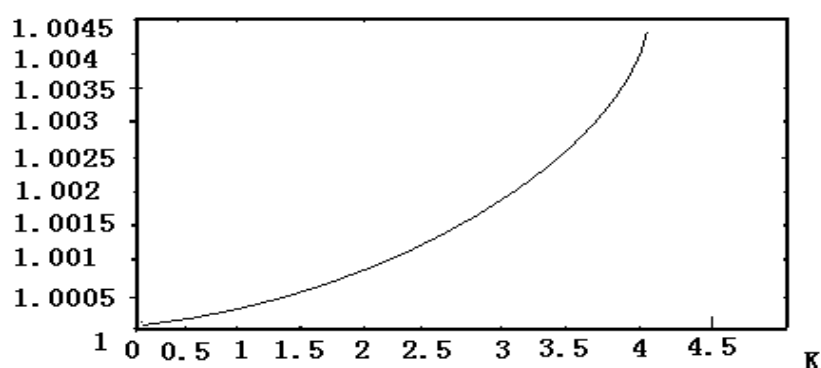


图 3.5 函数分析图

由图可见，它近似于阻带内增益变化极为缓慢近于恒定的高通滤波器。进一步分析可知，该曲线在频率很高处有大幅度的下降，故可用带通滤波器来拟合该曲线，由于受单片机数据运算处理能力(0.5MPS)的限制，数字滤波不易实现，故这里采用硬件滤波，滤波电路如图 3.6 所示。

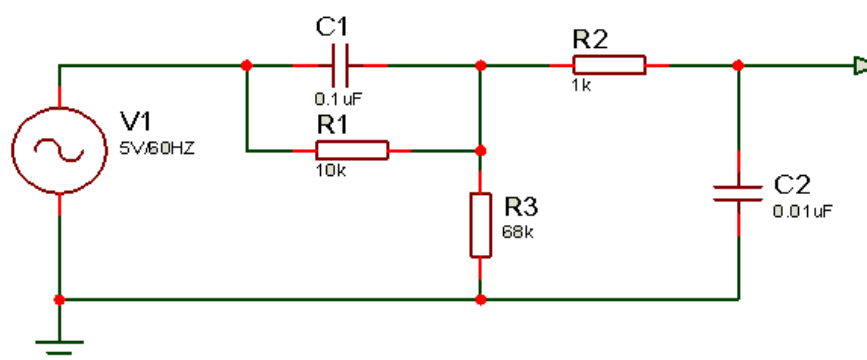


图 3.6 滤波电路

该滤波网络采用简单的无源滤波网络即可实现，图中  $C_1$ 、 $R_1$  构成初始放大倍数近乎恒定的网络。观察到  $(\pi f / f_s) / (\pi f / f_s)$  在频率较高处有大幅度的衰减，故该网络还应满足在频率较高处的衰减特性，考虑到对于声音信号，过多的高频分量只能增加噪声，所以后接  $R_2$ 、 $C_2$  构成低通滤波器，截止频率设在  $3.4\text{kHz} \pm 100\text{Hz}$ 。该网络在频域由 30Hz 起，增益缓慢增大，到 3.4kHz 处幅频。

## 4 软件设计

单片机 AT89C51 通过片选方式扫描键盘，有录音键按下则录音，同时录音过程中若有复位键按下则暂停录音，返回检测键盘，有复位键则继续录音，若连续按两下复位键则清空存储器重新录音；存储器满则自动返回，当有放音键按下则开始播放，播放过程中若检测到复位键则暂停播放，在检测到复位键则继续播放，若连续检测到两次复位键则重新播放。程序设计流程图如图 4.1 所示：

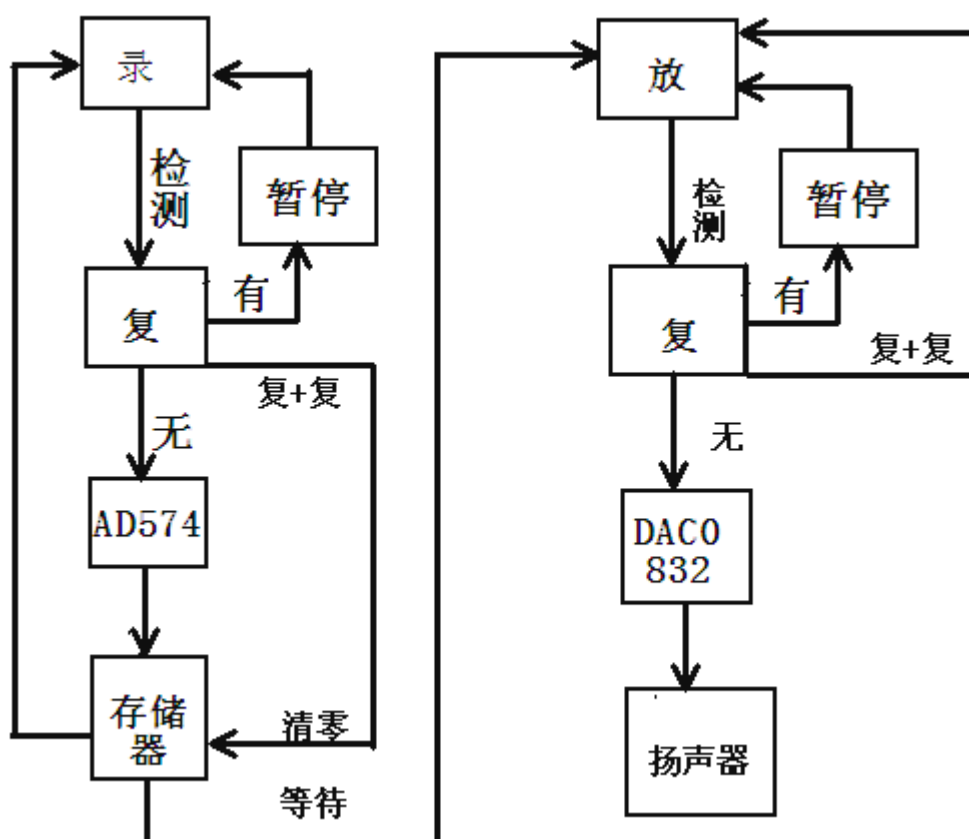


图 4.1 程序流程图

## 5 结 论

本论文是采用单片机来实现语音录放系统的设计，解决了以前用磁带记录的缺陷，单片机语音录放系统是数字电路为基础，利用数字语音电路来实现语音信号的记录、存储、还原等。它具有体积小，使用方便，可灵活扩展等优点。通过此语音录放系统的设计可以看出，数字语音系统比模拟语音系统更方便，更灵活，它是以后语音系统发展的趋势。由于本人知识的欠缺和实验条件的限制，本设计还存在许多的不足之处，只完成

了理论部分的工作，没有做出仿真和硬件的制作。再以后的工作中，我会继续努力提高自己的知识水平，定在电子专业方面做出贡献。

**答谢：**经过半年的忙碌和工作，本次毕业设计已经接近尾声，作为一个本科生的毕业设计，由于经验的匮乏，难免有许多考虑不周全的地方，如果没有彭光含导师的督促指导，以及一起学习的同学们的支持，想要完成这个设计是难以想象的。彭老师平日里工作繁多，但在我做毕业设计的每个阶段，从外出实习到查阅资料，设计草案的确定和修改，中期检查，后期详细设计，装配草图等整个过程中都给予了我悉心的指导。除了敬佩彭老师的专业水平外，他的治学严谨和科学研究的精神，也是我永远学习的榜样，并将积极影响我今后的学习和工作。也要感谢和我一起作毕业设计的宿舍同学，在他们的帮助下顺利完成毕业设计。最后要感谢大学四年来所有的老师和同学，有了你们的支持和鼓励。此次毕业设计才会得以顺利完成。

### 参考文献

- [1] 《单片机原理及应用》.张毅刚.高等教育出版社 2003.
- [2] 《现代语音处理技术及应用》.张雄伟编著.北京：机械工业出版社，2003.8
- [3] 《c 程序设计》. 谭浩强.北京:清华大学出版社 1999
- [4] 姚晓亮 刘春河 杨林杰，一种数字化语音存储与回放系统的设计，芯片应用，2007，6：127-129
- [5] 黄恩，魏炜，邹搜涛，等。数字化语音存储与回放系统硬件设计。中国仪器仪表，2003,3:42-44.
- [6] 谢自美。电子线路设计实验测试。华中科技大学出版社。2000.5
- [7] 康华光。电子技术基础(第四版).北京：高等教育出版社，1999.
- [8] 高海春,任开达,孔德峰,等。数字化语音存储与回放系统, 华东船舶工业学院学报。2000,6：76-79。
- [9] Susan A. R. Garrod, Robert J. Borns. Digital logic-analysis application and design. Holt Rinehart and Winston, inc., 1991.
- [10] A Book on C:Programming in C,Fourth Edition [美]Al Kelley,Ira Pohl Addison Wesley/Pearson 2004

## 附 录

### 系统总程序

```
BZ1: EQU 20H
BZ2: EQU 21H
BZ3: EQU 22H
MOV 20H, #00H
MOV 21H, #00H
MOV 22H, #00H
SETB EA
SETB 1T
SETB EX0
MAIN: MOV R1, #80H
MAIN0: MOV A, 20H
      CJNE A, #01H, MAIN1
      JMP CC
MAN1: MOV A, 21H
      CJNE A, #01H, MAIN2
      JMP FF
MAIN2: MOV DPTR, #0EFFFH
      MOVX A, @DPTR
      MOV DPTR, #0DFFFH
      MOVX @DPTR, A
      MOV DPTR, #0BFFFH
      MOV A, R1
      DEC A
      MOV R1, A
      CJNE A, #00H, MAIN0
```

```

        JMP  MAIN
CC:      MOV  21H, #00H
        MOV  R2, #0FFH
        MOV  R3, #0FFH
CC0:     MOV  A, 22H
        MOV  R1, #80H
        CJNE A, #00H, CC1
        MOV  22H, #00H
        JMP  MAIN
CC1:     MOV  DPTR, #0FFF7H
        MOVX A, @DPTR
        MOV  DL, R2
        MOV  DH, R3
        MOVX @DPTR, A
        DEC  R2
        CJNE R2, #00H, CC2
        MOV  R2, R3
CC2:     MOV  DPTR, #0FFFBH
        MOVX @DPTR, A
        MOV  DPTR, #0FFFEH
        MOV  A, R1
        MOVX @DPTR, A
        DEC  A
        MOV  R1, A
        CJNE A, #00H, CC1
        JMP  CC0
FF:      MOV  20H, #00H
        MOV  R2, #FFH
    
```

```

        MOV  R3, #0FFH
FF0:    MOV  A, 22H
        MOV  R2, #80H
        CJNE A, #00H, FF1
FF1:    CJNE R2, #00H, FF2
        JMP  MAIN
FF2:    MOV  DL, R2
        MOV  DH, R3
        MOVX A, @DPTR
        MOV  DPTR, #0FFBH
        MOVX @DPTR, A
        DEC  R2
        CJNE R2, #00H, FF3
        MOV  R2, R3
FF3:    MOV  DPTR, #0FFFEH
        MOV  A, R1
        MOVX @DPTR, A
        DEC  A
        MOV  R1, A
        CJNE A, #00H, FF1
        JMP  FF0

```

中断程序如下：

（1） 键盘中断：

```

2D:     JNB  P10  K1
        JNB  P11  K2
        JNB  P12  K3
        JNB  P13  K4
        JNB  P14  K5

```



```

        JNB  P15  K6
        JMP  2D
K1:     ACALL  DELAY
        JNB  P10  K11
        JMP  P10  2D
K2:     ACALL  DELAY
        JNB  P11  K21
        JMP  2D
K3:     ACALL  DELAY
        JNB  P12  K31
        JMP  2D
K4:     ACALL  DELAY
        JNB  P13  K41
        JMP  2D
K5:     ACALL  DELAY
        JNB  P14  K51
        JMP  2D
K6:     ACALL  DELAY
        JNB  P15  K61
        JMP  2D
K11:    MOV   R0,  #10H                ; 置 0.2ms/div
        RET                               ; 返回中断
K21:    MOV   R0,  #20H                ; 置 2ms/div
        RET                               ; 返回中断
K31:    MOV   R0,  #40H                ; 置 20ms/div
        RET                               ; 返回中断
K41:    MOV   20H, #01H                ; 置 0.2ms/div
        RET                               ; 返回中断

```

```

K51:    MOV  21H,  #01H          ; 置 0.2ms/div
        RET                    ; 返回中断
K61:    MOV  22H,  #01H          ; 置 0.2ms/div
        RET                    ; 返回中断
    
```

(2) A/D 转换器中断:

89C51 单片机采用中断方式读取转换的结果, A/D 转换的程序如下:

```

MOV  A, 00H          ; 指定 IN0 的通道号
MOV  DPTR, #0EFFFH   ; 指向 0809 的口地址
MOVX @DPTR, A        ; 启动 0809 转换
LOOP: AJMP LOOP      ; 等待转换结束
    
```

采用中断方式等待转换结束的 A/D 转换和 D/A 转换程序如下:

```

ORG 0000H            ; 复位
AJMP START

ORG 0013H            ;  $\overline{INT_1}$  中断向量地址
AJMP INT1SV          ; 转中断服务子程序
START: SETB INT1      ; 测中断响应信号是否来到
SETB EA              ; 开中断
SETB EX1              ; 允许  $\overline{INT_1}$  产生中断
MOV  DPTR, #0EFFFH   ; 指向 0809 的口地址
MOV  A, 00H          ; 0809IN0 的通道号
MOVX @DPTR, A        ; 启动 0809 转换
LOOP: AJMP LOOP      ; 等待转换
INT1SV: MOV  DPTR, #0EFFFH ; 指向 0809 口地址
MOVX A, @DPTR        ; 读 A/D 转换的结果
MOV  DPTR, #7FFFH    ; 指向 DAC0832 口地址
MOVX @DPTR, A        ; 启动 0832 转换
MOV  DPTR, #0EFFFH   ; 指向 0809 以进行下一次
MOV  A, 00H          ; A/D 转换 (IN0)
    
```

MOVX @DPTR, A ; 启动 A/D 转换

RETI; 中断返回, 进行下一次 A/D、D/A 的转换, 如此周而复始。

又由前面数据采集模块的介绍我们已经知道, DAC0832 被接成双缓冲方式, 已指定了 0832 的口地址为 07FFFH。当  $P_{27}=0$  时, 由于 0832 内部的两级寄存器的  $\overline{WR}_1$ 、 $\overline{WR}_2$  都与 89C51 的  $\overline{WR}$  信号直接相连接, 当  $\overline{WR}$  来到时, DAC0832 完成一次 D/A 转换, 其转换程序如下:

MOV DPTR, #7FFFH ; 地址指针指向 0832 的口地址  
MOV A, #data ; A/D 转换的结果 data 送累加器 A  
MOVX @DPTR, A ; 累加器 A 的数字量送 DAC0832

执行 MOVX @DPTR, A 这条指令时, 可以生成  $\overline{WR}$  信号, DAC0832 的输出经运算放大器后可以得到与输入数字量成比例的模拟电压信号。

对单片机控制 0832 产生锯齿波的程序如下:

OUTPUT: MOV R1, #0FFH ; 送数字量进寄存器;  
MOV DPTR, #07FFFH ; 地址指针指向 0832 的口地址  
MOV A, R1 ; 寄存器内容送累加器 A  
MOVX @DPTR, A ; 累加器 A 的数字量送 DAC0832  
CALL DELAY ; 调用延迟子程序  
DEC R1 ; 数字量值减 1  
JMP OUTPUT ; 往复输出  
MOV A, DATA ; 往累加器 A 中送延迟常数  
DELAY: LOOP DELAY ; 等待延迟  
RET ; 中断返回