山东大学 计算机科学与技术 学院

数字逻辑 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202000130143 | 姓名： 郑凯饶 | | 班级： 20.1 |
| 实验题目： 八位寄存器 | | | |
| 实验学时：4 | | 实验日期： | |
| 实验目的：   1. 学习基本时序电路的设计方法； 2. 了解寄存器的工作原理和构成； 3. 熟悉EDA软件的使用方法。 | | | |
| 硬件环境：   1. 操作系统为window xp的计算机一台； 2. 数字逻辑与计算机组成原理实验系统一台； 3. 基本D触发器8个 | | | |
| 软件环境：  Quartus 2 | | | |
| 实验步骤与内容：  （包括设计的逻辑电路，采用的逻辑门，或者是前期采用基本逻辑电路实现的符合逻辑，写出逻辑表达式，结果预期（采用什么方式展示，如采用那几个发光二极管等），以及最终实现的结果（是否与预期的结果一致，若不一致，是什么问题造成的，经过哪些改进，达到了最终的正确结果））   1. 根据实验手册进行电路原理图连接，并完成相关引脚定义：   D:\study\大二上\数字逻辑\5\1.PNG   1. 电路原理：   所有寄存器的PRN及CLRN端接上VCC，使用DQ两端正常工作，电路可简化成8个独立工作的D触发器。  https://bkimg.cdn.bcebos.com/pic/c8ea15ce36d3d53951604be53887e950352ab0b3?x-bce-process=image/watermark,image_d2F0ZXIvYmFpa2U4MA==,g_7,xp_5,yp_5/format,f_auto  分析得激励方程为   1. 测试：   调整输入开关，电路输出不会立即改变，按下单脉冲开关，输出改变。 | | | |
| 结论分析与体会：  开始接触时序电路了，之前一直把玩着冰冷的组合逻辑电路，需要人为改变输入才能改变输出。现在可设计带有“自环”性质的电路，相同的输入根据电路状态对应不同的输出，根据时钟脉冲“自我变换”。 | | | |