山东大学 计算机科学与技术 学院

数字逻辑 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202000130143 | 姓名： 郑凯饶 | | 班级： 20.1 |
| 实验题目： 同步模4可逆计数器 | | | |
| 实验学时：4 | | 实验日期： 1201 | |
| 实验目的：   1. 学习同步时序电路的设计方法； 2. 了解可逆计数器的工作原理和设计方法； 3. 熟悉EDA工具软件的使用方法。 | | | |
| 硬件环境：   1. 操作系统为window xp的计算机一台； 2. 数字逻辑与计算机组成原理实验系统一台； 3. 双D触发器74LS74、二输入二与非门74LS00、三输入三与非门74LS10和二输入异或门74LS86 | | | |
| 软件环境：  Quartus 2 | | | |
| 实验步骤与内容：  （包括设计的逻辑电路，采用的逻辑门，或者是前期采用基本逻辑电路实现的符合逻辑，写出逻辑表达式，结果预期（采用什么方式展示，如采用那几个发光二极管等），以及最终实现的结果（是否与预期的结果一致，若不一致，是什么问题造成的，经过哪些改进，达到了最终的正确结果））   1. 根据实验手册进行电路原理图连接，并完成相关引脚定义：   D:\study\大二上\数字逻辑\6\捕获.PNG  2.电路的原理分析：  输出方程：  激励方程为：  D触发器的特征方程为：  因此，网络的状态方程为  状态表及状态图（略）  当时，  当时，  3.选做：  利用JK触发器设计一个可逆模4计数器。  设计如下：  第一版：  我们单纯利用JK触发器的置0及置1功能实现计数，并在输出部分增加组合电路实现可逆功能。  D:\study\大二上\数字逻辑\6\捕获1\捕获1.PNG  第二版：  参考书上设计:  D:\study\大二上\数字逻辑\6\捕获1\捕获2.PNG | | | |
| 结论分析与体会：  这次实验我们练习了同步时序电路的分析方法，并根据不同触发器的特性进行计数器的设计，综合应用了书本的知识。 | | | |