山东大学 计算机科学与技术 学院

数字逻辑 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202000130143 | 姓名： 郑凯饶 | | 班级： 20.1 |
| 实验题目： 异步模8加1计数器 | | | |
| 实验学时：4 | | 实验日期： 1213 | |
| 实验目的：   1. 学习异步时序电路的设计方法； 2. 了解异步计数器的工作原理和设计方法； 3. 熟悉EDA工具软件的使用方法 | | | |
| 硬件环境：   1. 操作系统为window xp的计算机一台； 2. 数字逻辑与计算机组成原理实验系统一台； 3. D触发器和非门电路若干 | | | |
| 软件环境：  Quartus 2 | | | |
| 实验步骤与内容：  （包括设计的逻辑电路，采用的逻辑门，或者是前期采用基本逻辑电路实现的符合逻辑，写出逻辑表达式，结果预期（采用什么方式展示，如采用那几个发光二极管等），以及最终实现的结果（是否与预期的结果一致，若不一致，是什么问题造成的，经过哪些改进，达到了最终的正确结果））   1. 根据实验手册进行电路原理图连接，并完成相关引脚定义：   D:\study\大二上\数字逻辑\7\捕获.PNG   1. 原理解析：   状态转换：  CLK：一个CLK脉冲使状态切换一次。  CLR：清空所有D触发器。  电路设计的巧妙之处在于将前一个D触发器的输出接到下一个D触发器的CP信号处，并且将输出的反作为输入。每个寄存器的状态都是不断地0-1切换，切换的条件是前一个D触发器输出发生切换1-0.   1. 电路符号图   D:\study\大二上\数字逻辑\7\2.PNG | | | |
| 结论分析与体会：  第一次接触异步触发电路，和同步电路大同小异，我们仍可以沿用前面分析同步时序电路的那套方法来分析。实验中我们也可以体会到异步触发使得电路的功能更加复杂化、多样化了。 | | | |