山东大学 计算机科学与技术 学院

计算机组成与设计 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202000130143 | 姓名： 郑凯饶 | | 班级：2020级1班 |
| 实验题目：  逻辑运算电路 | | | |
| 实验学时：2 | | 实验日期： 3.13 | |
| 实验目的：  设计一个能实现逻辑乘、逻辑或、半加的逻辑运算电路。 | | | |
| 实验软件和硬件环境：  软件环境：  QuartusII软件  硬件环境：  1.实验室台式机  2.计算机组成与设计实验箱 | | | |
| 实验原理和方法：   1. 1位基本运算电路的实现：      1. 以1位基本运算电路为单元设计4位运算电路： | | | |
| 实验步骤：   1. 1位基本运算电路：   连接电路原理图：    引脚分配：    测试、调试：  C:\Users\DELL\Documents\Tencent Files\1076802156\Image\C2C\9DC225DAA6573646E8D3291CB9DADCC2.jpg  C:\Users\DELL\Documents\Tencent Files\1076802156\Image\C2C\EA0CBC2AAB2D529E314D5B7E0AF39270.jpg   1. 4位运算电路：   连接原理图：    引脚分配：    测试、调试：  C:\Users\DELL\Documents\Tencent Files\1076802156\Image\C2C\1CF5F2D232828D92EC01340DB80EEAE8.jpg  C:\Users\DELL\Documents\Tencent Files\1076802156\Image\C2C\FE9E84F475D9FC8FCD97E52869EAFD34.jpg | | | |
| 结论分析与体会：  这次实验实践了如何将基本电路生成符号图，以此为基础设计更复杂的电路。同时也使用了FGPA的拓展I/O接口。设计过程中还碰到了引脚overlap的BUG，删除该部分电路重新画即可。 | | | |
|  | | | |