山东大学 计算机科学与技术 学院

计算机组成与设计 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202000130143 | 姓名： 郑凯饶 | | 班级：2020级1班 |
| 实验题目：  七段译码设计 | | | |
| 实验学时：2 | | 实验日期： 2022-5-5 | |
| 实验目的：  熟悉Quartus 2的设计流程全过程，学习计数器的设计和硬件测试。掌握原理图的设计方法。 | | | |
| 实验软件和硬件环境：  软件环境：  QuartusII软件  硬件环境：  1.实验室台式机  2.计算机组成与设计实验箱 | | | |
| 实验原理和方法：  整体译码设计：    这次实验不需要我们自行设计数码管的译码逻辑电路而是直接使用7448数码管译码模块。  7448内部结构：    通过一系列与非结构实现译码，我们也可以通过真值表卡诺图化简的方式进行译码模块的设计。 | | | |
| 实验步骤：  连接电路原理图：    引脚分配：  本次实验使用的是平台的模式6，对应模式6的电路结构进行引脚分配。    测试、调试：  0->1->2->3->… | | | |
| 结论分析与体会：  这次实验接线比较简单，得益于模块化的设计模式。这次我们也尝试了FGPA平台的其他模式，从一开始了解到FPGA是一个可编程的硬件平台，但目前为止只是在应用层进行操作，希望以后能了解平台内部的原理。 | | | |
|  | | | |