

An abstract graphic on the left side of the slide, featuring a complex network of yellow lines that resemble a circuit board or a tree structure. These lines are interspersed with small black and white dots, creating a dense, organic pattern that extends from the bottom left towards the top left.

Arquitetura de computadores

UNIDADE CENTRAL DE PROCESSAMENTO

FELIPE G. TORRES

ESSA APRESENTAÇÃO POSSUI
QR CODE PARA ACESSAR
INFORMAÇÕES ADICIONAIS AOS
SLIDES.



Código QR Reader



Código QR

INTRODUÇÃO A ARQUITETURA DE COMPUTADORES

Qual a diferença entre CPU
e a GPU?



REQUISITOS BÁSICOS DA CPU

Buscar instrução: o processador lê uma instrução da memória (registrador, cache, memória principal).

Interpretar a instrução: a instrução é decodificada para determinar qual ação é requerida.

Obter os dados: a execução de uma instrução pode requerer leitura de dados da memória ou um módulo de E/S.

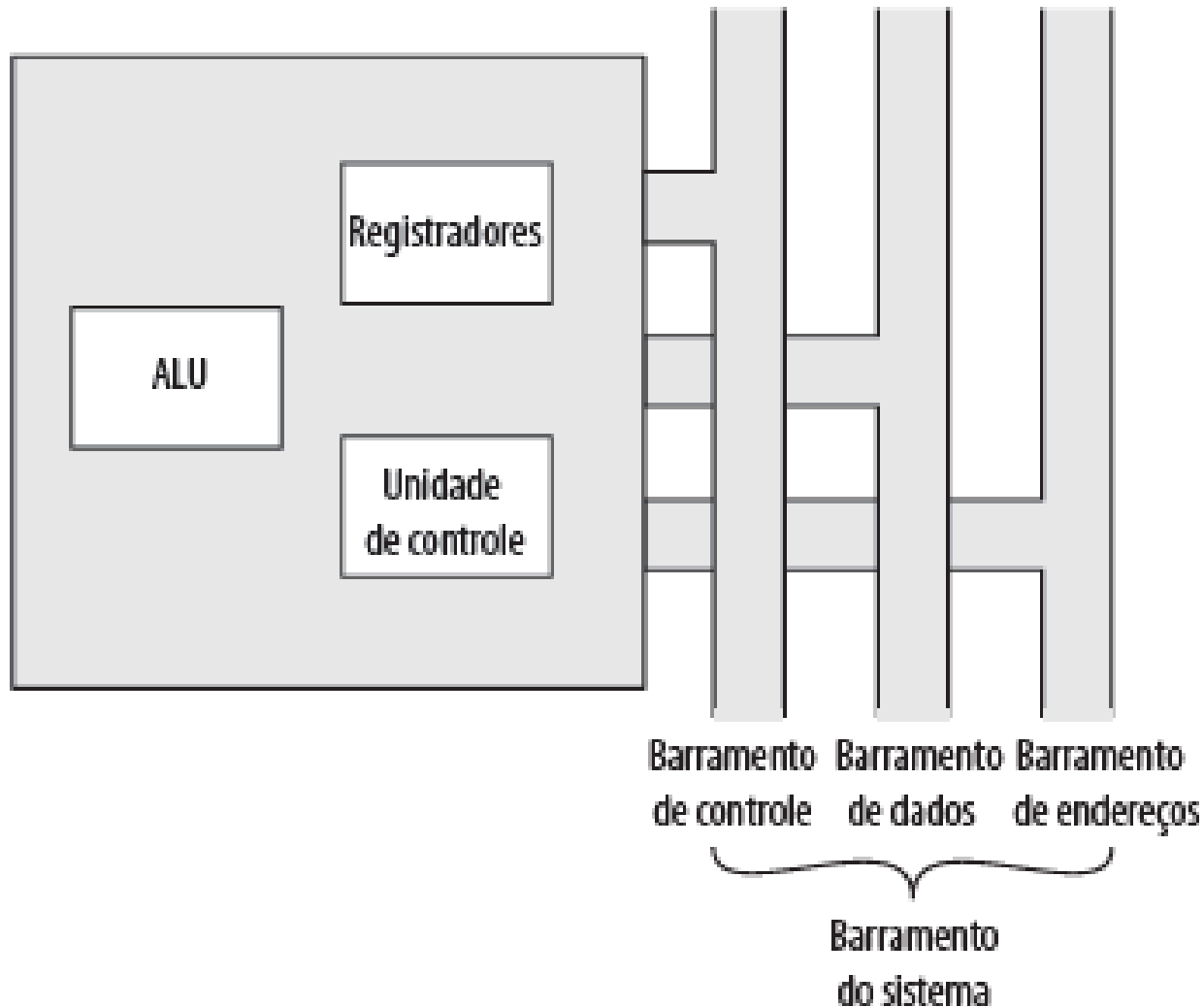
Processar os dados: a execução de uma instrução pode requerer efetuar alguma operação aritmética ou lógica com os dados.

Gravar os dados: os resultados de uma execução podem requerer gravar dados para memória ou um módulo E/S.

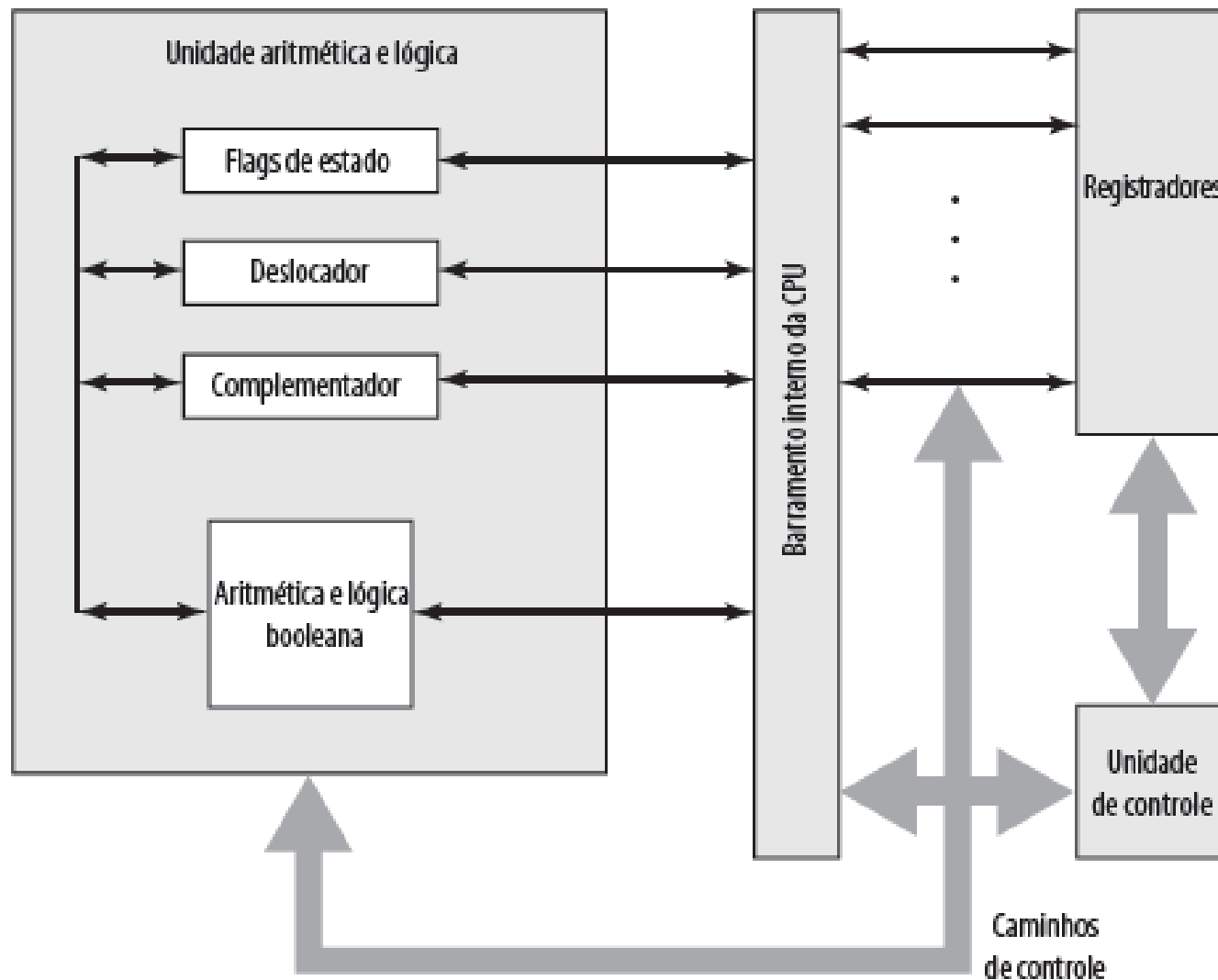
COMPONENTES PRINCIPAIS DA CPU

- Para realizar essas tarefas o processador precisa ter uma memória interna.
- Os principais componentes de um processador são:
 - **Unidade de Lógica e Aritmética (ULA)**
 - **Unidade de Controle (UC)**
 - **Registradores**

COMPONENTES PRINCIPAIS DA CPU



COMPONENTES PRINCIPAIS DA CPU



ORGANIZAÇÃO DOS REGISTRADORES

Dentro do processador, existe um conjunto de registradores que funcionam como um nível de memória. Os registradores no processador desempenham dois papéis:

Registradores visíveis ao usuário: possibilitam que o programador de **linguagem de máquina ou assembly** minimize as referências à memória.

Registradores de controle e estado: usados pela unidade de controle para controlar a operação do processador e por programas privilegiados do Sistema Operacional para controlar a execução de programas.

ESSES PAPEIS VARIAM EM CADA ARQUITETURA !
(Exemplo x86 e o contador de programas)

REGISTRADORES VISÍVEIS AO USUÁRIO

- Esses registradores podem ser referenciados pelos recursos da linguagem de máquina executada pelo processador.
- Pode-se categorizar esse tipo de registradores em quatro categorias:
 - **Uso geral.**
 - **Dados.**
 - **Endereços.**
 - **Códigos condicionais.**

REGISTRADORES VISÍVEIS AO USUÁRIO

Registradores de uso geral: podem ser atribuídos para uma variedade de funções pelo programador. Por exemplo, pode haver registradores dedicados para ponto flutuante e operações de pilha.

Registradores de dados: podem ser usados apenas para guardar dados e não podem ser empregados para calcular o endereço de um operando.

Registradores de endereços: podem ser, de certa forma, de uso geral ou podem ser dedicados para um modo de endereçamento em particular.

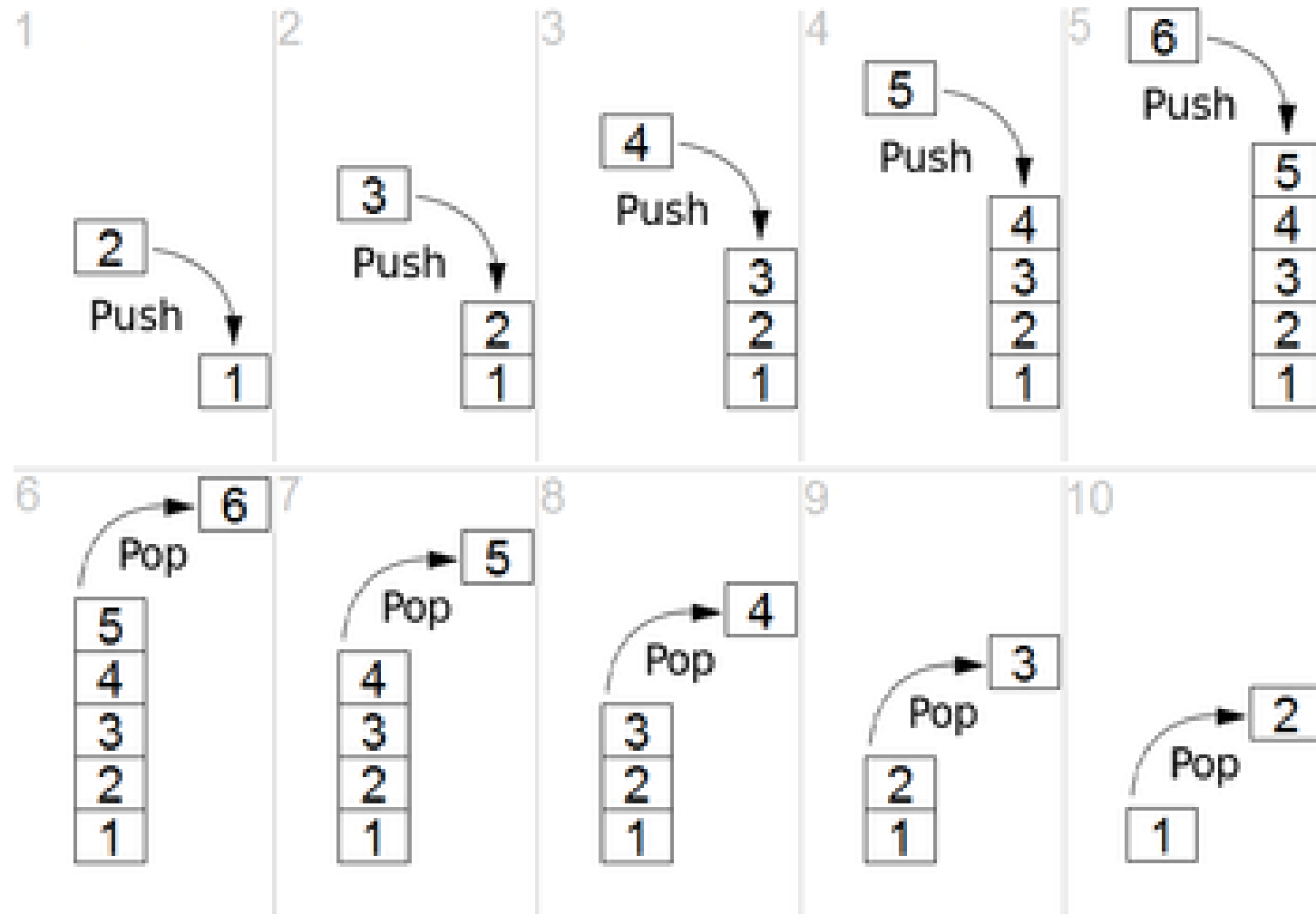
EXEMPLOS DE REGISTRADORES DE ENDEREÇOS

Ponteiros de segmento: em uma máquina com endereçamento segmentado, um registrador de segmento guarda o endereço base do segmento. Pode haver múltiplos registradores: por exemplo, um para o sistema operacional e um para o processo atual.

Registradores de índice: estes são usados para indexar endereços e podem ser auto indexados.

Ponteiros de pilha: se houver endereçamento de pilha visível ao usuário, então normalmente haverá um registrador dedicado que aponta para o topo da pilha. Isso permite o endereçamento implícito: ou seja, as instruções de pilha como *push*, *pop* e outras não precisam conter um operando de pilha explícito.

EXEMPLOS DE REGISTRADORES DE ENDEREÇOS



CARACTERÍSTICAS GERAIS DOS REGISTRADORES

- Registradores que guardam endereços obviamente precisam ter pelo menos o tamanho suficiente para guardar o maior endereço possível.
- Registradores de dados deveriam ser capazes de guardar valores da maioria de tipos de dados.

REGISTRADORES PARCIALMENTE VISÍVEIS AO USUÁRIO

Registradores de código condicional: é ao menos parcialmente visível ao usuário, guarda códigos condicionais (também chamados de flags).

Códigos condicionais são bits definidos pelo hardware do processador como resultado das operações.

Por exemplo, uma operação aritmética pode produzir um resultado positivo, negativo, zero ou fora da capacidade.

VANTAGENS E DESVANTAGENS DO CÓDIGO CONDICIONAL

Vantagens	Desvantagens
1. Como os códigos condicionais são definidos por instruções normais aritméticas ou de movimentação de dados, eles devem reduzir o número de instruções de comparação e teste (COMPARE, TEST) necessárias.	1. Códigos condicionais acrescentam complexidade, tanto para hardware como para software. Os bits dos códigos condicionais são frequentemente modificados de maneiras diferentes por instruções diferentes, tornando a vida do microprogramador e do projetista de compiladores mais difícil.
2. Instruções condicionais, como BRANCH, são simplificadas em relação a instruções compostas como TEST AND BRANCH.	2. Códigos condicionais são irregulares; normalmente eles não fazem parte do caminho principal de dados e, por isso, requerem conexões extras de hardware.
3. Códigos condicionais facilitam desvios múltiplos. Por exemplo, uma instrução TEST pode ser seguida de dois desvios, um para menor ou igual a zero e outro para maior que zero.	3. Frequentemente, máquinas com códigos condicionais precisam adicionar instruções especiais que não usam códigos condicionais para situações especiais de qualquer forma, como verificação de bits, controle de laços e operações atômicas de semáforos.
	4. Em uma implementação de pipeline, códigos condicionais requerem sincronização especial para evitar conflitos.

REGISTRADORES DE CONTROLE DE ESTADO

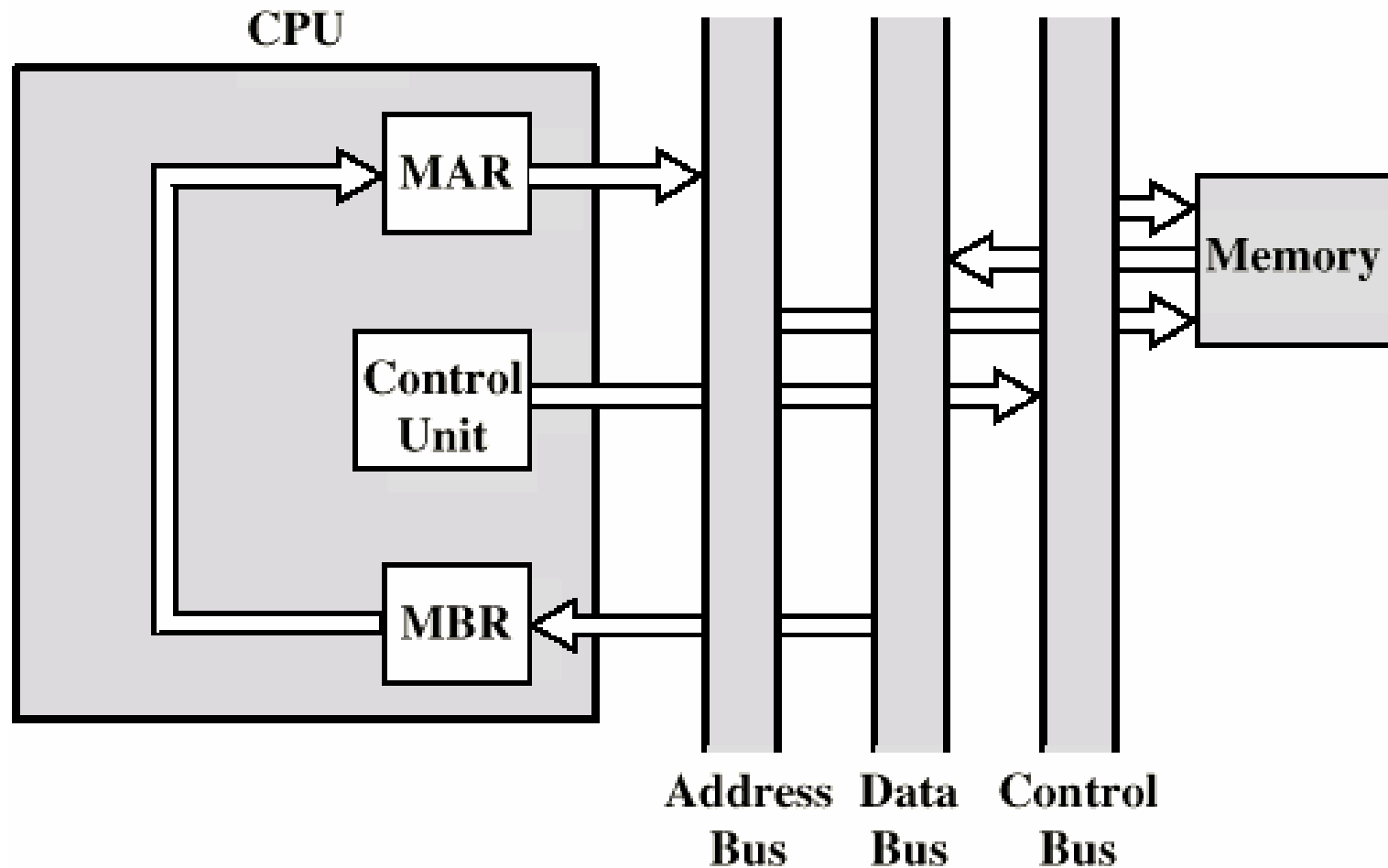
- São registradores do processador que são empregados para controlar a operação do processador.
- **A maioria desses registradores não é visível para o usuário.**
- Alguns podem ser visíveis às instruções da máquina executadas no modo de controle ou de sistema operacional.

REGISTRADORES DE CONTROLE DE ESTADO

Quatro registradores são essenciais para execução das instruções:

- **Contador de programas (pc):** contém o endereço de uma instrução a ser lida.
- **Registrador da instrução (IR):** contém a instrução lida mais recentemente.
- **Registrador de endereço de memória (mAR):** contém o endereço de uma posição de memória.
- **Registrador de buffer de memória (mBR):** contém uma palavra de dados para ser escrita na memória ou a palavra lida mais recentemente.

REGISTRADORES DE CONTROLE DE ESTADO



REGISTRADORES DE CONTROLE DE ESTADO

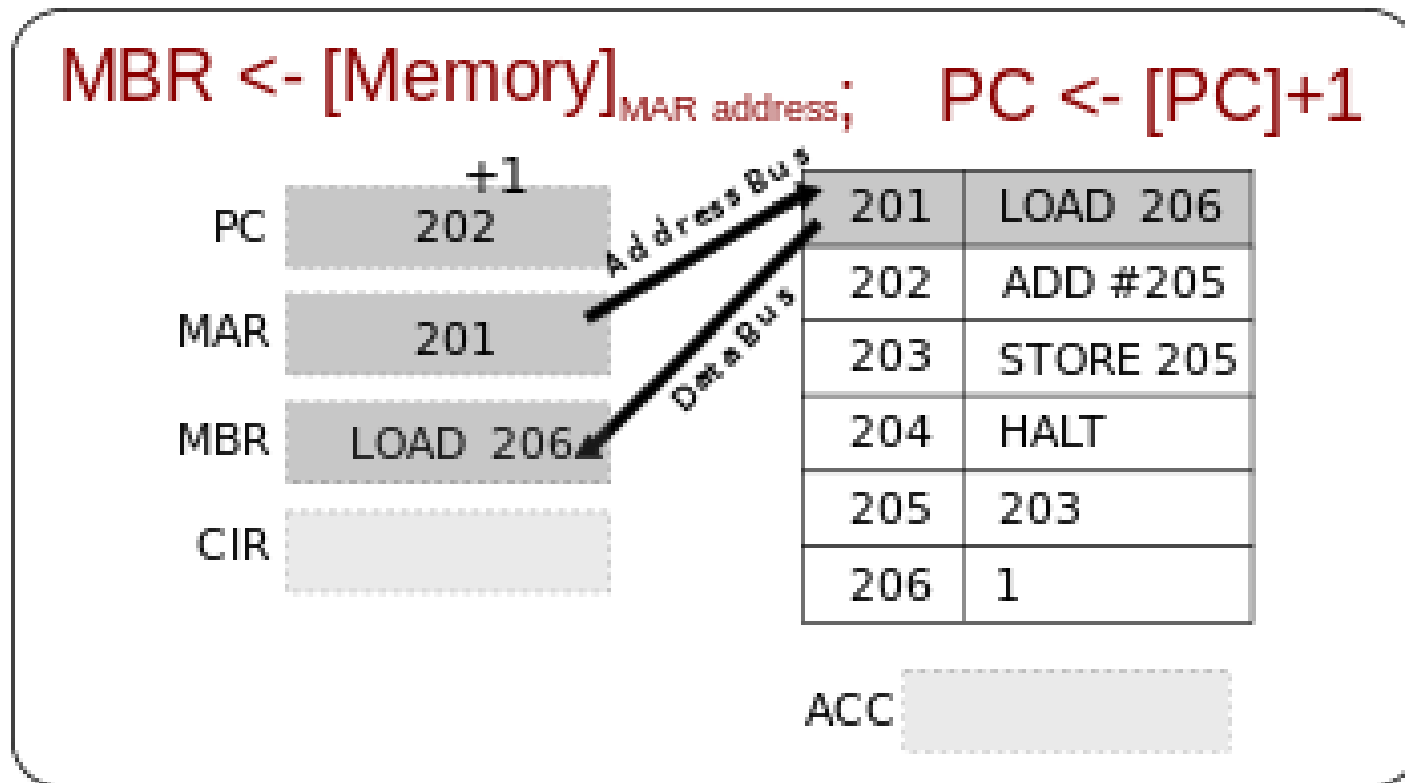
Nem todos os processadores possuem registradores internos designados como MAR e MBR.

Mas é necessário algum mecanismo de buffer equivalente pelo qual os bits a serem transferidos ao barramento do sistema são processados e os bits a serem lidos do barramento de dados são armazenados temporariamente é necessário.

Normalmente, o processador atualiza o PC depois de ler cada instrução para que o PC sempre aponte para a próxima instrução a ser executada. Uma instrução de desvio ou salto também irá modificar o conteúdo de PC.

Os dados são trocados com a memória com o uso de MAR e MBR. Em um sistema organizado com barramentos, MAR se conecta diretamente ao barramento de endereços e MBR se conecta diretamente ao barramento de dados.

REGISTRADORES DE CONTROLE DE ESTADO



Os quatro registradores mencionados são usados para movimentar dados entre o processador e a memória.

PALAVRA DE ESTADO DO PROGRAMA (PSW)

Alguns processador incluem um conjunto de registradores frequentemente conhecido como **palavra de estado do programa (PSW)**, o qual contém as informações de estado.

Normalmente a **PSW** contém códigos condicionais e outras informações de estado.

Campos comuns ou flags incluem:

Sinal: contém o bit de sinal do resultado da última operação aritmética.

Zero: marcado quando o resultado é 0.

PALAVRA DE ESTADO DO PROGRAMA (PSW)

Campos comuns ou flags incluem:

Carry: marcado se uma operação resultou em transportar (adição) para empréstimo (subtração) de um bit de ordem maior. Usado para operações aritméticas de múltiplas palavras.

Igual: marcado se uma comparação lógica resultou em igualdade.

Overflow: usado para indicar sobrecarga aritmética.

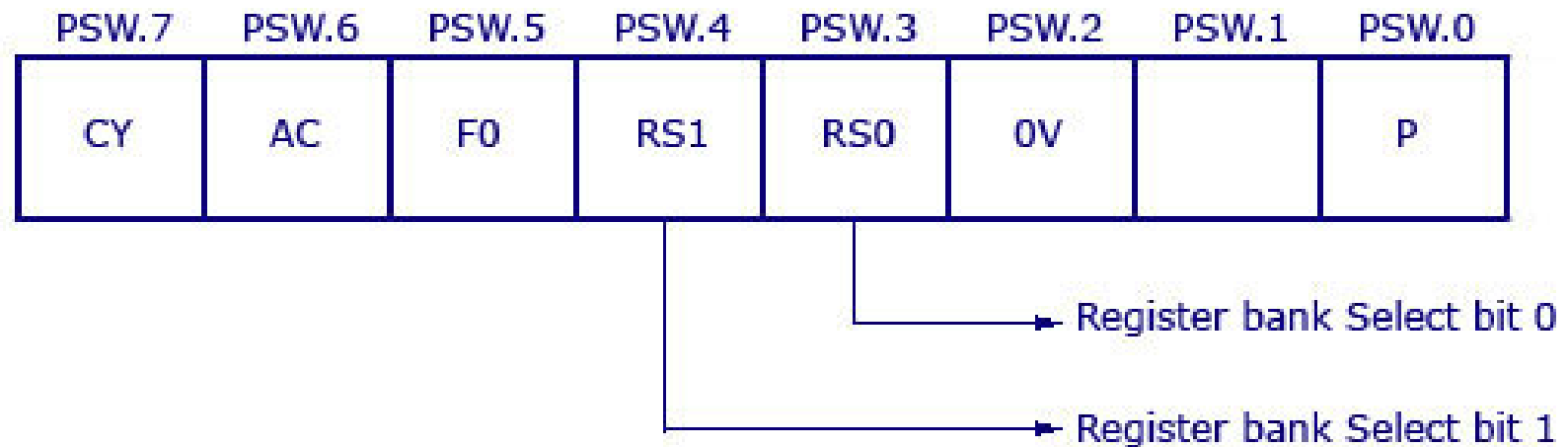
Habilitar/desabilitar interrupção: usado para habilitar ou desabilitar interrupções.

PALAVRA DE ESTADO DO PROGRAMA (PSW)

Campos comuns ou flags incluem:

Supervisor: indica se o processador esta executando no modo supervisor ou usuario. Algumas instruções privilegiadas podem ser executadas apenas no modo supervisor e algumas areas de memoria podem ser acessadas apenas no modo supervisor.

PALAVRA DE ESTADO DO PROGRAMA (PSW)



RS1	RS0	Register Bank	Register Bank Status
0	0	0	Register Bank 0 is selected
0	1	1	Register Bank 1 is selected
1	0	2	Register Bank 2 is selected
1	1	3	Register Bank 3 is selected

STALLINGS, William. **Arquitetura e organização de computadores: projeto para o desempenho**. 8 ed. São Paulo: Prentice Hall : Person Education, 2010. 624 p. ISBN 9788576055648.

TANENBAUM, Andrew S. **Organização estruturada de computadores**. 5. ed São Paulo: Pearson Prentice Hall, 2007. 449 p. ISBN 9788576050674.

O QUE É CPU, GPU E RAM ?

[Disponível em <https://youtu.be/Ku29mexJB1I>]

A stylized graphic of a circuit board pattern, featuring yellow lines and black and white dots, resembling a tree or a complex network, set against a yellow background.

Arquitetura de computadores

UNIDADE CENTRAL DE PROCESSAMENTO

FELIPE G. TORRES